

戦略的国際科学技術協力推進事業（日本－インド研究交流）

1. 研究課題名：「津波予測システムのハードウェアによる高速化とその設計支援」
2. 研究期間：平成21年2月～平成26年3月
3. 支援額： 総額 14,625,000 円
4. 主な参加研究者名：

日本側（研究代表者を含め6名までを記載）

	氏名	所属	役職
研究代表者	藤田 昌宏	東京大学 大規模集積システム設計教育研究センター	教授
研究者	松本 剛史	東京大学 大規模集積システム設計教育研究センター	助教
研究者	大島 浩資	東京大学工学系研究科 電気系工学専攻	修士学生
研究者	田口直樹	東京大学工学系研究科 電気系工学専攻	修士学生
研究者	城 怜	東京大学工学系研究科 電気系工学専攻	修士学生
研究者	谷田英生	東京大学工学系研究科 電気系工学専攻	博士学生
参加研究者 のべ 6名			

相手側（研究代表者を含め6名までを記載）

	氏名	所属	役職
研究代表者	Virendra Singh	Dept. of Electrical Engineering, Indian Institute of Technology, Bombay	Associate Professor
研究者	S. K. Nandy	SERC, Indian Institute of Science	Professor
研究者	Ranjani Narayan	Morphing Machines	Chief Technology Officer
研究者	Chandan Haldar	Morphing Machines	Chief Strategy Officer
研究者	M. S. Gaur	Dept. of Computer Engineering, Malaviya National Institute of Technology	Professor
参加研究者 のべ 5名			

5. 研究・交流の目的

津波の正確な予測のためには、津波の伝搬の様子を必要な正確さで、できるだけ高速にシミュレーションし、解析技術が重要となる。地震発生前に発生する可能性のある地震に基づく多数の津波シミュレーションを行っておくことで、実際の地震発生時にはそれらの結果を適宜合成することで速やかに津波伝搬の予測が可能になる。また、実際に地震が起きた場合には、できるだけ早く津波伝搬の様子を高速シミュレーション結果に基づいて予測する必要がある。このように、適切な正確性を確保しながら、できるだけ高速に津波伝搬に関するシミュレーションを行う技術が強く望まれている。

さらに、実際の地震観測では、一定量の誤差があると考えられ、津波解析はこの誤差も考慮して行う必要がある。そこで統計的な処理をしながら確率的に予測のできる統計的モデルチェックと呼ばれる手法を適用する。統計的モデルチェックを利用すると、誤差を考慮したサンプリングに基づく津波シミュレーションを数百回程度行うことにより、十分な確信度で津波の最大の高さなどを解析する（例えば確信度 99%で最大高は 10m 以下であるなど）ことができる。本研究では、津波シミュレーションの高速化のみではなく、この統計的モデルチェック全体の高速化も目指す。

従来からスーパーコンピュータ上の数値シミュレーションという形で高速な津波シミュレーションは可能であるが、インドなど経済的な発展途上にある国では、高価である大規模スーパーコンピュータを多数導入し、随時津波シミュレーションを実施することは、経済的に難しい。インドなどの国々では、低価格でスーパーコンピュータ並のシミュレーション速度が実現でき、かつ電力事情も考慮すると低消費電力量で計算できる技術が実際的には必須となる。インド各地に必要な精度で高速にシミュレーションを行うには、パソコンクラスのシステムでスーパーコンピュータ並の計算速度を実現できることが強く望まれている。

そこで、ここでは低価格低消費電力サーバクラスのパソコンに、FPGA（フィールドプログラマブルゲートアレイ、利用時にプログラム可能（変更可能）なハードウェア）、GPU（グラフィックプロセッサ、多数のコアと呼ばれるプロセッサを持つチップ）や再構成プロセッサを追加することで、スーパーコンピュータ並の高速津波シミュレーションを実行する技術を研究開発する。この際シミュレーション速度も重要であるが、シミュレーションに必要な電力消費量を可能な限り小さくすることも同様に重要であり、その意味ではスーパーコンピュータの利用は非常に難しい。

その際、シミュレーションシステムや津波解析システムの柔軟性も重要である。ここで言う柔軟性とは、偏微分方程式など一度解析するためのモデルを決定し、それに対する専用ハードウェアをFPGAなどで実現した後、想定する地震情報の変更などにより急遽モデルを一定量変更する必要が生じた際にも、専用ハードウェアを再度一から設計し直すのではなく、既にある専用ハードウェアを迅速に修正することで対応できることが望まれる。さらに、作成した専用ハードウェアが故障などによる動作不良を起こしていないことも迅速に検査できる技術も重要である。

一般にシミュレーションではその精度と計算時間はトレードオフの関係にある。津波シミュレーションでは、津波の伝搬の様子を詳細に計算することもあれば、実際に地震が発生した後のシミュレーションでは精度がある範囲で犠牲になっても計算時間が高速である必要がある。このように多様なモデルに対する数値計算という形で津波シミュレーションを行うため、予め特定の津波シミュレーションプログラムのみを高速化するのではなく、必要に応じてカスタマイズされたモデルを利用した津波シミュレーションの高速化、つまり、新しいモデルに対する高速シミュレーションをハードウェア設計者やスーパーコンピュータ技術者ではない一般の技術者・科学者が容易に実現できる技術が必須である。

以上をまとめると、ここで考える津波シミュレーション技術に関する研究開発では、以下が重要である。

- ・パソコン並みの低価格でスーパーコンピュータ並の高速性があること

- ・低消費電力量で計算できること
- ・津波シミュレーションのみでなく、津波の高さなどに関する統計的モデルチェック処理全体の高速化を実現すること
- ・新しいモデルに対するシミュレーションの高速化をハードウェア設計者やスーパーコンピュータ技術者でなくても容易に実現できること
- ・作成した専用ハードウェアに対する一定範囲の修正は、短時間でできること
- ・作成した専用ハードウェアに対する動作試験（ハードウェアテスト）は、利用している FPGA などのアーキテクチャを十分考慮した効率よくかつ網羅的なものであること

これらを満たす技術を日本・インド共同で研究開発することが本研究の目標となる。

日本側は主にハードウェア設計手法や設計支援技術を中心に研究しているグループであり、上記の FPGA を主に利用した技術を研究開発する。インド側はスーパーコンピュータ関連技術並びにハードウェアテスト技術のグループと、プログラマブルなアーキテクチャをもつプロセッサである再構成可能プロセッサ（Reconfigurable Processor）のグループから構成され、主に上記 GPU や再構成可能プロセッサを利用した技術を研究開発する。また、Indian Institute of Science の Supercomputer Research Center はインド政府の地震研究機関と従来から友好関係にあり、インド付近の津波シミュレーションデータなどの提供が期待できる。

このように日本のグループとインドのグループが共同で研究することにより、インドでの津波シミュレーションや各種解析への実利用を最終目標とし、スーパーコンピュータや計算機アーキテクチャ関連技術とハードウェア設計技術を融合した高速・低消費電力かつ柔軟性の高い津波シミュレーションや津波伝搬解析技術を研究開発する。またこの際、ハードウェア設計者やスーパーコンピュータ技術ではない一般の技術者や科学者が容易に利用できる形で研究成果をまとめ、インド側での実利用促進を促す。

6. 研究・交流の成果

6-1 研究の成果

与えられた津波解析のための偏微分方程式によるモデルから、データフローグラフと呼ばれるデータの流れを示す中間形式に一度変換し、データフローグラフで示された計算をパイプライン処理と呼ばれる手法により高度に並列処理する専用ハードウェアを生成するという設計フローを確立し、津波シミュレーションなどへの適用によりその有効性を実証した。その際、専用ハードウェアが完成した後に、計算モデルを一定範囲で変更する必要が生じた場合にも、既に完成している専用ハードウェアを一部修正することで新モデルに対応させるための新規技術を考案し、評価によるその有効性を実証した。

性能に関しては、その時点での最高速マイクロプロセッサ（シングルコア）と比較して数十倍高速（津波シミュレーションでは 45 倍程度）で、かつ、計算に必要な電力消費量は数分の 1（津波シミュレーションでは 5 分の 1 程度）にできることを実証し、FPGA を利用することで高速かつ低消費電力量で計算が可能になることを示した。さらにシミュレーション領域を分割し、各分割間での並列処理に関しても、インド側との共同研究を進め、領域間での通信を最小にする新規技術を利用することで、数百規模の多数の FPGA を利用した更なる高速化のための目途を立てた。

地震観測の誤差などによる不確定性を考慮できる統計的モデルチェックを津波解析などの数値解析に適用し、例えば、確信度 99%での津波の最大高さの同定、などを可能とする新規手法を考案し、ソフトウェア実装並びに、ソフトウェアと比較して数十倍高速な FPGA でのハードウェア実装を実現した。これは、津波解析では従来に無い新技術であり、今後の発展が期待され、現在も継続研究をしている。

また、利用している FPGA や再構成プロセッサの故障の有無を効率よく、かつ網羅的に検査する新規技術を考案し、従来手法との比較評価により、その有効性を実証した。これは従来手法では不可能であった多くの種類の複数発生している故障を自動的に検査する技術であり、一般的なハードウェアの検査でも極めて有効であることもわかり、現在、その方向での共同研究も継続している。

提案する高速かつ低消費電力量計算を可能とする専用ハードウェア設計手法を津波以外の分野への応用として、スパイクニューロンシミュレーションに適用し、ソフトウェアシミュレータの数倍以上、従来から提案されている FPGA によるシミュレーションの 10 倍以上の高速化を実現した。

本研究は高速計算を低消費電力量で実現する専用ハードウェアを設計する効率的な手法を提案するものであり、提案する設計手法をインド内で広める（一種の布教活動とも言える）ことが、提案技術を利用した実際のシステム構築では重要である。このため、インド側のグループのインド国内の活動やサポートにより、当該分野で最も権威のある大きなインドでの国際会議で 2 回招待講演や基調講演を行い、多くの反響を得た。

本研究の成果は従来と比較し、高速かつ極めて低消費電力量で、様々な処理や計算を実現できる専用ハードウェアを再プログラム可能な素子（FPGA や再構成プロセッサ）に実現する技術であると言える。このため、日常生活で一般的に利用されている家電製品など、各種組み込み処理を極めて低消費電力量で実現することもできる。現在、この考え方に立って、当研究成果をインドの 1,000 を超える、経済的・社会的に立ち遅れた村で有効活用できないかについて、検討している。

最後にこの共同研究の成果、特に専用ハードウェアを利用した計算高速化・低消費電力量化技術は、従来のような論理的な動作のみを考慮して並列化するのではなく、実際の並列実行が物理的・空間的に分散して処理することを陽に意識して実装する技術であり、従来比で大きな並列度を達成できる可能性がある。我々は、同様の技術を研究開発している、英国インペリアルカレッジ、米国スタンフォード大学、中国精華大学、それにいくつかの企業とともに、この考えに沿った新しい計算パラダイムの標準を定義する OpenSPL (<http://www.openspl.org/>) を founding member として立ち上げた。実際に並列実行できる物理的要素を考慮した効率よい並列実行プログラミングをサポートする環境であり、我々の成果も融合されている。今後、この標準化を進め、世界的に技術を広めていきたい。なお、OpenSPL では普及のための大学院レベルの教育教材も用意しており、自身で講義活動を行うとともに、この教材も世界的に普及させていきたい。すでに、Indian Institute of Technology, Bombay では準備を始めている。

6-2 人的交流の成果

インド側研究グループの 1 つである Indian Institute of Technology, Bombay 校の研究グループには、多数の修正学生や博士学生が在籍している。共同研究を通して、大学院レベルの講義も一部分担するようになり、現在は、正式ではないが実質上、10 名以上の学生の研究指導補助を行っている。これはインド側の学生に対する人材育成であるが、彼らの多くは、インド内の大学や主要企業で活躍するようになることが期待され、将来の研究交流に繋がると言える。

インド側を訪問した学生は、いずれも現実のインド社会を実際に見て、いろいろな意味で認識を新たにしており、インドとの交流一般に対して、積極的になっている。例えば、共同研究相手のインドの大学自体は古く歴史があり、そこで多数の優秀な学生が熱心に勉

学に励んでいる姿は昔の日本的であり、こちらの学生のよい刺激になっている。一定期間の交流を主体とした共同研究でないと、学生が国際会議でちらっと感じるのではなく、じっくりインドの大学の本当の姿、あるいは内部を見ることは難しいと考えられ、本制度は非常に有効であると考ええる。

インド側から、大学学内制度を利用して、サマーインターンも受け入れている。テーマは、本研究の発展として、本研究で確立した専用ハードウェアの設計手法の津波関連以外への応用ということで、FPGA を使った各種パターンマッチング処理の高速化問題などを扱っている。インド帰国後も、学生には共同で研究指導している。

日本側、インド側ともに、直接的な相手グループとの交流だけでなく、相手国の関連研究機関とも交流できているため、第 3 国で開催されている国際会議で同席した場合にも、その第 3 国内での研究機関との交流をお互いの人的ネットワークを基に構築することができ、学生や若手研究者がより広く深い交流をできるようになっている。例えば、インド人は出身がインドで同郷であるというだけで、直接の面識が一切ないような人からの紹介でも、親交のある友人からの紹介と同様に非常に丁寧に対応する。現在、多数のインド人が主に米国やヨーロッパで活躍しているため、この人的ネットワークの効果は非常に大きい。実際、我々はこの繋がりを利用して、インド側から米国企業の幹部を紹介され、その企業ないでのこちらの研究成果の講演やディスカッションを終日行うようなセミナーをアレンジしてもらっている。これは、研究交流の面でも、人的育成の面でも非常に効果的であり、今後も有効活用していきたい。

当該研究期間内では、インド政府の地震研究機関との交流が最後の方のみであったが、現在も交流は続いている。インドで開催した当該共同研究に関するセミナーには、地震研究機関にも参加して頂き、活発にディスカッションを行った。現在は、その結果に基づき、実際の利用を想定して不足するもの、修正する必要があるものを洗い出している。特に、最近いくつかの津波シミュレーションプログラムをインド政府の地震研究機関から提供を受けており、現在それへの当研究成果の適用を進めている。

インドの大学、特に著名大学間の個人の繋がりを中心とした協調は非常に強く、本共同研究を通して、多くのインドの大学や研究機関との繋がりができ、一部は共同研究に発展している。例えば、本研究成果をインドの主要国際会議で 2 回、基調講演を行ったが、それはインド側がアレンジした部分がある。また、それらの発表から、Indian Statistical Institute などに招待され、いくつかの講演とディスカッションを通して、共同研究に発展している。また、我々の研究成果の国際会議での発表に対して、インドの企業（Inforsys など）や欧米の企業の現地法人（Philips や Xilinx など）からも招待を受け、企業内での講演などを通して、将来の協調を探るとともに、人的繋がりがインド企業内にも広がっている。このような繋がりをいろいろな形で利用していきたい。

7. 主な論文発表・特許等（5 件以内）

相手側との共著論文については、その旨を備考欄にご記載ください。

論文 or 特許	<ul style="list-style-type: none"> ・論文の場合： 著者名、タイトル、掲載誌名、巻、号、ページ、発行年 ・特許の場合： 知的財産権の種類、発明等の名称、出願国、出願日、出願番号、出願人、発明者等 	備考
論文	S. Jo, T. Matsumoto, and M. Fujita, "SAT-based automatic rectification and debugging of combinational circuits with LUT insertions," IPSJ Transactions on System LSI Design	研究成果の設計手法の論文誌での

	Methodology, Vol.7, February Issue, pp. 46-55, Feb. 2014.	発表
論文	K. Oshima, T. Matsumoto, and M. Fujita, "Hardware Implementation of BLTL Property Checkers for Acceleration of Statistical Model Checking," Proc. of the International Conference on Computer-Aided Design (ICCAD), pp. 670-676, Nov. 2013.	統計的解析 高速化手法 全体の発表
論文	Masahiro Fujita, Satoshi Jo, Shohei Ono, Takeshi Matsumoto: Partial synthesis through sampling with and without specification. International Conference on Computer-Aided Design (ICCAD) pp. 787-794, 2013	高速化設計 技術として の発表
論文	Will X. Y. Li, Shridhar Chaudhary, Ray C. C. Cheung, Takeshi Matsumoto, Masahiro Fujita: Fast simulation of Digital Spiking Silicon Neuron model employing reconfigurable dataflow computing. International Conference on Field Programmable Technology (FPT), pp. 478-479, Dec. 2013.	津波以外 への応用
論文	谷田 英生, 福井 啓, 吉田 浩章, 藤田 昌宏, 「FPGAとGPGPUを利用した津波伝搬シミュレーションの高速化・効率化」、情報処理学会第192回計算機アーキテクチャ研究会報告、2012年5月	若手奨励 章受章