未来社会創造事業(探索加速型) 「地球規模課題である低炭素社会の実現」領域 年次報告書(探索研究)

令和 4 年度採択研究開発代表者

[研究開発代表者名:長汐 晃輔]

[所属:東京大学 大学院工学系研究科·教授]

[研究開発課題名:2D 材料 CMOS・デバイス集積化技術の開発]

実施期間:令和5年4月1日~令和6年3月31日

## §1. 研究開発実施体制

- (1)「デバイス」グループ(東京大学)
  - ①研究開発代表者:長汐 晃輔 (東京大学工学系研究科、教授)
  - ②研究項目
    - ・ドーピング技術の確立
    - •P 型動作のためのオーミック電極形成
    - ·high-k/2D 界面特性向上
    - ・集積化の検討
- (2)「成膜・デバイス」グループ(産業技術研究所)
  - ① 主たる共同研究者: 入沢 寿史 (産業技術研究所、研究グループ付)
  - ②研究項目
    - ・位置選択成長技術による素子配置技術の開発
    - ·high-k/2D 界面特性向上
    - ・P型動作のためのオーミック電極形成
    - ・集積化の検討
- (3)「成膜・構造」グループ(東北大学)
  - ① 主たる共同研究者:吹留 博一 (東北大学電気通信研究所、准教授)
  - ②研究項目
    - ·縦型 FET 構造
    - ・集積化の検討
- (4)「解析」グループ(筑波大学)
  - ① 主たる共同研究者: 蓮沼 隆 (筑波大学数理物質系、准教授)
  - ②研究項目
    - ·high-k/2D 界面特性向上
    - ・集積化の検討
- (5)「モデリング」グループ(広島大学)
  - ① 主たる共同研究者:飯塚 貴弘 (広島大学 HiSIM 研究センター、研究員)
  - ②研究項目
    - ・大規模集積化にむけた物理モデル構築
    - ・集積化の検討

## §2. 研究開発成果の概要

本研究では、P型 FET を確立し、集積化を目指した PN による 2D-CMOS 動作実証を目指している。達成すべき事項は、(1)位置選択成長技術による素子配置技術の開発、(2)ドーピング技術の確立、(3)P型動作のためのオーミック電極形成、(4)high-k/2D界面特性向上、(5)縦型 FET構造、(6)大規模集積化にむけた物理モデル構築である。

(1)に関して, 産総研 300 mm ラインでWプラグ構造をもつ位置選択成長用下地基板の一次作 製を完了し、W プラグ部を起点とする  $WS_2$  の位置制御成長実証実験を行った.  $H_2S$  と  $WF_6$  によ る  $ext{CVD}$  成膜に関して, $ext{W}$  プラグからの  $ext{WS}_2$  成長が確認された. $ext{SiO}_2$  上への成長選択性に関し ては,成膜条件の最適化により十分な選択性確保を狙う. (2)に関しては,Nb の置換量の異なる WSe2試料のホール計測から不純物置換量による縮退/非縮退の遷移を2次元材料において初め て明らかにした. 置換元素, 置換量等, 系統的に進めていく. (3)に関して, 層状物質かつ状態密 度の小さい狭バンドギャップ縮退半導体である Bi2Te3を p型 WSe2FET の電極として検討した. 比較として用いた Cr 電極と比べ 3 桁以上のオン電流の増大を確認した. (4)集積化の展開を目指 して、MOCVD により 2 インチサファイア基板上に製膜された MoS2 において、SiO2/Si 基板に転 写後, FET 特性評価を行った. 移動度に関して, 高いもので 28 cm²/Vs 程度であり, 世界的な MOCVD 研究での  $MoS_2$ と同等であった. (5)に関して, SiC 基板上のグラフェンエピタキシャル成 長, 遮蔽膜として自然酸化膜付き Al 膜構造形成, 自己整合エッチング等により, 今回, 極短(膜厚 ~1 nm)ゲート電極作製を達成した. (6)に関して, 2次元半導体素子の電気的動作を仮想的に計 算機上で模擬するため, 商用ソフトウェアを用い, MoS2 極薄膜トランジスタの電気特性の計算が 受忍しうる計算時間にて遂行可能であることを確認した. 今後, さらなるグループ間の連携によりデ バイス作製から計測までをシームレスに進めていく.

## 【代表的な原著論文情報】

- [1] Tomohiro Fukui, Tomonori Nishimura, Yasumitsu Miyata, Keiji Ueno, Takashi Taniguchi, Kenji Watanabe, and Kosuke Nagashio, "Single-gate MoS<sub>2</sub> Tunnel FET with thickness-modulated homojunction", **ACS appl. mater. interfaces**, 2024, 16, 8993-9001.
- [2] Ryuichi Nakajima, Tomonori Nishimura, Kaito Kanahashi, Keiji Ueno, and Kosuke Nagashio, "Work function modulation of Bi/Au bilayer system toward p-type WSe<sub>2</sub> FET" **ACS appl. electronic mater.**, 2024 6(1), 144-149.
- [3] Yih-Ren Chang, Ryo Nanae, Satsuki Kitamura, Tomonori Nishimura, Haonan Wang, Yubei Xiang, Keisuke Shinokita, Kazunari Matsuda, Takashi Taniguchi, Kenji Watanabe, and Kosuke Nagashio, "Shift current photovoltaics based on a noncentrosymmetric phase in in-plane ferroelectric SnS", **Adv. Mater.**, 2023, 35, 2301172.
- [4] Ryoichi Kato, Haruki Uchiyama, Tomonori Nishimura, Keiji Ueno, Takashi Taniguchi, Kenji Watanabe, Edward Chen, Kosuke Nagashio, "p-type conversion of WS<sub>2</sub> and WSe<sub>2</sub> by position-selective oxidation doping and its application in top gate transistors", **ACS appl. mater. interfaces**, 2023, 15(22), 26977-26984.
- [5] Supawan Ngamprapawat, Jimpei Kawase, Tomonori Nishimura, Kenji Watanabe, Takashi Taniguchi, and Kosuke Nagashio, "From h-BN to graphene: characterizations of hybrid carbon-doped h-BN for applications in electronic and optoelectronic devices", Adv. Electronic Mater., 2023, 2300083.