

未来社会創造事業 探索加速型  
「地球規模課題である低炭素社会の実現」領域  
終了報告書(探索研究期間)

平成 30 年度採択研究開発代表者

[研究開発代表者名:井上 弘士]

[国立大学法人九州大学大学院システム情報科学研究所・教授]

[研究開発課題名:低炭素 AI 処理基盤のための革新的超伝導コンピューティング]

実施期間 : 平成 30 年 11 月 1 日～令和 5 年 3 月 31 日

## § 1. 研究実施体制

### (1)「井上」グループ(九州大学)

① 研究開発代表者:井上 弘士 (九州大学大学院システム情報科学研究院、教授)

#### ② 研究項目

- ・SFQ 向けアーキテクチャ開発
- ・システム・シミュレーション環境の構築
- ・電力性能評価

### (2)「田中」グループ(名古屋大学)

① 主たる共同研究者:田中 雅光 (名古屋大学大学院工学研究科、准教授)

#### ② 研究項目

- ・SFQ 主要構成要素の設計・試作
- ・SFQ 回路の特性評価

### (3)「近藤」グループ(慶應大学)

① 主たる共同研究者:近藤 正章 (慶應義塾大学理工学部、教授)

#### ② 研究項目

- ・SFQ 向けニューラルネットワーク・モデルの構築
- ・SFQ 向け機械学習アルゴリズムの開発

## § 2. 研究実施の概要

本研究で達成する POC は、来たるべく AI 社会を支える極低温コンピューティング基盤の実用化を念頭に、その主要構成要素となる AI 処理エンジン SFNuro を開発し、その実現可能性ならびに情報処理インフラとしての CO<sub>2</sub> 排出量削減効果を示すことにある。この目標を達成するためには、SFQ デバイスの特性を最大限に発揮し、その上で欠点を隠蔽するためのシステム構成法を、回路・アーキテクチャ・アルゴリズムの技術レイヤを跨いだ横断的最適化により導き出すことが必要となる。この目標を達成すべく、①SFNuro の基本要素技術探索、②SFNuro のアーキテクチャ探索、③SFNuro 向けニューラルネットワーク・アルゴリズム探索、を行った。①に関しては、世界初となる超高速かつ低消費電力な SFQ 回路試作に次々と成功し、設計技術として確立した。②では、世界に先駆けて推論ならびに学習の双方に向けた SFQ 向け新アーキテクチャを考案し、CMOS を基本とする既存の最新アクセラレータに対して大幅な性能向上を達成できることを示した。③では、SFQ 回路の一部において演算エラーが生じた場合でもロバストなニューラルネットワークの推論を行うモデル構築手法を開発した。また、これら①～③の技術を統合し、④データセンターを想定したシステムレベルでのアーキテクチャ検討と電力効率の評価を行い、既存技術に対して 2 桁以上の性能向上効果を期待できることを明らかにした。さらに、SFQ 回路の新しい応用として、⑤ゲート型超伝導量子コンピュータにおける量子誤り訂正への応用も探索し、その有効性を検証した。本研究で得られた成果は、コンピュータ・アーキテクチャ分野の最高峰の国際会議である ISCA (International Symposium on Computer Architecture)、MICRO (International Symposium on Microarchitecture)、HPCA (International Symposium on High Performance Computer Architecture)

などに採択されており、大きな成果を挙げることができた。また、米国 IEEE が発刊する科学雑誌 Micro で企画される「Top Picks 2020」に選出された。

【代表的な原著論文情報】

Koki Ishida, Ilkwon Byun, Ikki Nagaoka, Kousuke Fukumitsu, Masamitsu Tanaka, Satoshi Kawakami, Teruo Tanimoto, Takatsugu Ono, Jangwoo Kim, and Koji Inoue, “Superconductor Computing for Neural Networks,” IEEE Micro (IEEE’s Top Picks), pp.1–8, May/June 2021.

Koki Ishida, Ilkwon Byun, Ikki Nagaoka, Kousuke Fukumitsu, Masamitsu Tanaka, Satoshi Kawakami, Teruo Tanimoto, Takatsugu Ono, Jangwoo Kim, and Koji Inoue, “SuperNPU: An Extremely Fast Neural Processing Unit Using Superconducting Logic Devices,” 53rd Annual IEEE/ACM International Symposium on Microarchitecture (MICRO), pp.58–72, Oct. 2020.