

研究終了報告書

「微小チップ群を埋め込んだ形状自在情報デバイスの研究」

研究期間：2020年11月～2023年3月

研究者：門本 淳一郎

1. 研究のねらい

群れを成すマイクロロボットに関して広く研究が進められている。ロボティクス分野においては体内のような局所における協調分散作業を見据えた技術開発が、あるいはHCI分野においては、マイクロロボットの群れを物理的に操作可能なピクセルのように利用し情報の入出力をおこなうユーザインタフェース（UI）の研究がおこなわれている。

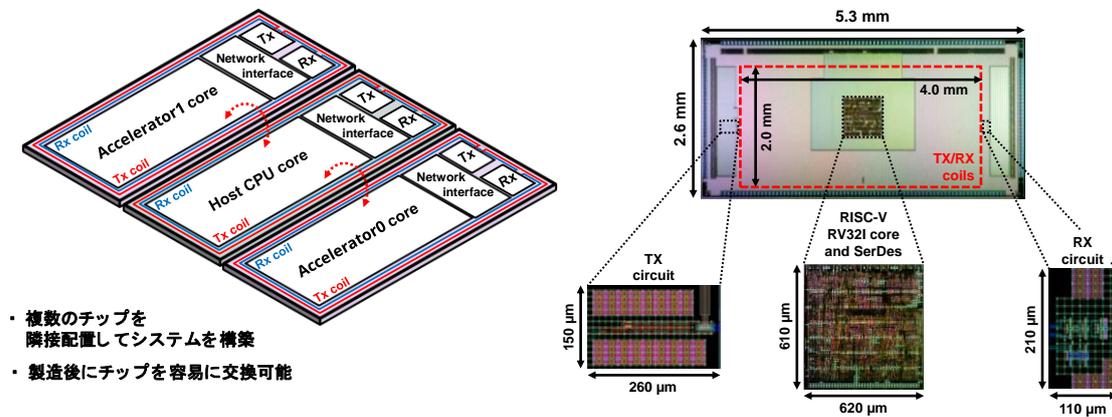


図1 モジュラー型計算機システム

UIの研究にも携わる提案者は、このモジュラー型計算機システムの研究を進めていく過程において、プロセッサと無線通信回路に加え給電機能とアクチュエータの単一チップへの統合を達成すれば、これを利用して高度な演算処理性能を持ち分散協調動作が可能なマイクロロボット群を実現できるのではないかと、という着想に至った。

本研究においては、自律分散的に計算処理や移動をおこなう複数のチップ小片から構成される形状自在な情報デバイスを開発する。各チップ同士はチップ上に形成されたアンテナを活用して無線通信をおこなう。チップの計算処理に必要な電力はオンチップ上でのエネルギーハーベスティングと外部からの無線給電により賄われる。局所において協調動作するマイクロロボット群や、ミリメートルサイズの極めて小さな物理ピクセルにより構成されるUIといったアプリケーションのプロトタイプを開発することでその有用性を示す。

2. 研究成果

(1) 概要

本研究では自律分散的に計算処理や移動をおこなう複数のチップ小片から成る情報デバイスを開発する。その実現に向けて、(1) 低消費電力プロセッサの開発、(2) オンチップ低消費電力無線通信手法の開発、(3) デバイス間ネットワークプロトコルスタックの開発、(4) アクチュエータ統合手法の開発、(5) デモシステムの開発に取り組んだ。

(1) プロセッサの開発に関しては、RISC-V ISA に基づく複数の小型プロセッサコアを開発し、適切なマイクロアーキテクチャを策定した。

(2) オンチップ無線通信手法に関しては、低消費電力な送信回路を開発した。無線通信と無線給電との干渉についても調査をおこなった。また、複数のテストチップを設計開発した。

(3) ネットワークプロトコルスタックの開発に向けては、提案する無線通信手法に対応したデータリンク層やネットワーク層の仕様について検討し、そのソフトウェア実装をおこなった。

(4) アクチュエータ統合手法の開発については、多様な既存手法の調査をおこなった。

(5) デモシステムの開発に向けては、プロセッサコアや周辺回路を混載したプロトタイプテストチップを設計開発した。また、本研究提案における無線通信手法、無線電力伝送手法、実現可能となるインタラクションの展望についてまとめた。

(2) 詳細

研究テーマ 1「適応的な電源制御機構を持つ低消費電力プロセッサの開発」

提案する情報デバイスにおいて、チップが移動し得るあらゆる座標に対して一定の電力を無線で供給することは困難である。したがって、一時的に給電が途絶えた際にもエネルギーハーベスティングを利用して継続的に動作可能なプロセッサの開発が望まれる。これまでにエネルギーハーベスティングによる供給電力のみで動作するプロセッサが開発されている。こうした研究成果と無線給電回路との統合に加え、変動する給電電力に関わらず効率的な演算をおこなう仕組みが必要となる。

そこで本研究では、無線給電とエネルギーハーベスティングを利用しバッテリーレスで動作可能な低消費電力プロセッサの開発を試みた。まず、低消費電力、高エネルギー効率なプロセッサの開発に向けて、マイクロアーキテクチャの違いに応じたプロセッサの電力、性能、面積の変化に関して詳細な調査をおこなった。RISC-V ISA に基づくプロセッサコアを RTL 設計し、多様なマイクロアーキテクチャ、製造プロセスのそれぞれについて定量的に評価した (図 2)。結果から、2 段パイプラインの簡易的なアーキテクチャをデモシステムのコアに採用することとした。評価結果については論文としてまとめ、国際会議で発表をおこなった[主な研究成果リスト(1)-1]。また、周辺回路やコア上で動作するブートローダソフトウェアについても開発した。

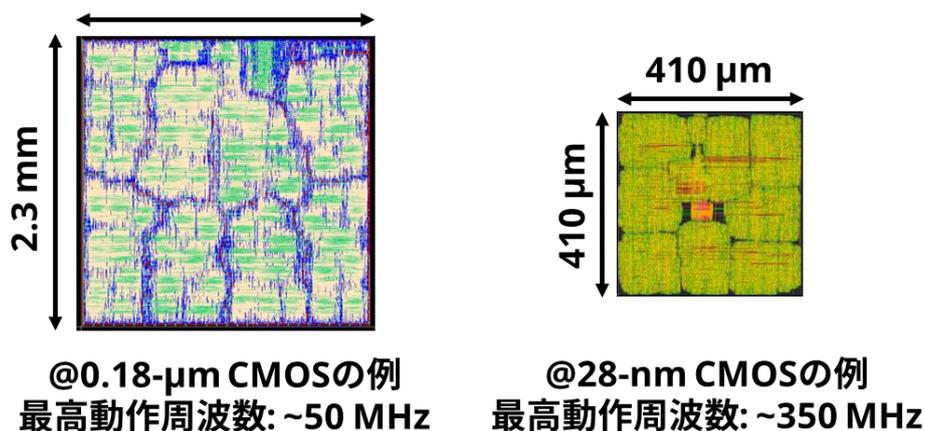


図2 プロセッサコアのレイアウト例

他方、無線給電とエネルギーハーベスティングについては既存手法で収穫可能な電力について調査をおこなった。結果として、本研究テーマにおいてターゲットとするミリメートルサイズ以下の領域では、無線通信電力を賄うことのできる有力なエネルギーハーベスティング手法を見つけることができず、当面は無線給電技術による外部からの電力供給を前提に各レイヤの開発を進めることとした。

研究テーマ 2「給電のための外部磁場と干渉しないオンチップ低消費電力無線通信手法の開発」

提案する情報デバイスには、無線給電のための外部磁場変動と干渉せず低消費電力なチップ無線通信手法が必要とされる。提案者のこれまでの研究から、オンチップアンテナ間の水平方向誘導結合を利用した無線通信手法の採用により高速・省エネルギーな通信を達成可能であることが示されている。しかしながら、開発を目指すシステムにおいて想定される最大 10 mW オーダの供給電力下における動作は困難である。また、無線給電に利用される磁場変動との干渉については十分な調査がなされていない。

そこで、本研究では、これまでの知見を踏まえた上で、給電のための外部磁場変動と干渉せず、10 mW 以下の電力で動作可能な低消費電力誘導結合通信手法の開発を試みた。送信電流をパルス化した新たな低消費電力送信回路を開発し、シミュレーション評価で 6.1 mW@600 Mb/s という性能を達成した。また、コイル配置と利用周波数に応じた通信と給電との干渉についてシミュレーションで調査し、問題の生じないコイル間距離や無線電力伝送周波数を求めた。また、新規開発した低消費電力通信回路の評価用テストチップと、無線電力伝送と通信との干渉評価用テストチップをそれぞれ開発・製造した(図3)。無線通信テストチップの評価結果について国際会議での発表もおこなった[主な研究成果リスト(1)-2]。

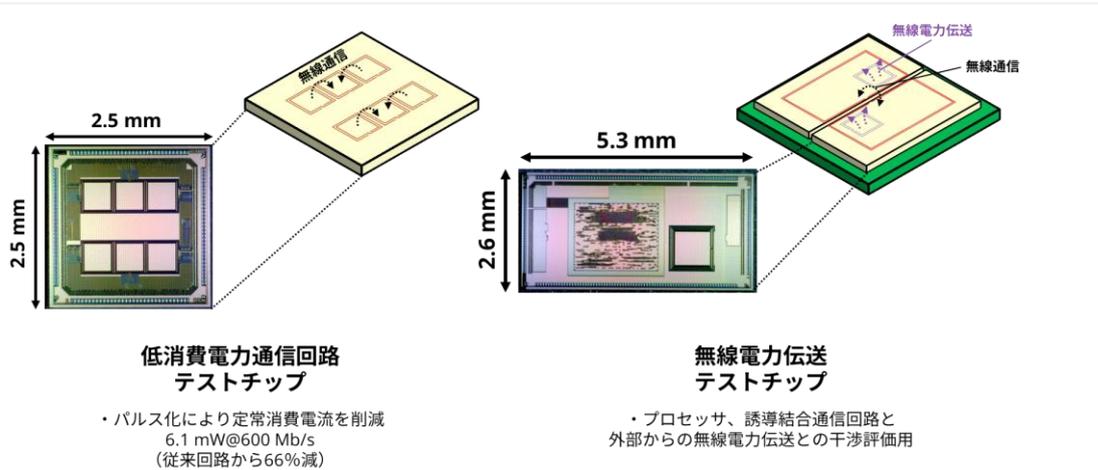


図3 テストチップ

研究テーマ 3「動的に再構成されるデバイス間ネットワーク向けのプロトコルスタックの開発」

無線で接続された複数デバイスから成るシステムにおいてネットワークのトポロジ伝達やデッドロックフリーなデータルーティングをおこなうためのネットワークプロトコルスタックを開発する。先行研究として、三次元積層マルチチップモジュールに向けたデッドロックフリーなルーティングプロトコルがある。しかしながら、ここでは各チップの位置はシステム稼働時から変化しないことが前提となっている。

そこで、本研究においては、システム稼働中にデバイス位置が変化した際にも適切なデータルーティングを可能とする物理層からネットワーク層にいたるまでのプロトコルスタックの構築を試みた。複数の隣接配置されたチップ間でネットワークを構築するまでの一連のプロトコルを定め、C++によりソフトウェア実装した。実装したソフトウェアの動作は基板上コイルを活用したプロトタイプによって検証した。また、ネットワークシミュレータを用いて通信性能を評価した。

動的な再構成手法については現在のプロトコルに追加するかたちで検討を進めている。

研究テーマ 4「デバイスへのアクチュエータ統合手法の開発」

プロセッサの搭載されたシリコンチップへのアクチュエータ統合について検討した。これまでに、外部磁場により変形・動作するマイクロロボットや、シリコン基板上への永久磁石の成膜が報告されている。

本研究においてはこうした先行研究を踏まえて、プロセッサが搭載されたミリメートルサイズのシリコンチップベースのデバイスに対する最適なアクチュエーション手法の検討と、その単一デバイス上への統合を試みた。ミリメートルサイズ以下の領域で単体モジュールの自走を達成可能な手法については現在までに開発することができておらず、継続して検討を進めている。

研究テーマ 5「コンセプト実証デモシステムの開発」

本研究で開発するプロセッサ、無線通信回路、無線給電回路を混載したテストチップを設計・製造し、これを元にマイクロロボット群や UI といったアプリケーションのプロトタイプシステムの開発を目指した。現在までに商用マイコンと PCB 上のコイルを活用したセンチメートルスケールのプロトタイプ、ミリメートルスケールのプロトタイプ構築に向けたチップの開発製造のみが完了しており、目標としているミリメートルスケールプロトタイプの構築、評価については今後の課題である (図 4)。小型化によって生まれる新たな人間とのインタラクション手法やマイクロロボットの活用先について検討し、プロトタイプハードウェアの実測評価を通してこれを検証したい。

また、無線通信手法、無線電力伝送手法、実現可能となるインタラクションの展望についてまとめた論文が学術雑誌に掲載された[主な研究成果リスト(1) -3]。

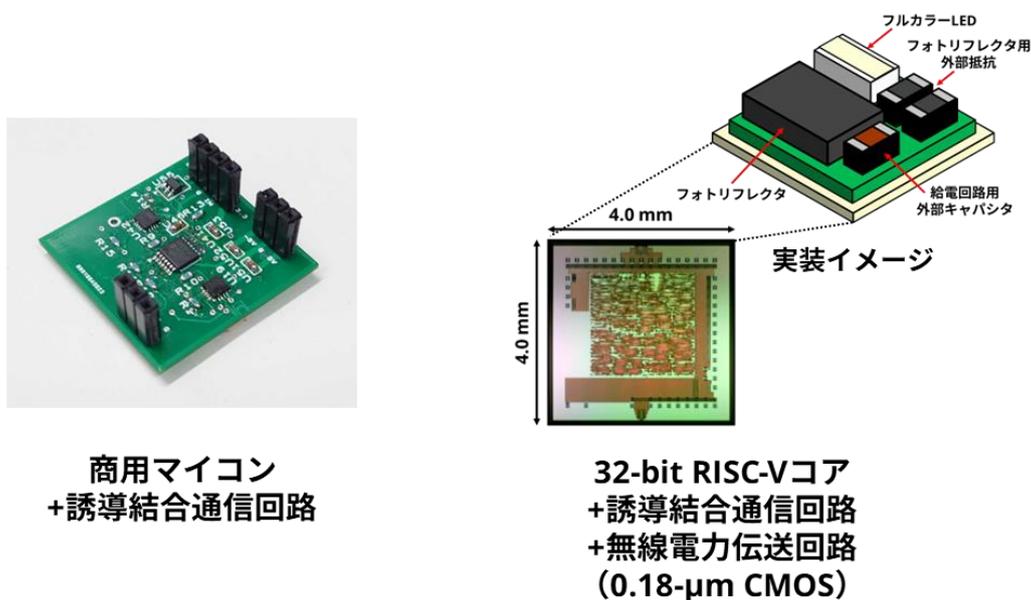


図 4 プロトタイプハードウェア

3. 今後の展開

今後はひとまず各レイヤにおいて残された課題とデモシステム開発に取り組む。その後、数年をかけて社会実装に向けた周辺回路の設計開発、セキュリティ担保の手法開発やパッケージング材料、量産手法等の検討を進め、まずは既存の組み込み計算機システムアプリケーションの一部に対して、本研究に基づく無線チップベースシステムの適用を進めたい。その後、本研究で特にフォーカスしたマイクロロボットや形状変化 UI の実用化についても取り組みたい。

4. 自己評価

研究開始当初の目標をふまえれば達成状況は芳しいものではなく、研究成果についても科学技術や社会への波及効果を生むには遠い状態に留まった。当初の仮説が否定的に解決されたわけではないため、大きな価値への結実を見据えながら引き続き関連する研究内容へと取り組みたい。研究期間を通じて様々な研究者、研究テーマと出会い、隣接分野の研究者との共同研究実施へとつながったこと、あるいは専門分野の垣根を越えた広い分野の研究者と関わりを持つことができ、多様なアイデアへと触れられた点では有意義な機会であった。

5. 主な研究成果リスト

(1) 代表的な論文(原著論文)発表

研究期間累積件数: 6件

1. J. Kadomoto, H. Irie, S. Sakai, "Evaluation of Different Microarchitectures for Energy-Efficient RISC-V Cores," IEEE International Symposium on Embedded Multicore/Many-core Systems-on-Chip (MCSoc), 2022.
概要: エネルギー効率のよい SoC を構築するための比較的シンプルな RISC 汎用プロセッサコアについて、マイクロアーキテクチャに応じた消費電力や性能、面積の変化の定量的な評価結果を示した。シンプルな 32-bit RISC-V コアを複数開発し、論理合成・配置配線とシミュレーションによって測定をおこなった。評価結果に基づいて、マイクロアーキテクチャ選定のための簡単なガイドラインを示した。
2. J. Kadomoto, H. Irie, S. Sakai, "Deformable Chiplet-Based Computer Using Inductively Coupled Wireless Communication," Asia and South Pacific Design Automation Conference (ASP-DAC), 2022, 98-99.
概要: 近接場誘導結合無線バスインタフェースとプロセッサを搭載したプロトタイプチップを開発した。32-bit RISC-V プロセッサコアと無線通信回路、コイルを備えたチップを 0.18- μ m CMOS で製造した。複数のプロトタイプチップ間で無線通信実験をおこない、複数チップ間で 1.6 Gb/s の高速通信が達成可能であること、プロセッサ動作の影響は軽微であり動作中にも無線通信可能であることが示された。
3. J. Kadomoto, T. Sasatani, K. Narumi, N. Usami, H. Irie, S. Sakai, Y. Kawahara, "Toward Wirelessly Cooperated Shape-Changing Computing Particles," IEEE Pervasive Computing, 2021, 20(3), 9-17.
概要: Computational material に関する研究が盛んに行われている。その実現には様々な形状を持つ日用品に、いかにして計算機を組み込むかという課題が存在する。その一つの方法として 演算機能を持った物理的な粒子を作り、その粒子同士が協調して通信することで粘土のように自在な形状を実現可能なシステムを提案した。また、システムの要素技術である無線通信と無線電力伝送に関する先端研究と要求、また、提案システムとのインタラクション手法の展望についてまとめた。

(2)特許出願

研究期間全出願件数:1件(特許公開前のものも含む)

(3)その他の成果(主要な学会発表、受賞、著作物、プレスリリース等)

講演:「形状自在な計算機」、東京大学 大学院情報理工学系研究科 20周年記念シンポジウム、2021年11月。

講演:「チップ間無線通信技術を活用した形状自在計算機システム」、電子情報通信学会・情報処理学会 情報科学技術フォーラム、2021年8月。