

研究報告書

「強誘電体と機能性酸化物の融合による不揮発ナノエレクトロニクス」

研究タイプ: 通常型

研究期間: 平成25年10月～平成29年3月

研究者: 山田 浩之

1. 研究のねらい

近年多くの低消費電力不揮発性メモリが開発され、注目されている。本研究課題の研究対象は、「強誘電トンネル接合(Ferroelectric Tunnel Junction; FTJ)」、即ち厚さ数ナノメートルの強誘電体をトンネルバリア層に用いた二端子素子である(図1)。FTJの接合抵抗は、トンネルバリア内の強誘電分極に依存して変化させることができ、本研究課題の位置付けは、この「抵抗スイッチング現象」をもちいて新規不揮発メモリに“参入”するための基盤創成である。

既存の不揮発性メモリ技術の中で、FTJと同様な構造・メモリ機能を有する素子としては、遷移金属酸化物を金属電極で挟んだキャパシターを用いた抵抗変化型メモリ、いわゆるReRAMが広く知られている。しかしReRAMでは、抵抗スイッチング現象が金属イオンや酸素欠損の移動により発現するため、様々なボトルネックが存在する。一方、FTJでは接合抵抗が強誘電分極反転により変化する。本研究課題ではこの物理的起源を活かした高機能メモリ特性の創出、具体的には、強誘電性に由来した、いわば電子的機構ならではの高い信頼性・再現性の良い制御性を特徴とする抵抗スイッチング動作の実現が第一の研究の狙いである。

また酸化物強誘電体を記憶素子に用いた不揮発性メモリとしては、FeRAMが実用化されている。しかしFeRAMでは、特性がキャパシターに蓄えられた電荷量によるため、本質的に高密度化が困難である。一方FTJでは強誘電分極の面密度がデバイスの状態変数となる。このことからFTJは微小素子でのスイッチング動作、および素子面積にスケールした低消費電力化の実現が期待され、これも注力すべき課題とした。

さらに、FTJメモリの実用化に向けて、シリコンプラットフォームでの構築は不可欠である。しかしながら、典型的強誘電体はペロブスカイト構造をもつ酸化物である。これがネックとなり研究開始当初においてペロブスカイト以外の基板を用いたFTJに関する報告例は皆無であった。そこで本さきがけ研究期間においては、FTJ作製のSi基板上での作製技術の創出を、さらなる研究目標とした。

以上の提案課題を遂行するため本研究課題においては、FTJすなわち強誘電体ベースのヘテロ構造におけるÅスケールの界面の評価・構造制御からFTJの微細化・メモリ特性の評価に至るまで、広範に及ぶ基礎研究を推進した。

2. 研究成果

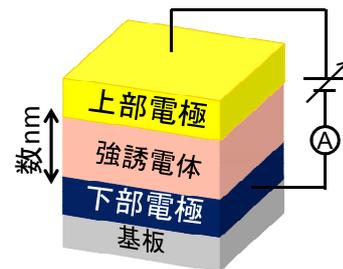


図1: FTJの模式図

(1) 概要

FTJにおける抵抗スイッチング現象の発現機構に関しては、未だ十分には解明されていない。そこで本研究課題では、典型的なペロブスカイト強誘電体 BaTiO₃(BTO)をトンネルバリア層として用いた FTJ を対象に、BTO/電極層界面の微視的状态に着目し、Åスケールの機能発現メカニズム解明と制御に先ず取り組んだ。その結果、抵抗スイッチング特性が BTO 表面、つまり上部電極と接している界面構造に大きく依存し、BTO 表面を制御することにより抵抗スイッチング比が著しく向上できることを発見した。これを基に、FTJ における抵抗スイッチングにおいて、界面が如何なる役割を果たしているのか、理解を深めた。

高機能化への戦略としては、電極材料の探索・改良にも取り組んだ。本研究課題では、強誘電メモリ (FeRAM) の特性向上においても有用性が知られている電気伝導性酸化物を基に FTJ に適した電極材料を探索し、これを上部電極に用いた「全酸化物型 FTJ」を提案し、開発に成功した。その結果、パルス電圧入力による ON/OFF スwitchングを繰返した際、ON, OFF 状態の抵抗値のバラつきが極めて低い“きれいな”抵抗スイッチングが発現した(図2)。

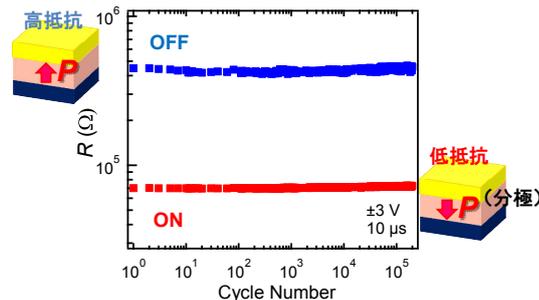


図2: パルス電圧印加による FTJ 素子のデータ (抵抗値) 書換え特性

また本研究課題では電子ビームリソグラフィ(EBL)による FTJ の微細化を実施し、サブμm 以下の FTJ 素子において抵抗スイッチング動作を観測した。書き換えに必要な電流量は面積にスケールして低くなり、トップクラスの低消費電力不揮発性メモリとしての可能性を明らかにした。また ON, OFF 各状態における抵抗値の、素子ごとのバラつき・ウェーハ間のバラつきは、微細化素子においても小さいことを実証した。さらに実用レベルを超える高い書換え特性 (Endurance) を達成した。

さらに本研究課題では Si 基板上での FTJ 作製に取り組んだ。独自のバッファ層を開発し、これにより、均一性・平坦性に優れ、結晶性の高い BTO 超薄膜の積層を実現した。これにより Si 基板上では初となる FTJ 素子構築と抵抗変化メモリ機能の実証に成功した。

(2) 詳細

【1】FTJ 高機能化のための基盤技術

(1-1) FTJ 界面の解明と制御 (論文¹、特許¹)

本研究課題においては先ず、下部電極であるペロブスカイト伝導体 (SrRuO₃, La_{0.6}Sr_{0.4}MnO₃ [LSMO])、バリア層としてペロブスカイト強誘電体 BTO の原子レベル平坦エピタキシャル単結晶薄膜をパルスレーザ堆積法により作製した。その上に単体金属 (Co, Pt) を上部電極としたヘテロ構造を典型的 FTJ として系統的に作製し、電流-電圧特性を評価した。また内殻光電子分光と STEM-EELS による FTJ の電極/BTO 界面の定量的評価を実施した。その結果、FTJ の抵抗スイッチング特性が BTO 終端面 (上部電極と接している界面) に強く依存し、TiO₂(B)面

か BaO(A)面かで、分極と抵抗状態の対応関係(電流 I -電圧 V)特性におけるヒステリシスの向き)が逆転することを発見した(図3)。

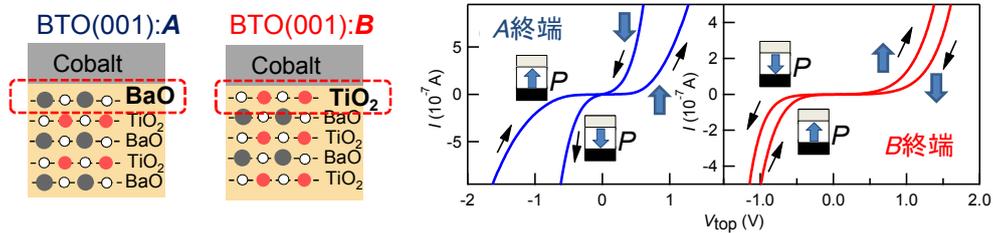


図3: FTJ の抵抗スイッチング特性(I - V 特性のヒステリシス)における終端面効果

さらにBTO層の上に酸化バリウムを堆積し、得られたヘテロ構造薄膜を超純水処理することにより、BTO表面が均一にBaO(A)終端されることも発見した。この終端制御 BTO を用いた Co/BTO/LSMO-FTJ では、分極方向に依存した抵抗スイッチング比が 100,000%を超えることが分かり、界面エンジニアリングによる特性向上を実証した(図4)。

この現象は、FTJ の抵抗スイッチングは上下電極のキャリア濃度(≒強誘電電荷の遮蔽長)の差によるとする従来モデル(Zuravlev, PRL 94, 246802 (2005))だけでは理解できない。我々は、界面において形成される常誘電層(*dead layer*)が、電極材料の結合性に依存するという第一原理計算結果(Stengel, Nat. Mater., 8, 392(2009))に着目し、これを基に抵抗スイッチング動作モデルを構築、メモリ機能発現に不可欠な界面バンド構造について知見を得、前期研究の主要な目標を達成した。

(1-2)全酸化物 FTJ の作製 (特許³)

従来技術による FTJ においては、上部電極として Co, Pt などの金属膜が用いられている。しかしこれらの金属は、ON/OFF 繰返しに伴う電極の酸化や界面の劣化が発生するなどの問題がある。そこで本研究課題では、FTJ の上部電極に適した電気伝導性酸化物を探索し、RuO₂ のアモルファス薄膜を上部電極に用いた全酸化物 FTJ(下部電極は LSMO)を開発した。その結果、パルス電圧入力による ON/OFF の繰返しに伴う高抵抗・低抵抗状態の抵抗値のバラつきが著しく低減した。図2に示したように、ON/OFF を 25 万サイクル繰返した際の抵抗値のバラつき(標準偏差)は OFF 状態で 3%弱, ON 状態で 2%であり、極めて安定した抵抗スイッチングが発現した。本研究成果は、目的であった FTJ の全酸化物化により、「抵抗スイッチングの繰返しに伴う抵抗値のバラつき増大」という ReRAM における serious issue の解決策として、FTJ メモリが有用であることを示したといえる。

【2】FTJ の微細化

FTJ の微細化プロセスを立上げ、(1)EBL 描画によるレジストのドット形成と、(2)エッチング、(3)層間絶縁膜の堆積、(4)リフトオフ、(5)アッシングにより微細化を行った。その後、素

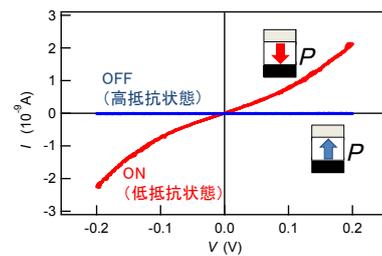


図4: A 終端化した BTO を用いた Co/BTO/LSMO-FTJ における巨大な抵抗変化メモリ機能

子特性評価のための上下電極へのコンタクトパッドを作製した。本さがけ研究期間内においては、最終目標であったサブ 100nm は未達であるものの、最小描画サイズ 100nm までの微小 FTJ 作製に成功し(図 5a)、強誘電性由来の抵抗スイッチング観測に成功した。図 5b は描画サイズ 100nm の Co/BTO/LSMO-FTJ において、パルス電圧入力による抵抗値の ON/OFF 繰返し(100 回)を 30 個の接合で評価したものである。抵抗値のバラつきは 20%程度と小さく、微細化によるバラつきの増大はないといえる。また書換えに必要な電圧を印加した際に素子に流れる電流は、500nm では数十 μA であったが、100nm はサブ μA 以下にまで低減し、ReRAM の一種である CBRAM (Kim et al., APL96, 053106 (2010))に匹敵する消費電力の低さが示された。また、Endurance は 10^6 程度であるが、(1-2)で報告した酸化物上部電極を用いることで更に向上した(図 S1; 次頁)。本研究成果により、FeRAM 以上に微細化可能で、低消費電力(低電流駆動)、同時に、素子間のバラつきが小さいという FTJ メモリの特長が明らかになった。

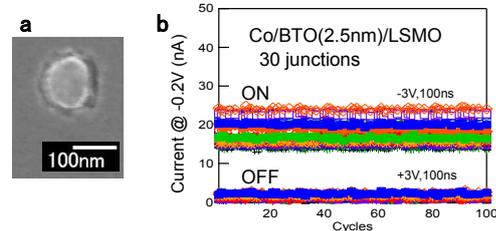


図5: (a)微小 FTJ (描画サイズ 100nm) SEM の像@リフトオフ直後。(b) 100nm-FTJ の抵抗スイッチング動作(素子間のバラつき)。

【3】シリコンプラットフォームへの FTJ 構築・作製技術の創出 (論文²、特許²)

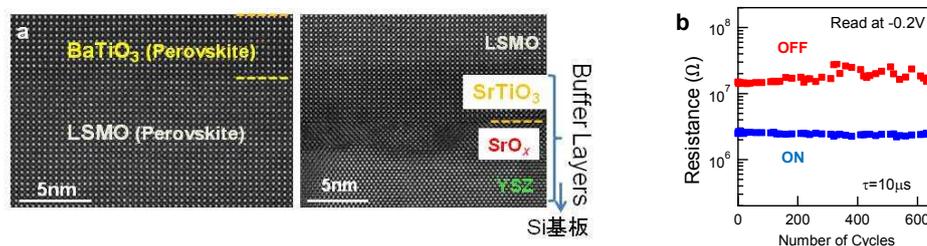


図6: (a) BTO/LSMO/バッファ層[SrTiO₃/SrO_x/YSZ]/Si(001)の STEM 像。
(b) Co/BTO/LSMO/バッファ層/Si(001)-FTJ における抵抗変化メモリ特性

FTJにおける抵抗スイッチングを実現するためには、膜厚が均一で低欠陥密度の強誘電体超薄膜が必要である。ペロブスカイト酸化物である強誘電体の場合、酸化物単結晶以外の基板、とりわけ Si 上での構築は、結晶構造の違いや界面の化学反応発生などから、これまで作製困難とされてきた。本研究課題では、Si(001)上に、従来技術では到達不可能な高品質の強誘電体薄膜の作製を目指した。その結果、SrTiO₃, SrO_x, YSZ の3層からなる独自の複合バッファ層を開発し(図6a)、その上に良質な BTO/LSMO ヘテロ構造、具体的には、RHEED 振動によりBTO膜厚を一層目から厳密に制御できて、均一性に優れ、平坦度2Åの界面を有し、格子不整合による欠陥が皆無で、完全(001)配向のエピタキシャル構造作製に成功した。この Si 上 BTO 薄膜は、3nm 厚でも室温強誘電性を示し、また 40nm 厚ではバルク単結晶並みの残留分極が観測された。これにより Si 基板上での FTJ 素子(Co/BTO/LSMO)作製とパルス電圧入力による抵抗変化メモリ機能の実証に初めて成功し(図6b)、シリコンプラットフォームでの構築にむけた基礎技術として、本さがけ研究期間内における目標を達成した。

3. 今後の展開

本研究課題の成果・意義をまとめると、微細化可能性・低消費電力・高 Endurance・抵抗値の (ON/OFF サイクル間、接合間、ウェーハ間における)バラつきの小ささといった FTJ における抵抗スイッチング現象の特長を明らかにしたといえる。今後は EBL プロセスの改良により、接合間、ウェーハ間のバラつきは更に改善するものと期待される。また本研究課題の成果である界面制御技術を用いて、微小素子においてもスイッチング比を巨大化し、多値化の可能性も検討したい。一方で他の不揮発メモリ原理に比して FTJ の本質的に制御困難な点は、保持特性と高い接合抵抗(低い読出し電流)にあり、本研究課題で道筋をつけることのできた電極材料開発・界面機能解明をより詳細にすすめ、特性向上を目指す。また、本研究課題により、FTJ は Si 上でも作製可能であることを実証した。今後はメモリデバイスとして FTJ を実装するために、シリコンプラグ等を介して CMOS 上に形成する必要がある。本研究課題で得られた異種基板上での作製手法を改良・発展させることにより、集積化のための積層技術構築を目指す。

4. 評価

(1) 自己評価

(研究者)

● 研究目的の達成状況:

本研究課題の開始当初に提案した研究項目、すなわち FTJ における①界面の解明と制御、②電極材料の探索(全酸化物 FTJ の作製)、③微細化、④Si 上の作製については、上記報告のとおり、いずれも3年間で着実な進捗が得られたと確信している。しかし、研究成果の論文発表においてインパクトファクターに拘りすぎたり、SciFoS 活動を研究開始間もない時期に実施したりして、3年で戦略目標を達成するための時間の総合的マネジメントが不十分であった。結果として、想定外の困難が多かった微細化に関してはサイズや特性の一部が未達に終わった。そもそも研究開始当初の状況として、ReRAM の性能が格段に進歩していた時期と重なったこと、FTJ の研究の歴史が浅いことを考えると、目標設定自体に苦労したともいえる。しかしながら、本研究領域の重要な戦略目標である既存デバイスに対する優位性、すなわち本研究課題においては特に ReRAM のメモリ特性に比しての特長に関しては、「さきがけ」でしか成しえない独創的な研究推進と先生方とのディスカッションにより、上記報告のとおり複数の potential を提示するまでに至り、本研究領域における基本的な使命は果たしたと自負している。

● 研究の進め方(研究実施体制及び研究費執行状況):

FTJ の素子特性の評価装置など、必要な設備は第一年次早々に購入し、十分な環境で研究が行えるよう、速やかに準備した。また研究期間前半は NIMS 微細構造プラットフォームを利用した STEM-EELS 測定や、KEK を利用した内殻光電子分光測定による“基礎固め”にも注力した。近隣の他研究者の協力を得ることで、完全でない準備状況においても多くの成果が出せるよう、多角的に研究を推進した。

第二年次以降では研究補助員を1名雇用して速やかに協力研究体制を構築した。また

第三年次以降は、NIMS 微細加工プラットフォームを利用して EBL に着手した。NIMS が近隣に所在することを生かして、EBL は技術代行ではなく、技術を習得した上での自由機器利用として実施し、研究の効率を上げた。これらの研究実施体制構築への猛烈な努力と効率的な研究費執行により、微細化研究などの後期研究を加速した。

- 研究成果の科学技術及び社会・経済への波及効果(今後の見込みを含む)

近年の不揮発性メモリ業界では、DRAM とフラッシュメモリの性能ギャップを埋める“ストレージクラスメモリ”の開発が急務であり、ReRAM はそれに適したメモリ機能を有しているとされている。本さがけのテーマである FTJ を利用したメモリは、より信頼性の高い低消費電力抵抗変化型メモリとしてその有力候補となり、メモリ階層の変革が不可避な低消費電力・高速の大規模データ処理システムにおいて本研究成果が社会経済に貢献することが期待された。しかしながら、本研究成果だけでは FTJ メモリの産業利用への道筋を明確にしたとは言えず、またそれは 3 年間の個人研究の容量を超えるものであるとの考えから、社会経済への還元という意識が希薄になってしまった点は否めない。

一方で、本さがけ研究による既発表論文は、発表直後から多くの被引用件数を記録しているなど、学術研究として注目されつつある。本研究課題により得られた強誘電界面・薄膜に関する独創的な知的財産が、今後世界の多くの研究者に刺激を与え、研究代表者の牽引の下、新たな基礎研究の芽を育てる礎になると自負している。

よって今後は、本さがけ研究成果を基にして、産業界とのコミュニケーションを深め、より社会実装に適した接合系の開発、また社会のニーズにマッチした強誘電接合の機能探索などを多角的に検討すべきことが、本さがけ研究の社会・経済への貢献につながると考える。

(2) 研究総括評価(本研究課題について、研究期間中に実施された、年2回の領域会議での評価フィードバックを踏まえつつ、以下の通り、事後評価を行った)。

(研究総括)

当初の目的である強誘電トンネル接合界面の物性特製の関係把握、電極材料に伴う特性の変化、微細化・多値化の検討に加えシリコンデバイスとしての成立性の検討について当初の目標をほぼ達成した。特に RuO₂ を用いたエデュランス大幅向上を見出したこと、100nm 程度の微細化素子での動作実証、Si 基板上への展開の可能性検証については BTO 強誘電体を用いた素子では初めての結果であり、学問的成果、産業界へのインパクトいずれの観点でも評価できる。さがけ研究としての要件は十分に満たしているものと判断する。

また論文掲載、国際学会講演の件数も多く、学会レベルのインパクトとしては非常に高いものと判断するが、デバイス業界へのインパクトが高いジャーナル、国際学会での成果報告が少ない。さがけレベルの研究においても、産業界へのインパクトという点では、成果発表の戦略という点で今後の留意点と思われる。

本研究が研究者としての飛躍につながったかという観点については、強誘電体ダイオードという分野で多くの発表を行うことで、本分野のトップランナーの一人として独自のポジションを確立したことは間違いない。

この分野がややニッチな領域となっているのは現時点では産業界での開発は行われてい

るが社外との交流はないことに起因しており、いかにアカデミア、国研での研究を実用に結びつけるかは、本研究の当初からの課題であり、必ずしも研究者一人の責任ではない。したがって、今後の一層の飛躍のためにはデバイスとしての応用、すなわち新しいメモリ分野の開拓を実行するコミュニティへの参画が強く望まれよう。

その際、本研究で実施した強誘電体ダイオードを直接生かすことはできないかもしれないが、今回得られた界面研究の成果が活かせる形で研究領域を牽引することを期待する。

5. 主な研究成果リスト

(1) 論文(原著論文)発表

- | |
|--|
| 1. H. Yamada, A. Tsurumaki-Fukuchi, M. Kobayashi, T. Nagai, Y. Toyosaki, H. Kumigashira, A. Sawa, "Strong surface-termination effect on electroresistance in ferroelectric tunnel junctions", <i>Advanced Functional Materials</i> , 2015, vol. 15, 2708-2714 |
| 2. H. Yamada, Y. Toyosaki, A. Sawa, "Coherent epitaxy of a ferroelectric heterostructure on a trilayered buffer for integration into silicon", <i>Advanced Electronic Materials</i> , 2016, vol. 2 1500334-1-6 |
| 3. L. Liu, A. Tsurumaki-Fukuchi, H. Yamada, A. Sawa, "Ca doping dependence of resistive switching characteristics in ferroelectric capacitors comprising Ca-doped BiFeO ₃ ", <i>Journal of Applied Physics</i> , 2015, vol. 118, 204104 -1-5. |
| 4. A. Tsurumaki-Fukuchi, H. Yamada, A. Sawa, "Resistive switching characteristics in dielectric/ferroelectric composite devices improved by post-thermal annealing at relatively low temperature", <i>Applied Physics Letters</i> , 2014, vol. 104, 092903-1-4 |

(2) 特許出願

研究期間累積件数: 3 件

1.

発明者: 山田 浩之、福地 厚、澤 彰仁
発明の名称: 不揮発性メモリ素子とその製造方法
出願人: 産業技術総合研究所
出願日: 2014/7/23
出願番号: 特願 2014-149390

2.

発明者: 山田 浩之、澤 彰仁
発明の名称: ペロブスカイト酸化物薄膜の作製方法およびこれを利用したメモリ素子
出願人: 産業技術総合研究所
出願日: 2015/1/7
出願番号: 特願 2015-001745

(3) その他の成果(主要な学会発表、受賞、著作物、プレスリリース等)

【招待講演】

1. 「強誘電トンネル接合における抵抗スイッチング現象」
ATI 新世代研究所 界面ナノ科学研究会（愛知県蒲郡市、11 Apr 2014）
2. 「光電子分光で読み解く強誘電トンネル抵抗スイッチング」
「多自由度放射光 X 線二色性分光による強相関係界面新規電子相の研究」研究会（静岡県熱海市, 13 July 2015）
3. 「強誘電トンネル抵抗スイッチング現象」
誘電体研究委員会 第 134 回定例会（東工大、東京都目黒区、26 Sep 2014）
4. “Resistive Switching in Ferroelectric Junctions”
the 1st China-Japan-Korea RRAM and Functional Oxide Workshop (CAS, Beijing, China, 16 Jan 2014)
5. “Growth- and Interface- Control for Ferroelectric Tunnel Junctions”
CEMS Topical Meeting on Oxide Interfaces 2015 (RIKEN, Wako, Saitama, Japan, 05 Nov 2015)
6. 「強誘電トンネル接合のナノスケール界面キャラクタリゼーション」
共用・計測合同シンポジウム(NIMS、茨城県つくば市、4 Mar, 2016)