

研究報告書

「計算科学的手法による省電力・低損失デバイス用界面のデザイン」

研究タイプ: 通常型

研究期間: 平成25年10月～平成29年3月

研究者: 小野 倫也

1. 研究のねらい

現在のエレクトロニクス用電子デバイスでは、ゲートリーク電流やソース・ドレイン間のサブスレッショールドリーク電流が電力損失の大部分を占めている。リーク電流は、欠陥準位を介した量子力学的なトンネル電流が主な原因であるが、欠陥は界面に集中するため、界面欠陥の制御はエレクトロニクスデバイスの省電力化に必須である。一方、電力機器用の低電力損失パワーデバイスとして期待されている SiC デバイスは、キャリア移動度が SiC バルクの移動度に比して 10%程度しかなく、Si バルク比で 90%を大きく上回る Si デバイスに対して深刻な欠点になっている。この原因は、絶縁膜／基板界面での欠陥の準位がキャリア散乱引き起こすためであるという報告がある。このように、界面での原子レベルの欠陥の伝導特性に与える影響や動作安定性に対する理解と制御は、デバイスの省電力化に対して重要課題である。

本研究課題では、省電力エレクトロニクスデバイスや低電力損失パワーデバイスの実現・普及をめざし、計算科学的手法によりデバイス用の界面原子構造と作成プロセスのデザインを行う。具体的には、半導体デバイスの絶縁膜／基板界面、チャネル／ソース・ドレイン電極界面での原子レベルでの接合状態の違いや界面作成過程で生成される界面欠陥が、リーク電流やキャリア移動度といった伝導特性にどのような影響を及ぼすのかを電子素過程から精緻に調べる。界面でのキャリアの伝導現象の理解を深化させ、高効率エレクトロニクス・パワーデバイス用の界面原子構造とその作成プロセスをデザインする。同時に、研究を推進するため、研究推進者が独自に開発を続けてきた実空間差分法に基づく第一原理計算手法の改良と、この計算手法に基づく第一原理計算コード RSPACE を、京コンピュータなどのスーパーコンピュータで高速に実行できるようチューニングを行う。

研究目標は、①第一原理計算を中核とした計算科学的手法を用いて、デバイス界面の伝導特性の評価と界面構造のデザインを行う基盤技術の構築・確立、②超省電力エレクトロニクスデバイスや低電力損失パワーデバイスの性能を劣化させる界面欠陥の特定、③優れた絶縁性とキャリア移動度を持つ界面原子構造のデザインと作成プロセスの提案、④国内外のデバイス作成研究者と連携したデザイン主導での機能実証である。

2. 研究成果

(1) 概要

本課題では、省電力エレクトロニクスデバイスや低電力損失パワーデバイスの実現をめざし、計算科学的手法を用いて、デバイス用界面構造のデザインと作成プロセスの提案に取り組んだ。エネルギー高効率利用を目指す課題として、テーマB「SiC パワーデバイス用高移動度界面構造のデザイン」、テーマC「ナノエレクトロニクスデバイス用低リーク高移動度界面構

造のデザイン」を設定した。また、さきがけ研究として、テーマB、Cを実施する手段を開発すべく、テーマA「高効率界面原子構造のデザインを可能にする第一原理計算法の構築」を設定した。

テーマAは、半導体界面のキャリア散乱を予測できるように研究実施者が開発した第一原理伝導計算コード RSPACE を高速化し、計算科学手法による半導体デバイスの機能予測を実現することを目的としている。本課題では、数理分野の研究者と連携し、計算のボトルネックを解消した。そして、改良した計算コードを、テーマBで

SiC-Metal-Oxide-Semiconductor(MOS)界面のキャリア散乱解析に使用した。

テーマBは、SiC-MOS 界面のキャリア散乱予測を行い、移動度を低下させるキラ欠陥を抽出すること、そしてキラ欠陥の滅処理方法を提案することを目的としている。まず、熱酸化過程のシミュレーションをもとに、酸化中に現れる原子構造がキャリア散乱に与える影響を調べた。SiC は伝導帯端に自由電子的な振る舞いをする特徴的な準位を持ち、その電子状態は、酸化による酸素原子侵入により顕著に変わる。伝導帯端準位の変化を起因とするキャリア散乱は、電氣的に活性な界面欠陥よりも大きいことが明らかになった。この結果は、Si デバイスでは散乱因子として考えられてこなかった電氣的に不活性な欠陥でも、SiC デバイスでは活性な欠陥と同程度にキャリアを散乱することを示すものである。伝導帯端準位のキャリア散乱に与える影響の実験的実証については、実験グループと議論を進めている。

テーマCは、高移動度と低リーク電流を実現する省電力エレクトロニクスデバイス用界面構造を提案することと、テーマBで SiC デバイスの研究を推進するにあたり、データが豊富な Si 系デバイスで比較データを収集することを目的としている。本課題では、酸素原子空孔が SiO₂/high-k 界面にできやすいことを明らかにした。実施期間中に、テーマBに関して、実験グループとの共同研究を開始したことにより、多くの情報を得ることができるようになったため、本テーマはテーマBに統合した。

(2) 詳細

電子デバイスのエネルギー使用効率を改善するには、材料の変更に加えチャンネル部のキャリア移動度向上が課題である。本課題では、エネルギー高効率利用を目指す課題として、研究テーマB、Cを設定した。また、さきがけ研究として、研究テーマB、Cを実施する手段を開発すべく、研究テーマAを設定した。

研究テーマA「高効率界面原子構造のデザインを可能にする第一原理計算法の構築」

界面欠陥を丸ごと取り込んだモデルを構築するには、数千原子程度からなるモデルが必要である。本研究テーマの目的は、半導体界面のキャリア散乱を予測できるように第一原理伝導計算コード RSPACE を高速化し、計算科学手法による半導体デバイスの機能予測を実現する

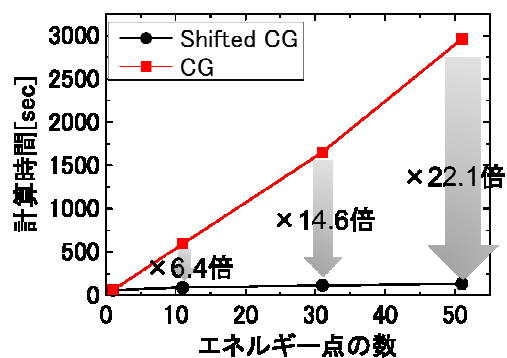


図 1: Shifted CG 法と CG 法の計算時間の比較

ことである。

伝導特性計算のボトルネックは、散乱領域のグリーン関数を計算する線型方程式と電極の自己エネルギーを計算する際に用いる一般行列に対する一般化固有値問題のソルバーであり、これまでのところ効率的に計算する方法はなかった。前者の問題に対しては、数理工学の研究者と協力し、線型方程式のソルバーに

Shifted Conjugate-Orthogonal-Conjugate-Gradient 法を適用した。この方法により、図 1 のようにグリーン関数の計算が最大 22 倍高速化された[成果(1)-2、成果(3)-1、成果(3)-4]。また、後者の問題に対しては、これまで一般化固有値問題の全固有値を計算しなければならなかったところを、伝導計算に必要な進行波の近傍のみの固有値、固有関数を用いて、自己エネルギーを計算する方法を開発した[成果(1)-4、成果(3)-1、成果(3)-4]。

ここで改良した RSPACE を用いて、研究テーマBでパワーデバイスのキャリア散乱予測シミュレーションを実現した。

研究テーマB「SiC パワーデバイス用高移動度界面構造のデザイン」

SiC パワーデバイスのキャリア移動度低下の原因解明を困難にしているものは、酸素原子空孔や格子間炭素、酸化後のアニールで導入された原子など多様な欠陥の種類である。本研究テーマの目的は、第一原理計算により、SiC-MOS 界面のキャリア散乱予測を行い、移動度を低下させるキラ欠陥の抽出すること、そして実証実験グループと協力して、キラ欠陥の減処理方法を提案することである。

平成 25~26 年度は、熱酸化過程のシミュレーションを行い、初期酸化と酸化中期では炭素原子の脱離メカニズムが異なることを発見した[成果(1)-1、成果(3)-2]。平成 27~28 年度は、酸化過程のシミュレーションをもとに、酸化中に現れる原子構造がキャリア散乱に与える影響を調べた。代表的な MOS 界面である 4H-SiC(0001)/SiO₂ 界面の(0001)面は、SiC 原子層が 4 層周期で積層し、h(hexagonal)面と k(cubic)面が hkhk...の順に交互に現れる。第一原理電子状態計算を用いて、h 面では酸化で侵入する酸素原子によって、界面の電子状態が顕著に変化することを明らかにした[成果(1)-3、成果(3)-3]。また、

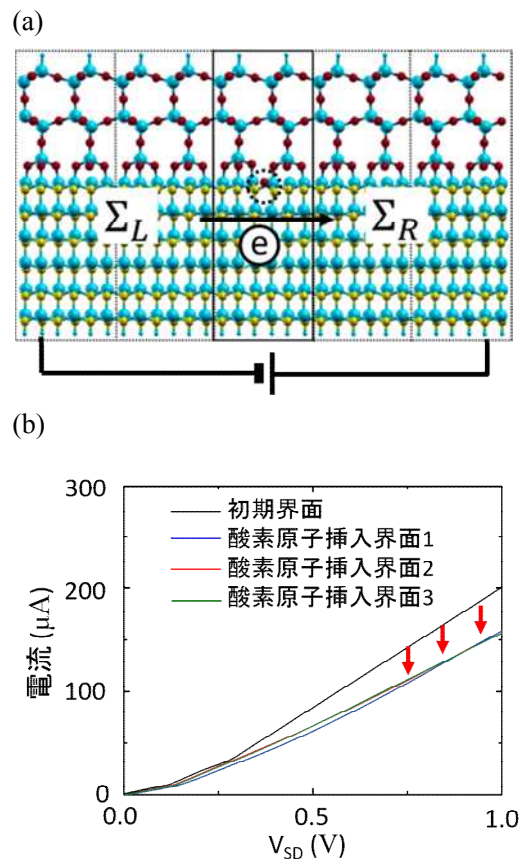


図 2:h 面に O 原子が侵入することによる移動度低下。(a)非平衡グリーン関数法を用いた計算モデル。青球は Si 原子、黄球は C 原子、赤球は O 原子。(b)印加電圧に対する電流量の変化。

図 2 に示すように、侵入酸素原子がキャリア散乱に与える影響について調べたところ、h 面では大きくキャリアを散乱し、電流量が低下することが明らかになった。h 面に侵入した酸素原子と、SiC(0001)/SiO₂ 界面に存在すると考えられる格子間炭素やカルボニル欠陥によるキャリア散乱を比較したところ、前者の方が明らかに大きいことが分かった[成果(1)-5、成果(3)-5]。このような現象を引き起こす原因は、SiC 結晶特有の自由電子的な振る舞いをする伝導帯端準位の存在である。

従来の Si デバイスでは、Si の禁制帯中に欠陥準位を作る電氣的に活性な欠陥がキャリアを散乱すると考えられてきた。SiC の酸化中に酸素原子侵入だけで生成される構造は、SiC の禁制帯中に明瞭な欠陥準位を作らない電氣的に不活性な欠陥である。この結果は、Si デバイスでは散乱因子として考えられてこなかった電氣的に不活性な欠陥でも、活性な欠陥と同程度にキャリアを散乱することを示すものであり、SiC の移動度を予測するには Si デバイスでは考慮しなかった要因も考慮しなければならないことを意味する。現在、領域統括補佐(アドバイザー)の紹介による実験グループと、自由電子的な振る舞いをする伝導帯端準位がキャリア移動に与える影響を調べる議論を進めている。

研究テーマC「ナノエレクトロニクスデバイス用低リーク高移動度界面構造のデザイン」

ナノエレクトロニクスデバイス用の MOS 界面での欠陥は、リーク電流の増大や移動度低下など、デバイス性能劣化の原因となっている。high-k 材料をゲート絶縁膜に用いたデバイスは、リーク電流を増やすことなくチャネル電流量を稼げる構造として期待されている。しかし、Si 基板と high-k 絶縁膜の界面に、SiO₂ の遷移層を形成し、界面原子構造の理解を複雑にしている。本研究テーマの目的は、第一原理計算により Si/high-k 界面における界面欠陥とリーク電流やチャネル電流の関係を調べ、高移動度と低リーク電流を実現する界面原子構造を提案すること、研究テーマBを実施するにあたり、これまでの研究データが豊富な Si 系デバイスで比較用のデータを得ることであった。

Si/high-k 界面の欠陥で、デバイス性能への悪影響が懸念されている欠陥のひとつに酸素原子空孔があげられ、これらは Si/SiO₂ 界面や high-k 膜中に存在することが分かっている。本研究では、酸素原子空孔欠陥が SiO₂/high-k 界面にできやすいことを明らかにした。

研究実施期間中に、研究テーマBに関して領域統括補佐(アドバイザー)の紹介による実験グループとの共同研究開始により、研究テーマBの重要性が増すとともに、実験的研究から多くの情報を得ることができるようになった。そのため、研究資源を研究テーマBに集中させるため、本テーマは論文執筆段階で実施を保留し、研究テーマBに統合した。

3. 今後の展開

本課題の推進により、第一原理計算を中核とする計算科学的手法を用いて、電子デバイス界面におけるキャリア移動を原子・電子の振る舞いから明らかにする手法を構築した。一方で、計算資源の制約により、計算のモデルサイズや欠陥種類のバリエーションなどが限られ、実際のデバイス界面を模した構造とは言い難い部分もある。ポスト京など大型計算機の計算性能を活用できるよう方法論を改良し、現実系に近づけていくことが今後の課題である。

一方、SiC を用いたパワーデバイスは、一部が製品化されているものの、MOS の移動度が低い問題は未だ解決されておらず、本格普及の障害となっている。これまでの研究により、SiC

に特徴的な伝導帯端準位や炭素原子の影響など、従来の Si 基板を用いた電子デバイスでは考慮する必要のなかった要因が発見された。これらの現象が移動度低下に与える影響を実験グループとともに検証し、デバイス機能向上に役立てていく必要がある。

また、本課題で開発された計算手法は、他の材料を用いたデバイスの機能予測にも適用可能である。SiC と並びパワーデバイス用材料として注目を集めている GaN デバイスへの利用も、今後展開していくべき課題である。さらには、電子デバイスに限らず、光学デバイス、超電導デバイスにも適用できるよう、方法論の改良を進めていく必要がある。

4. 評価

(1) 自己評価

(研究者)

・研究目的の達成状況

計算技術の構築に関しては、実デバイスをモデル化するには及ばないものの、計算コードの高速化等は開始当初に計画していた水準には達する見込みである。一方、SiC-MOS の低い移動度に関しては、従来の Si デバイスにはなかった SiC 特有の伝導帯端準位が影響していることを明らかにすることができ、計算科学的手法で移動度低下の原因の一つを見つけ出すことができた。しかしながら、当初目的としていた計算科学主導による機能実証については、新たな発見に対する多方面からの検証研究に時間をとられ、移動度向上が期待できる界面原子構造の設計方針までは得られたものの、設計した界面の理論計算および実験による機能実証が残っている。

・研究の進め方

研究実施体: 研究実施体制については、期間内に異動があったものの、大掛かりな実験装置を伴わない研究であるため、問題はなかった。

研究費執行状況: 計算コードの京コンピュータ用に合わせた高速化チューニングは、極めて単純な作業の繰り返しであるがコンピュータの構造に関する深い知識が必要である。本課題の研究費を活用して専門家から情報提供を受け、研究実施効率を向上させることができた。また、本課題の研究費を、大型計算機センターの計算機使用料と計算クラスター購入に充てた。計算機使用料については、限られた研究費で、短時間でも大きな計算機が使用できたため、費用対効果は十分であった。一方、計算クラスターは、計算コード改良時のデバッグ作業の効率化や、大型計算機センターで計算したデータの退避場所に使うことによるデータ保管料の低減に役立った。以上より、研究費に関しては、研究を効率的に推進できるように執行できた。

・研究成果の科学技術及び社会・経済への波及効果(今後の見込みを含む)

研究成果は、Physical Review や Applied Physics Letters など、当該分野で権威のある学術誌で公表し、学術的意義は発信できた。開発した計算手法を駆使し、計算科学的手法によるマテリアル・デバイスデザインを普及させていくことは、今後の課題である。実験を行うことなく計算機シミュレーションによりデバイス構造の機能評価と設計を行う技術が確立すれば、装置購入費や実験の繰り返しによる資料購入費、廃液処理など研究における経済的な負荷を低減できる。

また、SiC-MOS の移動度向上については、今後、実験グループと協力して実証を行い、改善していくべき課題である。本成果は、SiC パワーデバイスの本格普及のための問題の一つを

解決するための手がかりを得たに過ぎないが、SiC パワーデバイスが実現すれば、電力変換時の大幅なエネルギー損失を防ぐことができる。

(2) 研究総括評価(本研究課題について、研究期間中に実施された、年2回の領域会議での評価フィードバックを踏まえつつ、以下の通り、事後評価を行った)。

(研究総括)

本研究は、パワーデバイス用半導体の高性能化を目指し、計算科学的手法により半導体デバイスの界面構造のデザインとその作成プロセスの提案を行うものである。具体的には、①第一原理計算を中核とした計算科学的手法を用いて、デバイス界面の伝導特性の評価と界面構造のデザインを行う基盤技術の構築・確立、②超省電力エレクトロニクスデバイスや低電力損失パワーデバイスの性能を劣化させる界面欠陥の特定、③優れた絶縁性とキャリア移動度を持つ界面原子構造のデザインと作製プロセスの提案を国内外の実験化と連携して行なうものである。まず、研究実施者が開発した第一原理伝導計算コード RSPACE に関し、数理分野の研究者と連携すること等により、計算のボトルネックの高速化に成功し、最大では 20 倍以上の高速化を実現できたことを評価する。また、その計算コードを用い、SiC-MOS 界面において酸素原子がキャリア散乱を引き起こしていることを明らかにする等、SiC 界面の挙動を明らかにしつつあることを評価する。今後は、さらに、実験グループと協力し、計算コード自体の信頼性を高める努力を重ねた上で、SiC デバイスの挙動を幅広く明らかにしていくとともに、計算手法の他の分野への展開も期待する。

5. 主な研究成果リスト

(1) 論文(原著論文)発表

- | |
|--|
| 1. T. Ono and S. Saito, First-principles study on the effect of SiO ₂ layers during oxidation of 4H-SiC, Applied Physics Letters (2015) 106(8) 081601 1-4. |
| 2. S. Iwase, T. Hoshi, and T. Ono, Numerical solver for first-principles transport calculation based on real-space finite-difference method, Physical Review E (2015) 91(6) 063305 1-9. |
| 3. C.J. Kirkham and T. Ono, First-principles study on interlayer states at the 4H-SiC/SiO ₂ interface and the effect of oxygen-related defects, Journal of Physical Society of Japan (2016) 85(2) 024701 1-5. |
| 4. T. Ono and S. Tsukamoto, Real-space method for first-principles electron transport calculations: Self-energy terms of electrodes for large systems, Physical Review B (2016) 93(4) 045421 1-10. |
| 5. S. Iwase, C.J. Kirkham and T. Ono, Intrinsic origin of electron scattering at 4H-SiC(0001)/SiO ₂ , Physical Review B, in press. |

(2) 特許出願

研究期間累積件数:0 件

(3) その他の成果(主要な学会発表、受賞、著作物、プレスリリース等)

1. T. Ono: First-Principles Calculations using Real-Space Finite-Difference Method,



Advances in Modeling of Nano Materials, (June 14–16, 2015, Hefei, China).【招待講演】

2. 小野倫也: SiC 酸化過程と MOS 界面電子状態の第一原理シミュレーション, 応用物理学会先進パワー半導体分科会 第 1 回個別討論会 「SiC 酸化メカニズムと界面欠陥」, (2015 年 8 月 4 日, 東京). 【招待講演】
3. T. Ono and C. J. Kirkham: Ab initio investigations for interface electronic structures of SiC–MOS, International Workshop on Dielectric Thin Films for Future Electron Devices – Science and Technology –, (November 2–4, 2015, Tokyo, Japan). 【招待講演】
4. T. Ono: Density functional theory study on transport property of nanomaterials, 5th International Conference from Nanoparticles and Nanomaterials to Nanodevices and Nanosystems (IC4N), (June 26–30, Porto Heli, Greece). 【招待講演】
5. T. Ono, C. J. Kirkham, and S. Iwase: First–Principles Study on Electron Conduction at 4H–SiC(0001)/SiO₂ Interface, Pacific Rim Meeting on Electrochemical and Solid–State Science 2016, (October 2–7, Honolulu, USA). 【招待講演】

6. その他関連の情報

(1)新たに構築した研究ネットワーク:

相手先分類	相手先名称	形態	概要
領域内(さきがけ)	池田勝佳	共同研究	分子架橋系の第一原理伝導計算
領域内(さきがけ)	白澤徹郎	意見交換	SiC/SiO ₂ 界面原子構造の X 線回折観察
JST	非公開	意見交換	古典分子動力学法を用いた SiC/アモルファス SiO ₂ 界面の原子構造決定
他大学等	SIP/次世代パワーエレクトロニクス	非公開	非公開

(2)研究会・領域会議での助言・指導による研究課題の進め方、方向修正等について

SiC パワーデバイスに関して、領域統括補佐(アドバイザー)に実験グループを紹介していただいた。その結果、実験的研究から多くの最新情報を得ることができるようになり、自身の研究の位置付けと研究ターゲットが明確になった。

(3)さきがけ期間を通じて研究手法、実用化への考え方、取組み方で学んだこと

3 年半という限られた期間内で設定した出口目標をクリアするため、研究費配分を含めた研究マネジメントは勉強になりました。また、自身のこれまでの研究実績や研究提案というオリジナリティーを生かしつつも他者の支援を活用することと、基礎研究としての完全性・興味と研究の実用性のどちらを優先させるかについて悩むことは、良い経験になりました。