

研究課題別評価

1 研究課題名:

界面ナノ構造制御によるワイドギャップ半導体の機能融合とパワーデバイスへの展開

2 研究者氏名:

須田 淳

3 研究のねらい:

大きな絶縁破壊電界、良好な電子移動度、高い飽和電子ドリフト速度という物性を持つ、広禁制帯幅(ワイドバンドギャップ)半導体であるシリコンカーバイド(SiC)やガリウムナイトライド(GaN)には、次世代デバイス用材料として大きな期待が寄せられている。これまで、両者のワイドギャップ半導体は、SiC を放熱性に優れた「基板」として GaN デバイスに用いるということはあるものの、基本的には別々に研究が進められてきたが、もし、これら2つのワイドギャップ半導体材料を機能的に融合することができれば、単独材料では実現不可能な超高性能デバイスや、両者の物性を生かした多機能なデバイスの実現することができる。

例えば、SiCは $\text{Si}_{1-x}\text{C}_x$ のような混晶を作ることができないので、バンドギャップエンジニアリングを利用したデバイスを実現することができない。一方、III-Nの $\text{Al}_x\text{Ga}_{1-x}\text{N}$ はGaNの3.4eVからAlNの6.2 eVまで全組成域が成長可能で、自由にバンドギャップを設定することができる。III-NをSiCと融合することができれば、図 1(a)に示すIII-Nに障壁層としての機能、SiCに電子走行層としての機能を持たせたAlN/SiC金属-絶縁体-半導体電界効果トランジスタ(MISFET)や、図 1(b)に示すIII-Nに電子注入機能、SiCにキャリア収集、耐圧機能を持たせたn-GaN/p-SiC/n-SiCヘテロ接合バイポーラトランジスタ(HBT)など、SiC単独では実現不可能なヘテロ接合デバイスへと展開できる。これらは、それぞれ、高性能な、パワーエレクトロニクス用スイッチングトランジスタ、無線通信用高周波高出カトランジスタとしての応用が期待される。

これらのデバイスにおいては、III-N/SiC 界面がデバイス動作の本質を担っており、デバイスに適した電子物性を持つ界面を実現できるかどうか、機能融合成功の可否を握っている。III-N と SiC との間には、結晶構造(ポリタイプ)の違い、化学結合の違いという大きな壁があり、この克服が困難なため、原理的には高性能デバイスが期待されるものの、これまで III-N/SiC デバイスの成功例はなかった。

本研究では、III-N/SiC ワイドギャップ半導体の界面をナノスケールで制御して形成することで、ポリタイプ、化学結合の相違の問題を解決、優れた電子物性を持つ界面を実現し、それにより、それぞれの半導体の特性を活かした機能的融合を行い、単独材料では実現不可能な高性能なパワーデバイスを実現することを目的として研究を進めてきた。

4 研究成果:

1. AlN/SiC MISFET

1. 1 SiC のステップ高さ制御による AlN と SiC の結晶構造(ポリタイプ)の違いの克服

4H-SiC のステップ高さを 4 分子層(1.0nm)に制御した SiC 基板表面上へウルツ鉱構造(2H-)AlN を成長初期から layer-by-layer 成長させることに成功した。このことにより SiC と AlN のポリタイプの違い(4H と 2H)に起因する積層不整合境界という面欠陥を抑制し、MISFET の絶縁層として利用可能な高品質 AlN 成長層を得ることに成功した。

(a) AlN/SiC MISFET



(b) GaN/ SiC HBT

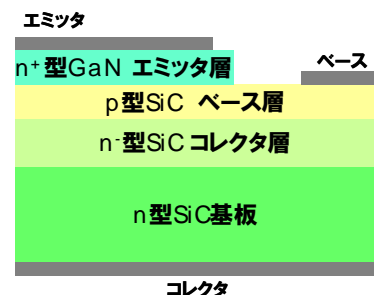


図1 III-N/SiC 界面を用いたデバイス

1. 2 SiC オフ基板上への高品質 AlN の結晶成長

1. 1の成果を実際の MISFET 作製で用いる SiC オフ基板上の AlN の結晶成長に適用した。オフ角に起因するステップバッチング現象が顕著に表れたが、成長温度を最適化することにより、AlN の結晶性の低下を起こすことなく、デバイス応用上問題のないレベルまで表面ラフネスを低減することに成功した。

1. 3 AlN/SiC 界面電子物性と AlN/SiC 界面形成条件の相関

AlN/4H-SiC オフ基板 MISダイオードを作製し、界面電子物性(界面準位密度)を高周波C-V測定により評価した。AlN/SiC界面のSi-N結合の制御を目的とし、成長開始時に窒素の先行照射の効果を調べた。先行照射なしでは界面準位密度は $4 \times 10^{12} \text{ cm}^{-2} \text{ eV}^{-1}$ 、先行照射ありでは $7 \times 10^{11} \text{ cm}^{-2} \text{ eV}^{-1}$ と5倍以上異なることがわかった。既存技術の熱酸化SiO₂/SiCの界面準位密度と比較しても、今回得られた $7 \times 10^{11} \text{ cm}^{-2} \text{ eV}^{-1}$ という値は、かなり優れており、デバイス応用が可能なレベルのAlN/SiC界面が実現できたと考えられる。しかし、AlN/SiC界面に 10^{11} cm^{-2} 台後半の正の固定電荷があり、この電荷の起源については現時点では不明である。

1. 4 AlN/SiC MISFET の試作

まだ、未解明な点はあるものの、1. 3で低い界面準位密度を持つAlN/SiC界面が得られたので、これを用いて実際にFETを作製した。デバイスとしては、単純な構造のAl/AlN(数十~数百nm)/SiC MISFETと、ゲート絶縁膜を2層スタックとした、SiO₂(50nm)/AlN(4nm)/SiC MISFETの2種類を試作した。後者は、AlNはAlN/SiC界面の制御に特化し、ゲート絶縁膜全体の絶縁性は、バンドオフセットがAlNよりも大きく、かつ、高絶縁性のものが容易に実現できるSiO₂に持たせるという発想である。従来の結晶成長方法では、SiC基板上に極めて高品質の極薄AlNを成長することは不可能であり、後者のデバイスの発想はあり得なかったが、1. 1の成果によりそれが可能になった。AlNはSiO₂に比べ誘電率が大きいので、バンドオフセットが小さくても、デバイスとしては等価膜厚のSiO₂とほぼ同等のトンネル電流となるが、スタックとする方が、トンネル電流を低減できることをシミュレーションで確認している。

後者のスタックゲート型デバイスの試作結果を図2に示す。良好なトランジスタ動作を示すものが得られた。これまで、AlN/SiC 界面を用いたFETで、このように線形領域、飽和領域が明瞭に観察されたものはなく、これは界面制御に配慮したヘテロエピタキシャル成長プロセスとスタック構造の採用が功を奏したものと考えている。しかしながら、しきい値電圧が+20V とゲートの絶縁耐圧限界近辺と大きく、測定した範囲では、FET がオンになり始めた程度までしか実現できず、チャネル移動度などの定量評価には至っていない。

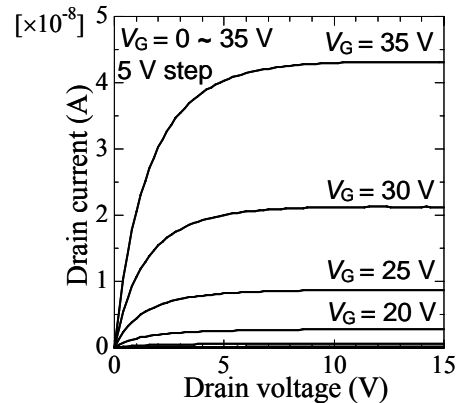
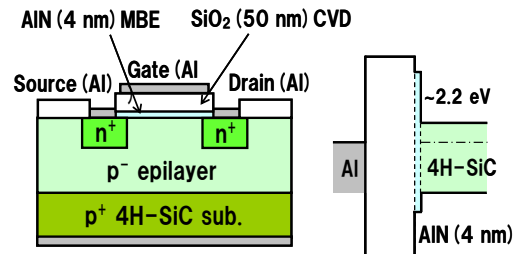


図2: Al/SiO₂/AlN/4H-SiC MISFETの構造と電気的特性 ゲート長、ゲート幅はそれぞれ 50 μm, 200 μmである。

2. GaN/SiC HBT

2. 1 GaN/SiC 界面電子物性の評価

AlN/SiC オフ基板における知見を活用し、SiC オフ基板上への GaN の結晶成長をまず最初に確立した。次に、GaN 層の電子注入層(エミッタ)としての機能を確認するために、n-GaN/p-SiC ヘテロダイオードを作製し、電圧印加時の発光(エレクトロルミネッセンス)の観察を行った。順方向印加時には、SiC 層に由来する青色の発光が確認され、n-GaN から p-SiC への電子の注入が起こっていることが確認された。過去の、GaN/SiC ヘテロダイオードの報告では、かなり長波長の発光しか観察されず、キャリアが界面付近の深い準位で再結合してしまっていることが報告されており、電子注入の観察は本研究が初となる。MBE を用いて比較的低温で界面を形成していること、また、SiC の表面制御を行い、良好な条件で GaN/SiC 界面を形成していることが功を奏したとされている。

2. 3 GaN/SiC HBT の試作

選択成長、選択エッチング、電極アニール条件など、GaN/SiC HBT 特有のプロセスを一つ一つ整備し、図3に示す構造の HBT を作製した。そのコモンベース特性を図3に示す。明確な電流制御電流源としての特性が観察され、

また、動作時に GaN から SiC への電子の注入、再結合による青色発光も確認されたことから、電子の注入、拡散、収集というトランジスタのデバイス物理での動作が確認されたと言える。しかしながら、現時点では電流利得は極めて低い。これは、GaN/SiC 界面というよりも、反応性プラズマエッチングによる GaN/SiC 選択エッチングプロセス起因のエミッターベース間のリーク電流が原因であることが分かっている。現在、改良した選択エッチングプロセスを確立しつつあり、このプロセスを用いることで、GaN/SiC 界面の特性を反映したトランジスタが作製可能になると考えている。早急にプロセスを確立し、GaN/SiC 界面形成条件とトランジスタ性能の直接的な対応を明らかにしながら、高性能 GaN/SiC HBT の実現へと研究をつなげてゆく予定である。

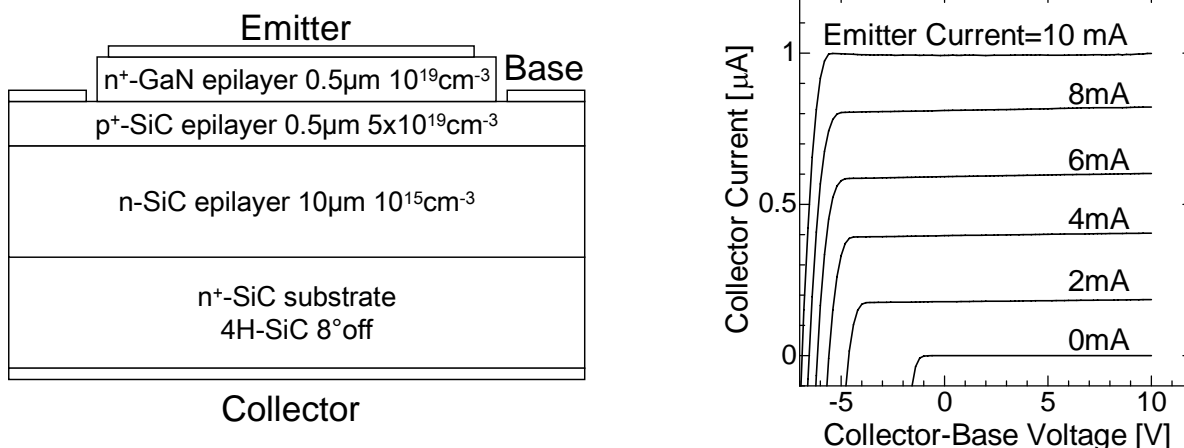


図3: npn GaN/SiC HBT の構造と電気的特性(コモンベース特性)

3. 新規新規面方位ポリタイプ整合 AlN/SiC

1, 2ではポリタイプの違いを、ステップ高さ制御と成長開始初期からの layer-by-layer 成長により解決することを試みた。まったく別のアプローチとして、成長するIII-NのポリタイプをSiC基板に整合させることで、ポリタイプ不整合の問題を解消するという方法を試みた。従来の(0001)面では、4H、6H、2Hの全てに対して再表面の原子配列は等価であり、SiC基板のポリタイプとは無関係に熱力学的に安定な2HポリタイプのIII族窒化物が成長する。ポリタイプ特有の原子配列が表面に直接現れる、無極性面(例えば(11-20)面)SiCを用いて、その上に、高品質なヘテロエピタキシーを行うことで、基板の結晶構造をエピ層へと転写し、同一のポリタイプのIII-Nを成長させることを試みた。

6H-SiC(11-20)と4H-SiC(11-20)基板上へAlNの成長を試みた。成長後のRHEEDパターンから6H-SiC上のAlNは熱力学的に安定な2H構造になってしまったが、4H-SiC上のAlNは、4H構造を持つことが判明した。成長層の断面TEM写真を図4に示す。2H-AlN/6H-SiCでは、ポリタイプの不整合により、AlN/SiC界面には多数の転位が存在し、TEMの界面領域で結晶が乱れていることがわかる。4H-AlN/4H-SiCの場合には、界面は極めて高い結晶性を持っており、ポリタイプを判定するために断面を30度傾けて観察しているにもかかわらず格子像が極めて明瞭に確認できる。X線回折測定から、4H-AlNは極めて優れた(無極性面AlNとしては世界トップレベル)結晶性を持つことが明らかになり、AlN/SiCデバイスへの応用が大いに期待できる。

4H-AlNの報告は過去に報告が無く、我々のグループが世界初である。4H-AlNは1.0nm周期のウルツ鉱/閃亜鉛鉱構造の自然超格子構造であり、その物性がどのように2H-AlNと異なるか興味を持たれる。現在、ラマン散乱や反射分光法などで物性評価を進めている。

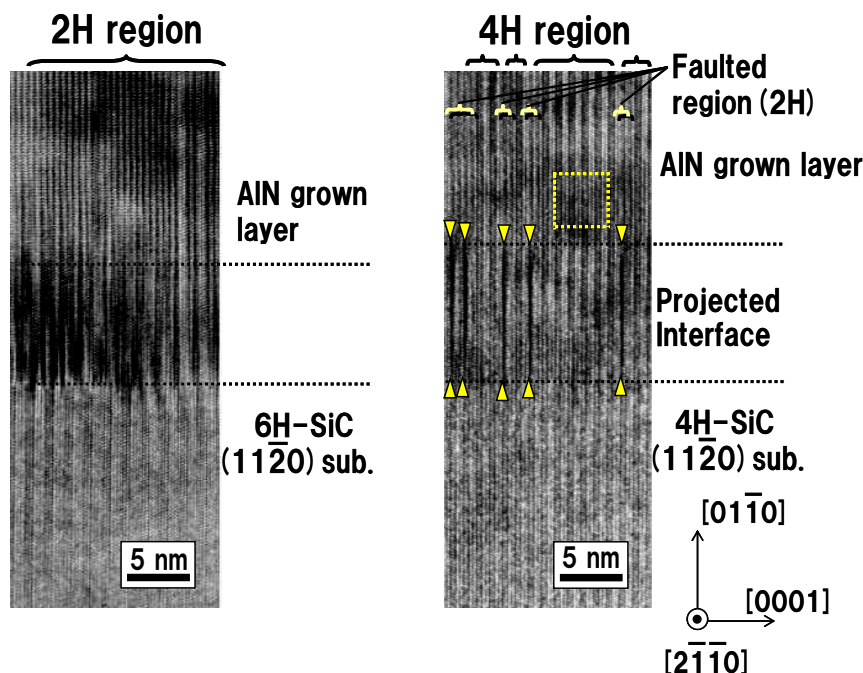


図4: 6H-SiC および 4H-SiC (11-20)基板上に成長した AlN の断面 TEM 像。6H-SiC 上の AlN は 2 層周期の通常のウルツ鉱構造(2H-)AlN であるが、4H-SiC 上の AlN は基板の 4 層周期を受け継いだ 4H-AlN であることが明確に確認できる。

5 自己評価:

当初目標に対する達成度

- 実際に2種類のデバイスの試作にこぎ着けることができ、本来期待されるデバイス物理に基づく動作を確認できた。AlN/SiC に関しては、本研究独自の超高品質極薄 AlN を界面制御層に用いるというコンセプトのスタックゲート型 FET 構造の動作を確認し、特許申請も行った。また、GaN/SiC HBT に関しては、過去の報告がその後の再現性が報告されていない、電子の注入が EL で確認されていないなどの問題があるのに対して、本研究では、両方の問題を払拭し、確実に電子注入によるトランジスタ動作が起こっていることを確認している。
- 界面構造と電子物性の相関は C-V 測定により非常に明確に確認することができたが、それをデバイス性能との相関へと繋げるには至らなかった。デバイスプロセスの最適化が不十分で、デバイス性能が界面と言うよりもデバイスプロセスが原因で大幅に悪化していることが原因である。物性とデバイスとのギャップ(デバイスプロセス確立の大変さ)に後半大変苦しんだ。物性レベルからデバイスレベルへと持って行くことを甘く見ていたのが敗因である。

この3年間で基本的なところは確実におさえることができた。土台が固まってきたので、今後1~3年の間に大きな進展が得られる明確な見通しが立った。MISFET と HBT 両方での成功は難しいかもしれないが、どちらかについては、SiC MOSFET、SiC BJT の限界を超えるデバイスを実現させ、ワイドギャップ半導体では族を超えたヘテロ接合も界面ナノ構造制御を行えば、使用可能であることを示したい。

当初予想外の成果

- SiC (0001)面上への AlN の結晶成長を極め、SiC 上の AlN の結晶成長過程を nm スケールで追い、明らかにした。また、成長温度を下げると結晶性が向上するという興味深い現象も見出した。結晶成長の分野では高い評価を得た。
- SiC 無極性面上へ、SiC の結晶構造の転写により、自然界に存在しない 4H 型の結晶構造を持つ AlN の成長に成功した。言い方を換えればウルツ鉱 AlN の正確に 1.0nm 周期の自然超格子を得たとも言える。結晶成長のみ

ならず、極めて優れた結晶性から工学的応用も期待されている。

正直、インパクト(学会の評価)としては、デバイス試作よりもこちらの成果の方が大きいかも知れない。(良い結晶ができなければ、良いヘテロ接合デバイスを作ることはできないので、これらの成果はもちろん高性能ヘテロ接合デバイス実現の基盤技術ではあるが。)これらの成果については、前者は大面積化、高品質化、広均一化というキーワードでNEDOのサポートを、後者はヘテロエピタキシーの統一的理解というキーワードで科研費若手研究Aを受けることができ、JST さきがけで生まれた芽を産業・学術両面で今後育てていきたいと考えている。

6 研究総括の見解:

現代の半導体エレクトロニクスを支える基礎素材であるシリコンの本質的な限界を超える素材としてバンドギャップエネルギーの大きい半導体が注目され、IV 族の SiC や III-V 族の GaN の結晶成長およびデバイス開発が進められている。本研究の狙いは原子層の制御が可能な分子ビームエピタキシーを用いて IV 族と III-V 族のヘテロ接合結晶成長技術を開拓し、両者の利点を兼ね備えた機能融合材料を創出することである。

本研究で得られた主要な成果として次の 4 点を挙げる事が出来る。第 1 に界面を精密に制御することにより、SiC 基板上に品質の良い AlN 単結晶膜を成長させたこと; 第 2 にこれを用いて MIS 型電界効果トランジスタを試作し、良好なトランジスタ特性を得たこと; 第 3 にワイヤレス応用を目指して、GaN/SiC エピタキシャル結晶を用いたヘテロバイポーラトランジスタ(HBT)を試作し、良好な特性を得たこと; 新しい基板方位での結晶成長を行い、4H-SiC 基板上の AlN を世界で始めて成長させることに成功したこと、である。

本研究の成果は 10 篇の英文原著論文、1 篇の解説論文、2 件の招待講演で発表した。また日本結晶成長学会から講演奨励賞を受けている。全体として予想された程度の達成度と評価する。

7 主な論文等:

論文 10件

著者・発表者 N. Onojima, J. Suda and H. Matsunami

表題 Growth of AlN (11-20) on 6H-SiC (11-20) by molecular-beam epitaxy

発表先 Japanese Journal of Applied Physics Part 2-Letters Volume 41, Issue 12A, Pages: L1348-L1350, 2002

著者・発表者 N. Onojima, J. Suda and H. Matsunami

表題 High-quality AlN by initial layer-by-layer growth on surface-controlled 4H-SiC(0001) substrate

発表先 Japanese Journal of Applied Physics Part 2-Letters Volume 42, Issue 5A, Pages: L445-L447, 2003

著者・発表者 N. Onojima, J. Suda and H. Matsunami

表題 Growth of high-quality non-polar AlN on 4H-SiC (11-20) substrate by molecular-beam epitaxy

発表先 physica status solidi (c) Volume 0, Issue 7, Pages: 2502-2505, 2003.

著者・発表者 N. Onojima, J. Suda and H. Matsunami

表題 Impact of SiC surface control on initial growth mode and crystalline quality of AlN grown by molecular-beam epitaxy

発表先 physica status solidi (c) Volume 0, Issue 7, Pages:2529-2532, 2003.

著者・発表者 N. Onojima, J. Suda, T. Kimoto, H. Matsunami

表題 4H-polytype AlN grown on 4H-SiC(11-20) substrate by polytype replication

発表先 Applied Physics Letters Volume 83, Issue 25, Pages: 5208-5210, 2003.

著者・発表者 N. Onojima, J. Kaido, J. Suda, T. Kimoto and H. Matsunami

表題 Towards High-Quality AlN/SiC Hetero-Interface by Controlling Initial Processes in Molecular-Beam Epitaxy

発表先 Materials Science Forum Volume 457-460, Pages: 1569-1572, 2004

著者・発表者 N. Onojima, J. Kaido, J. Suda, T. Kimoto

表題 Molecular-beam epitaxy of AlN on off-oriented SiC and demonstration of MISFET using AlN/SiC interface

発表先 physica status solidi (c) Volume 2, Issue 7, Pages: 2643-2646, 2005

著者・発表者 Y. Nakano, J. Suda, T. Kimoto

表題 Direct growth of GaN on off-oriented SiC (0001) by molecular-beam epitaxy for GaN/SiC heterojunction bipolar transistor

発表先 physica status solidi (c) Volume 2, Issue 7, Pages: 2208-2211, 2005

著者・発表者 R. Armitage, M. Horita, J. Suda, T. Kimoto

表題 Epitaxy of nonpolar AlN on 4H-SiC (1-100) Substrates

発表先 Applied Physics Letter Volume 88, Issue 1, Art. No. 011908, 2006

著者・発表者 J. Suda, Y. Nakano, S. Shimada, K. Amari, T. Kimoto

表題 Electron Injection from GaN to SiC and Fabrication of GaN/SiC Heterojunction Bipolar Transistors

発表先 Materials Science Forum *in press*

特許

累積出願件数:国内3件、海外 8 件、PCT1 件

1)

発明者: 須田淳、小野島紀夫、松波弘之

発明の名称: 半導体結晶成長方法

出願人: JST

出願番号(出願日):特願 2003-076044(平成 15 年 3 月 19 日)

PCT 公開番号(公開日):WO 2004/084283 A1(平成 16 年 9 月 30 日)

台湾公開番号(公開日):200425288(平成 16 年 11 月 16 日)

他に外国出願中 3 件

2)

発明者: 須田淳、松波弘之

発明の名称: 電界効果トランジスタ及びその製造方法

出願人: JST

出願番号(出願日):特願 2003-281104(平成 15 年 7 月 28 日)

PCT 公開番号(公開日):WO 2005/010974 A1(平成 17 年 2 月 3 日)

台湾公開番号(公開日): 200509397(平成 17 年 3 月 1 日)

他に外国出願中 3 件

3)

国内及び PCT 出願中 1 件

招待講演 2件

著者・発表者 須田淳

表題 Effect of surface control of SiC (0001) substrate on heteroepitaxial growth of AlN

発表先 日本学術振興会「結晶加工と評価技術」第 145 委員会 第 99 回研究会「ワイドギャップ系半導体の結晶工学とデバイス」

著者・発表者 須田淳、木本恒暢

表題 Control of interface properties of AlN/SiC and its application on AlN/SiC MISFET

発表先 応用電子物性分科会研究例会「窒化アルミニウム—結晶・プロセス・デバイスの最前線—」

受賞 1件

2003 年 11 月 20 日 第 33 回結晶成長国内会議講演奨励賞 (日本結晶成長学会)