

研究課題別事後評価結果

1. 研究課題名： 二次元 TMDC 相補型 MISFETs の LSI プロセスによる性能向上と応用

2. 研究代表者名及び主たる研究参加者名（研究機関名・職名は研究参加期間終了時点）

研究代表者

若林 整（東京工業大学工学院 教授）

主たる共同研究者

小椋 厚志（明治大学理工学部 教授）

川那子 高暢（東京工業大学科学技術創成研究院 助教）

Kaustav Banerjee (Electrical and Computer Engineering, University of California, Santa Barbara, Professor)

3. 事後評価結果

○評点：

B やや劣っている

○総合評価コメント：

遷移金属ダイカルコゲナイド (TMDC) による MISFET の実現に向け、量産に向けたスパッタ成膜技術等を利用し、LSI プロセスで培った高品位な材料ガスやスパッタターゲットを用いることで高性能化を狙う課題である。

研究前半では TMDC 膜の高品位化は順調で ZrS_2 で $1250\text{cm}^2/\text{Vs}$ といった高移動度も実現した。これを用いたデバイス試作を行い、Ambipolar（電子/正孔両極性）型 MISFET を確認した。また、MoS₂ 膜をチャネルとし TiN トップゲート nMOSFET を試作し、不純物濃度低減とプロセス技術の高度化で Enhancement-mode（ノーマリーオフ）動作を世界に先駆けて実証した。WS₂ n/p-FETs を実現し、CMOS インバーター動作も確認した。これらの技術構築により LSI 領域での革新的機能性薄膜としての TMDC の進展へ貢献した。一方で、成膜や試作プロセスなどに時間をとられたこともあり、TMDC バルクや TMDC デバイス界面などの深い物性評価を通じて、残された課題や更なる機能改善に向けた基本的な指針を提言するまでには至れなかった印象があり残念である。

原著論文は 36 報と対外的な発信が十分ではなく、国際的なプレゼンスを示すまでには至らなかった。一方で、国際学会に併設した CREST シンポジウムを企画し、本研究領域の成果発信に注力頂いたことは大いに評価できる。特許出願が 0 件の結果に終わってしまったのは、応用に近い研究課題としては残念である。

TMDC は、ほんのここ数年で、2nm 技術ノードの次の先端 CMOS チャネル材料として一気に業界の脚光を浴び、微細化を得意とする大手の海外半導体製造各社が本腰を入れつつある。国内の半導体メーカーは残念ながらこの中には含まれないため、国内での研究開発のあり方は悩ましい問題である。本課題も開始当初は廉価な周辺回路向けデバイスなどのアプリを念頭において、低温プロセスで多結晶 Si の移動度を凌駕する方向で研究を開始したが、半導体業界での TMDC 勃興により、アプリや研究方針で悩みが生じたように思われる。出口を先端 CMOS においた場合は、少なくとも知財権の獲得には注力する必要があると思われる。たとえばコンタクト抵抗の低減は重要な課題であり、解決に向けた提案が提示されており、早急に知財権獲得を検討頂きたい。