

## 研究課題別中間評価結果

1. 研究課題名： 二次元 TMDC 相補型 MISFETs の LSI プロセスによる性能向上と応用

2. 研究代表者： 若林 整（東京工業大学工学院 教授）

3. 中間評価結果

LSI プロセスによる二次元 TMDC を用いた相補型 MISFETs の性能向上と応用開発を目的としたテーマである。真性半導体化を目指したプロセス開発を推進することで、スパッタ成膜による MoS<sub>2</sub> 膜にて 10<sup>14</sup> cm<sup>-3</sup> の低キャリア濃度を実現した。この成膜技術をゲート絶縁膜の開発を経て MoS<sub>2</sub> チャンネル TiN トップゲート構造に展開し、ノーマリオフ動作を実証したことは特筆に値する。加えて気相硫黄中熱処理のスパッタ ZrS<sub>2</sub> 膜で移動度 1,250 cm<sup>2</sup>/Vs を達成したことも顕著な成果と評価したい。

このような着実に成果に対し産業界との連携も積極的であり、研究期間内に民間移転も含めて優れた成果が得られると期待される。

今後も MoS<sub>2</sub> 真性半導体化、相補型 MIS デバイスの集積化技術構築、物理解析・デバイス物理プラットフォーム構築、材料・応用探索を計画通りの推進することに加え、MIS 界面の品質改善にも取り組むことで、高性能なデバイスの実現を期待したい。