

戦略的創造研究推進事業 CREST
研究領域「ポストペタスケール高性能計算に資する
システムソフトウェア技術の創出」
研究課題「進化的アプローチによる
超並列複合システム向け開発環境の創出」

研究終了報告書

研究期間 平成23年 10月～平成29年 3月

研究代表者：滝沢寛之
(国立大学法人東北大学・サイバーサイ
エンスセンター・教授)

§ 1 研究実施の概要

(1) 実施概要

現在、多くの高性能計算アプリケーションは特定のシステムを想定し、その想定システム上で高性能を達成できるように開発・最適化されている。このため、そのアプリケーションをポストペタ時代のシステム上で実行する場合には、高い性能を達成できない恐れがある。すなわち、既存のアプリケーション資産をポストペタ時代以降のシステムに移行する際には、システム世代間の性能可搬性が低くなる懸念がある。このため本研究では、既存のアプリケーション資産の性能可搬性を高めることで、その資産の将来のシステムへの円滑な移行の実現を目指してきた。

これまでの経験や関連研究から、既存アプリケーション資産をポストペタ世代のシステムへ円滑に移行するためには、性能可搬性の阻害要因、すなわち特定のシステムを前提とした性能最適化情報のアプリケーションコードからの分離が効果的であると判断した。書き直しの困難な規模のアプリケーション資産を対象に考える場合には、コードを段階的に再構成することで分離を実現する必要がある。この分離作業を、本研究では HPC リファクタリングと呼ぶ。本研究では、性能可搬性の阻害要因をアプリケーションコードから切り離す HPC リファクタリングの知識や経験をまとめるとともに、その作業を支援することを考えてきた。また、単に切り離しただけでは性能が低下するため、それぞれのシステムに特有の性能最適化情報を階層的に抽象化し、アプリケーションコードとは別に表現して管理・利用する仕組みとして Xevolver フレームワークを構築してきた。ライブラリやドメイン知識の利用による抽象化に加えて、コード変換も利用することで階層的抽象化を実現している。特に抽象化が困難で、従来ではアプリケーションコードを直接修正せざるを得なかった性能最適化技法に関しては、それをユーザ定義コード変換として表現することで大幅なコード修正を回避する研究を行った。

本研究の大きな目標の一つは、事例に基づいて性能可搬性の阻害要因を体系的にまとめ、それらを切り離す HPC リファクタリングの方法論をまとめることである。本研究では江川グループを中心として、性能可搬性の阻害要因を取り除く HPC リファクタリングの事例集であるリファクタリングカタログの編纂と拡充に取り組んだ。スーパーコンピュータ利用の現場における臨床学的な視点に立ち、頻出する最適化事例を集約・体系化することで、性能可搬性を維持、向上するための実用的なコード最適化のガイドラインを構築し、平成 28 年現在 56 の最適化事例からなる本カタログを公開している。また、これらの取り組みを通して、得られた知見に基づき、将来の超並列複合型システムにおける性能可搬性向上を実現可能なコンパイラ情報を用いた並列化支援ツールを開発や、実アプリケーションコードを用いた Xevolver フレームワークの実用性検証に取り組んだ。

また、HPC リファクタリングによってアプリケーションコードから切り離された情報は、特定のシステムで性能を出すための情報と言い換えることができ、単に切り離すだけでは性能が低下する。このため、各システムで性能を出すための情報をアプリケーションコードとは別の存在として抽象化し、システムに合わせて使い分けることで、それらのシステム間の性能可搬性を実現するアプローチを採った。この抽象化のための最も一般的な方法は、汎用性の高い計算を数値計算ライブラリとして実装することである。数値計算ライブラリにより超並列複合システムの階層的抽象化を行うために、アプリケーションプログラムをなるべく修正せずに高い性能を達成できるライブラリの研究開発を行った。数値計算ライブラリとして、高速フーリエ変換(FFT)、スケーラビリティの観点で有力な線形解法の一つである代数的多重格子法(AMG)、疎行列ベクトル積(SpMV)を対象にした。また、既存のアプリケーション資産を利用して高精度計算を行うために、Xevolver フレームワークを用いて、C 言語の倍精度コードを GMP ライブラリ(GNU Multi-Precision Library)を用いた任意多倍長コードへ自動変換する機構を開発した。そして、疎行列ベクトル積や高速フーリエ変換などにおいて Xevolver フレームワークを用いたコード変換について検討を行い、性能可搬性を改善できることを確認した。さらには、ポストペタ時代の計算科学で必要性が明確化されてきた、新世代アルゴリズムの研究も進めた。超大規模計算で主要なオーバーヘッドとなる通信を削減したアルゴリズムとして、チェビシェフ基底 CG 法、ブロックチェビシェフ基底 CG 法の研究を行った。またこれらのアルゴリズムの基本演算である行列乗カーネルについて、従来法では通信回数が1回で済むが計算の重複が大量に発生するところを、通信回数はやや増えるが計算の重複がないアルゴリズムを提案し

た。

上記のように抽象化する仕組みを用意しても、全てを抽象化することはできないため、アプリケーションコードの修正が求められる。そのようなコード修正は一般化が難しく、特定のシステムやアプリケーション向けの修正となる傾向にある。そのようなコード変換も何らかの形でアプリケーションコードから切り離し、再適用できる仕組みがなければ、HPC リファクタリングされたコードで元のコードと同じ性能を出すことはできない。このため本研究では、そのようなシステム特有、アプリケーション特有のコード修正を、ユーザ定義変換として定義するための仕組みとして Xevolver フレームワークおよびその周辺ツールを開発してきた。また、Xevolver フレームワークの適用事例を積み重ね、重要な性能最適化技法を、アプリケーションコードを大きく修正することなく適用可能であることを実証した。将来の超並列複合システムを想定して、OpenACC 向けのループ最適化やデータレイアウト最適化、MPI 通信隠蔽等のためのコード修正をユーザ定義コード変換として表現し、活用できることを明らかにした。そのようなユーザ定義コード変換のルールを記述するための高水準インタフェースとして、ディレクティブを含む Fortran のダミーコードで変換を記述する Xevtgen を実装・評価し、その有効性と限界についても議論した。また、Xevolver や Xevtgen を中心としたツール群として Xevolver Tools を実装し、変換の記述と適用を容易に記述するとともに、Xevtgen だけでは記述できない変換ができるように機能を拡張した。

本研究は、2016 年より SPPEXA 研究課題である ExaFSA との国際共同研究に発展した。平成 28 年度には、ドイツ・ジューゲン大学で研究開発されている Ateles コードの性能解析と有効な性能最適化技法の明確化を行った。また、ダルムシュタット工科大学で開発されている FASTEST コードに関しても性能最適化に向けた調査を進めている。これらを組み合わせた大規模カップリングシミュレーション全体の高速化に本 CREST の研究成果が有用であることを示すことで、その実用性と有用性を実証することを目指している。

(2) 顕著な成果

1. Fumihiko Ino, Yuma Munekawa, and Kenichi Hagihara, “Sequence Homology Search Using Fine Grained Cycle Sharing of Idle GPUs,” IEEE Transactions on Parallel and Distributed Systems, Vol.23, No.4, pp.751-759, April 2012.

概要:

GPU を遊休計算資源とみなし、それら共有資源における数秒程度の遊休時間を利用することで配列相同性検索の高速実行を実現した。ミリ秒単位のマルチタスク実行制御により、分単位の遊休時間を利用する従来システムよりも高い性能を引き出した。将来の共有型複合計算システムの一例を提示するものであり、そのための実行制御ならびにハードウェアの複合性を隠ぺいすることによって既存のアプリケーション資産を円滑に移植するためのアプローチを示した研究といえる。

2. Daichi Mukunoki and Daisuke Takahashi, “Optimization of Sparse Matrix-vector Multiplication for CRS Format on NVIDIA Kepler Architecture GPUs,” Proc. 13th International Conference on Computational Science and Its Applications (ICCSA 2013), Part V, Lecture Notes in Computer Science, Vol. 7975, pp.211-223, 2013.

概要:

NVIDIA 社の Kepler アーキテクチャ GPU を最大限活用した疎行列ベクトル積の高性能化手法について述べている。Kepler アーキテクチャの機能を活用した最適化手法により、NVIDIA 社が提供する cuSPARSE ライブラリよりも高い性能を達成した。アプリケーションコードには修正を加えずに新アーキテクチャの機能を利用する手段を提供するものであり、システムの変遷に対するソフトウェア進化を支援するためのアプローチを示した研究といえる。

3. Hiroshi Maeda and Daisuke Takahashi, “Parallel Sparse Matrix-Vector Multiplication Using Accelerators,” Proc. 16th International Conference on Computational Science and Its Applications (ICCSA 2016), Part II, Lecture Notes in Computer Science, Vol. 9787, pp. 3-18,

(2016).

概要:

疎行列ベクトル積は、科学技術計算をはじめとする多くのアプリケーションにおいて重要な計算カーネルである。本論文では GPU 搭載ノードからなるクラスタと Xeon Phi 搭載ノードからなるクラスタにおいてそれぞれのシステムで効果的な SpMV のアルゴリズムについて検討、実装および評価を行った。さらに、MIC クラスタ向け実装の性能を向上するために MIC 向けの SpMV カーネルについても検討、実装および評価を行った。

< 科学技術イノベーションに大きく寄与する成果 >

1. Hiroyuki Takizawa, Shoichi Hirasawa, Yasuharu Hayashi, Ryusuke Egawa, and Hiroaki Kobayashi, “Xevolver: An XML-based Code Translation Framework for Supporting HPC Application Migration,” accepted for publication in the 21st annual IEEE International Conference on High Performance Computing (HiPC 2014), 2014.

概要:

HPC アプリケーションの最適化においては、そのアプリケーションや対象システムに特有のコード修正がしばしば求められる。その結果として、アプリケーションコードは特定のシステムに依存したものとなり、性能可搬性が低下する。そのようなシステム依存性をアプリケーションコードから分離するために、同等のユーザ定義コード変換を提供するフレームワークを構築し、実アプリケーションの性能可搬性改善に有効であることを示した。

2. Kazuhiko Komatsu, Ryusuke Egawa, Hiroyuki Takizawa, Hiroaki Kobayashi, “A Compiler-Assisted OpenMP Migration Method Based on Automatic Parallelizing Information,” Proceedings of 29th International Supercomputing Conference 2014, pp 450–459, 2014.

概要

HPC アプリケーションコードは、コンパイラが並列性を正しく解析し、適切な並列化手法を選択して適用できるように、特定のコンパイラの自動並列化機能を前提にして開発されている。このため、その特定のコンパイラによる並列化情報を利用し、同様の並列化を指示する OpenMP 指示行を挿入することで他の環境でも高い性能を達成できることを示した。また、その作業の支援ツールを開発した。

3. Reiji Suda, Hiroyuki Takizawa, and Shoichi Hirasawa, “Xevtgen: Fortran code transformer generator for high performance scientific codes,” International Journal of Networking and Computing, Vol. 6, No. 2, 263–289, July 2016.

概要

ユーザが独自のコード変換を定義して使うことを想定した場合、最も重要な検討課題はユーザによるコード変換ルールの表現方法である。本論文では変換前後のコードパターンをユーザが記述することでその間のコード変換ルールを自動生成する Xevtgen を構築し、その表現能力や実用性を様々なテストコード及び実アプリケーションを用いて明らかにした。

§2 研究実施体制

(1) 研究チームの体制について

① 滝沢グループ(東北大学・サイバーサイエンスセンター)

- ・ 研究代表者: 滝沢 寛之(東北大学・サイバーサイエンスセンター・教授)

氏名	所属	役職	参加時期
滝沢 寛之	東北大学・サイバーサイエンスセンター	教授	H23.10～
平澤 将一	同上	産学官連携研究員	H24.4～
林 康晴	NEC	技術エキスパート	H25.6～
南部 光江	東北大学情報科学研究科	産学官連携研究員	H27.11～
Alfian Amrizal	同上	M1～D3	H24.4～
肖 熊	同上	M1～D3	H24.4～
崔 航	同上	M1～M2	H27.11～
佐藤 大智	同上	M1～M2	H27.11～
山田 剛史	同上	M1～M2	H27.11～
川原畑 勇希	同上	M1	H28.4～
李 沛	同上	M1	H28.10～
伊野 文彦	大阪大学情報科学研究科	准教授	H23.10～
三木 脩弘	同上	M1～M2	H27.4～
酒井 亮太郎	同上	M1	H28.4～
陸 悦超	同上	M1	H27.4～H28.3
池田 圭	同上	D1～D3	H24.4～H28.3
加藤 知愛	同上	M1～M2	H26.4～H28.3
角川 拓也	東北大学情報科学研究科	M1～M2	H26.4～H28.3
三谷 康晃	大阪大学情報科学研究科	M1	H26.4～H27.3
鮫島 遥介	同上	M1	H26.4～H27.3
安藤 翔平	同上	M1～M2	H25.4～H27.3
生澤 拓也	同上	M1～M2	H25.4～H27.3
南 翔太	同上	M1～M2	H25.4～H27.3
王 春艳	東北大学情報科学研究科	D1～D3	H23.10～H27.3
楠堂 航	大阪大学情報科学研究科	M1～M2	H24.4～H26.3
重岡 謙太郎	同上	M1～M2	H24.4～H26.3
中野 瑛仁	同上	M1～M2	H24.4～H26.3
菅原 誠	東北大学情報科学研究科	M1～M2	H23.10～H25.3
杉本 祐樹	大阪大学情報科学研究科	M1～M2	H23.10～H25.3
佐藤 功人	東北大学情報科学研究科	D3	H23.10～H24.3
神田 裕士	大阪大学情報科学研究科	M2	H23.10～H24.3

- ・ 研究項目

システムの複合性を扱うためのプログラミングインタフェースの設計

HPC アプリケーションのためのリファクタリングツールの開発

② 高橋グループ(筑波大学)

- ・ 主たる共同研究者: 高橋 大介(筑波大学計算科学研究センター、教授)

氏名	所属	役職	参加時期
高橋 大介	筑波大学計算科学研究セン	教授	H23.10～

	ター		
藤井 昭宏	工学院大学情報学部コンピュータ科学科	准教授	H23.10～
長谷川 秀彦	筑波大学図書館情報メディア系	教授	H27.6～
菱沼 利彰	筑波大学図書館情報メディア研究科	D1～D2	H27.6～
五味 歩武	筑波大学システム情報工学研究科	M1	H28.4～
前田 広志	同上	M1～M2	H26.4～H28.3
篠塚 敬介	同上	M2	H27.4～28.3
平櫛 貴章	同上	M1～M2	H25.4～H27.3
荒谷 祐紀	工学院大学情報学専攻	M1～M2	H25.4～H27.3
野村 卓矢	同上	M1～M2	H25.4～H27.3
椋木 大地	日本学術振興会	特別研究員 PD	H23.10～H26.5
野水 拓馬	筑波大学システム情報工学研究科	M1～M2	H23.10～H25.3
吉澤 大樹	同上	M1～M2	H23.10～H25.3
高橋 光佑	工学院大学情報学専攻	M1～M2	H23.10～H25.3
中山 空星	筑波大学システム情報工学研究科	M2	H23.10～H24.3
水上 忠彦	工学院大学情報学専攻	M2	H23.10～H24.3

- ・ 研究項目
超並列複合システムに向けた高速フーリエ変換ライブラリおよび代数的多重格子法ライブラリの開発
混合精度計算に対応した基本線形計算ライブラリの基本設計

③ 須田グループ(東京大学)

- ・ 主たる共同研究者: 須田礼仁 (東京大学情報理工学系研究科、教授)

氏名	所属	役職	参加時期
須田 礼仁	東京大学情報理工学系研究科	教授	H23.10～
吉本 芳英	東京大学情報理工学系研究科	准教授	H23.10～
玉田 嘉紀	東京大学医科学研究所	特任講師	H23.10～
野村かおる	同上	技術補佐員	H27.1～
Rocki, Kamil Marek	IBM Research Almaden	Postdoctoral Researcher	H24.4～
李 聡	東京大学情報理工学系研究科	M2～D3	H23.10～
王 桐	同上	D1～D2	H27.4～
本多 弘和	同上	M1～M2	H27.4～
山本 堅太郎	同上	M1～M2	H27.4～
渡邊 大地	同上	M1～M2	H27.4～
小林 昇平	同上	M1	H28.4～
森永 一路	同上	M1	H28.4～
石田 翔太郎	同上	B4～M2	H25.10～H28.3

罗 成	同上	D2～D3	H23.10～H25.10
上島 佑一	同上	M2	H23.10～H24.3
Nittoor, Vivek S.	同上	D3	H26.4～H27.3
竹内 裕貴	同上	M2～D3	H23.10～H27.3
名和田 竹彦	同上	M2	H23.10～H24.3
本谷 徹	同上	M2	H23.10～H25.3
金沢 隆史	同上	M1～M2	H23.10～H26.3
松本 英樹	同上	M1～M2	H23.10～H25.3
島根 浩平	同上	M1～M2	H24.4～H26.3
杉野 透	同上	M1～M2	H24.4～H26.3
加藤 誠也	同上	M1～M2	H24.4～H26.3
濱田 卓	同上	M1～M2	H24.10～H26.3
Barga, Matthew	同上	M1～M2	H24.10～H26.10
清水 脩平	同上	M1～M2	H25.4～H27.3
大津 久平	同上	M1～M2	H25.4～H27.3
陳 鴻志	同上	M1～M2	H25.4～H27.3

- 研究項目

ドメイン特化型ツールによる超並列複合システムの階層的抽象化に関する研究

④ 江川グループ(東北大学サイバーサイエンスセンター)

- 主たる共同研究者: 江川 隆輔(東北大学サイバーサイエンスセンター、准教授)

氏名	所属	役職	参加時期
江川隆輔	東北大学サイバーサイエンスセンター	准教授	H23.10～
小松一彦	東北大学サイバーサイエンスセンター	研究員/特任助教	H24.4～
板倉憲一	独立行政法人海洋研究開発機構 地球情報基盤センター	情報システム部・グループリーダー	H23.10～
浅野俊幸	独立行政法人海洋研究開発機構 地球情報基盤センター	シミュレーション応用研究グループ, グループリーダー	H23.10～
松岡浩司	日本電気株式会社	マネージャー	H23.10～
撫佐昭裕	日本電気株式会社	事業部長代理	H25.4～
渡部 修	日本電気株式会社	エキスパート	H25.4～
横山恵一	日本電気株式会社	技術マネージャー	H26.4～
後藤浩二	日本電気株式会社	主任	H25.4～
Sabine Roller	ジューゲン大学	教授	H23.10～
豊嶋 拓也	東北大学情報科学研究科	M1	H28.11～
李 沢華	同上	M1	H28.11～
陳 勇丞	同上	M1	H28.11～
藤 玉麒	同上	M1	H28.11～
坂井然太郎	同上	M2	H27.4～
小笠原大介	同上	M2	H27.4～
高須隼太	同上	M2	H27.4～
冯 盛智	同上	M2	H28.4～

高橋桂子	独立行政法人海洋研究開発機構 地球情報基盤センター	プログラムディレクター	H23.10～H27.5
松岡浩	東北大学電気情報通信機構	教授	H23.10～H28.3
中田登志之	日本電気株式会社	主席技術主幹	H23.10～H28.3
宇野 渉	東北大学情報科学研究科	M1～M2	H26.4～H28.3
西村 泰	同上	M1～M2	H26.4～H28.3
佐藤 貴英	同上	M1～M2	H25.4～H26.10
浅見 暁	NEC 情報システム	主任	H25.4～H25.9
千葉雄太	東北大学情報科学研究科	M1～M2	H24.10～H26.3
高井拓実	同上	M1～M2	H24.4～H26.3
庄司直樹	同上	M1～M2	H23.10～H25.3
東方雄亮	同上	M1～M2	H23.10～H25.3
安田一平	同上	M1～M2	H23.10～H25.3
津下憲弘	同上	M1～M2	H23.10～H24.3

- 研究項目

HPC のためのリファクタリングカタログの設計

超並列複合システム向けのアプリケーション開発手法の確立

(2) 国内外の研究者や産業界等との連携によるネットワーク形成の状況について

独国シュツットガルト大学の Michael Resch 教授、米国イリノイ大学アーバナシャンペーン校の Wen-mei Hwu 教授、および東京大学の加藤千幸教授には研究開始当初からアドバイザーとして協力体制を形成している。また、産業界としては日本電気株式会社との長期にわたる連携や協働の実績があり、本研究においても研究チーム外での連携や協働も行っている。さらには、独国の Sabine Roller らの研究グループや Jose Gracia らとも共同研究プロジェクトが始まっている。また、米国テキサス大学の Ritu Arora ともお互いの成果物の試用を通じた連携を始めたばかりであり、彼女が代表を務める研究プロジェクトが NSF に採択されたことから、今後はより具体的に連携できるものと考えている。

§ 3 研究実施内容及び成果

3.1 超並列複合システムのためのプログラミングインタフェースに関する研究（東北大学 滝沢グループ）

(1) 研究実施内容及び成果

実施方法・実施内容

滝沢グループではシステムの複合化に伴う問題点を整理し、それを軽減するための抽象化技術について研究を行った。システムの変遷への適応を難しくしている要因の一つに、実用的なアプリケーションコードの多くはすでに特定のシステム向けに最適化されていることが挙げられる。このため、システム特有の最適化をアプリケーションコードから切り離して表現することを目的として Xevolver フレームワークを研究開発し、その有効性を実アプリケーションを用いて評価してきた。また、HPC システムの複合性を隠ぺいするという観点から抽象化技術を研究開発し、複合システムでは異種複数のプロセッサが混載されていることから、それらのプロセッサを適材適所で使いこなすために必要な技術を主にアプリケーションプログラミングインタフェースの階層で研究開発してきた。

研究計画・開始時はコンパイラ指示行に基づいてアクセラレータ向けのプログラミングを行う環境は整備されておらず、それを行うためのコンパイラ指示行も設計する必要があると考えていたが、研究開始後に OpenACC が急速に普及したために複合性を隠ぺいするためのコンパイラ指示行としては OpenACC を用いることにした。その結果として、より多くの労力をシステム依存性の分離に関わる研究に費やすことが可能となり、より新規性や独創性の高い成果を期待できる方向に研究が展開したと考えている。

本グループの主な成果として、アプリケーションコードとは切り離してシステム依存の性能最適化情報を記述するためのコード変換フレームワーク Xevolver を構築したこと、およびその有効性を OpenACC や MPI で書かれた実アプリケーションを用いて実証してきたことが挙げられる。また、特に GPU をポストペタ世代の典型的なアクセラレータと想定し、CPU と GPU との間のデータ通信を GPU 上の計算とパイプライン的にオーバーラップするなど、GPU 特有の性能最適化技術の研究開発も行った。さらには、大規模アプリケーションコードのリファクタリング作業を支援する研究開発も行い、既存のアプリケーション資産を段階的、進化的にポストペタ世代のシステムへと移植する場合を想定して、その支援や効率化の方法を検討した。それらの成果は学術論文 40 編として対外的に公開された。

研究計画書に記載されている滝沢グループの研究項目と、それに対する主な研究成果を以下に箇条書きでまとめる。

- コード変換フレームワークの基本設計
 - コード変換フレームワークとして Xevolver を公開
- リファクタリング技法のツール化
 - XevWeb ツール群を平成 28 年度内の公開に向けて準備中
- 抽象化技術のフレームワークへの取込み
 - OpenACC と Xevolver とを用いて実証実験を実施
- 複合性の抽象化技術
 - OpenACC/OpenMP を使うように方針転換することで、GPU 特有の性能最適化技術を OpenACC 拡張として実現
- アプリケーション適用実証
 - MSSG や数値タービンやナノ粒子創成シミュレーションなどの複数の実アプリケーションを用いて、研究成果の実用性と有用性を実証

平成 24 年度には、複合性の抽象化技術の一つとして、アプリケーションが MPI および OpenCL で開発されていることを想定し、MPI 通信において CPU と GPU とを効果的に連

携わせるための OpenCL の拡張仕様を提案した。並列性を記述する MPI と複合性を記述する OpenCL はそれぞれ標準化されているものの、それらを組み合わせる方法は標準化されておらず、いくつかのパターンが考えられる。適切な組み合わせのパターンがシステムごとに異なり、性能可搬性低下の要因になることを示し、OpenCL 拡張によってその差異を隠ぺいした。平成 26 年度には、ファイルアクセス等の MPI 以外の処理に関しても OpenCL と組み合わせることを考え、そのための OpenCL 拡張も提案した。また、遊休計算資源を分散計算に利用するタイプのアプリケーションを対象とし、GPU の数秒程度の遊休時間を効果的に利用するための実行時環境も開発した。遊休資源の複合性をアプリケーションから隠ぺいすることが可能であり、同タイプのアプリケーションであれば、複合型計算システムから構成される分散計算環境に円滑に移植できることを示した。

また、平成 24 年度に急速に普及した OpenACC の実用性や有用性を評価し、現状の仕様で達成可能な実行性能とその限界について調査を行った。現在の仕様では記述することのできないスレッド間同期等を行うための指示行を作成し、その性能を評価した。その結果、OpenCL での実装と同等の最適化を行うことにより、OpenCL と比較して遜色のない性能を OpenACC でも達成できることを明らかにした。ただし、元のコードの動作を維持しつつスレッド間同期の指示行を活用することは困難であり、より柔軟なコード変換を記述可能なコンパイラ指示行の必要性も明らかになった。平成 25 年度には、CPU および GPU をパイプラインとみなしてストリーム処理するための OpenACC 拡張ディレクティブとして PACC (Pipelined ACCelerator) を開発した。図 1 に示す通り、GPU のメモリには収まらないサイズのステンシル計算を、PACC のコンパイラ指示行を用いて効率的に実行できることが示されている。ほかにも、GPU 向けの最適化技術の観点から、(1) GPU におけるキャッシュ最適化手法の開発、(2) ディレクティブによる自動ストリーム処理機構の検討、および (3) パラメータスイープ向け並列化手法の開発にも取り組んだ。

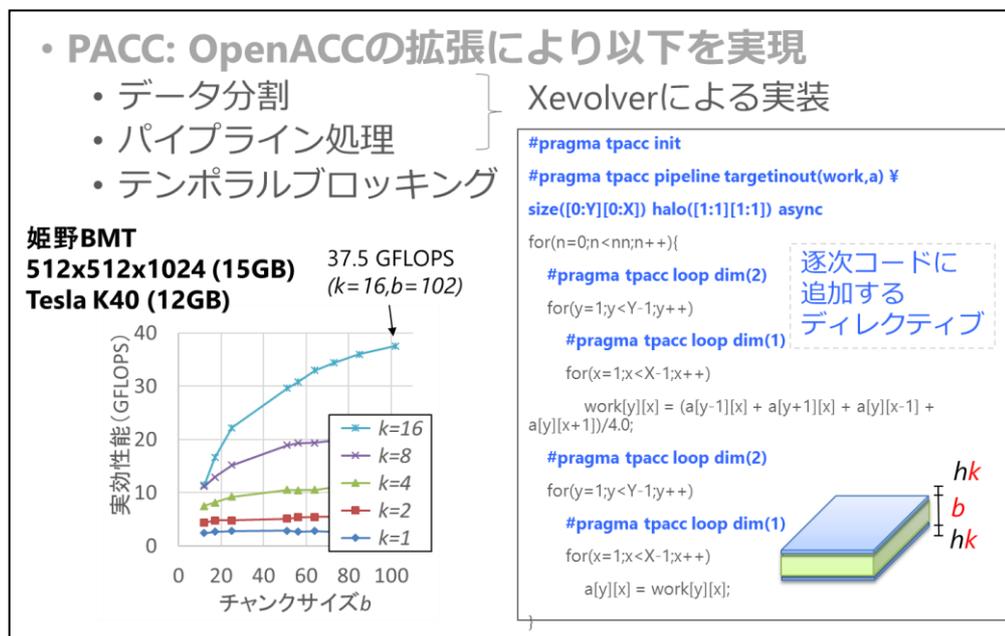


図 1 : ACC (Pipelined ACCelerator) : パイプライン並列のための OpenACC 拡張

既存のアプリケーション資産のシステムの変遷への適応を難しくしている要因の一つとして、実用的なアプリケーションコードの多くはすでに特定のシステム向けに最適化されていることが挙げられる。このため、平成 25 年度にはそのようなシステム特有の最適化をアプリケーションコードに対して直接行うことの回避を目標とし、そのためのコード編集に相当するコード変換をアプリケーションコードから切り離された外部に記述できる Xevolver フ

フレームワークの基盤を試作した(図 2)。平成 26 年 12 月に Xevolver フレームワークを一般公開し、ユーザからのフィードバックに基づいて改良を進めることで実用性を高めた。

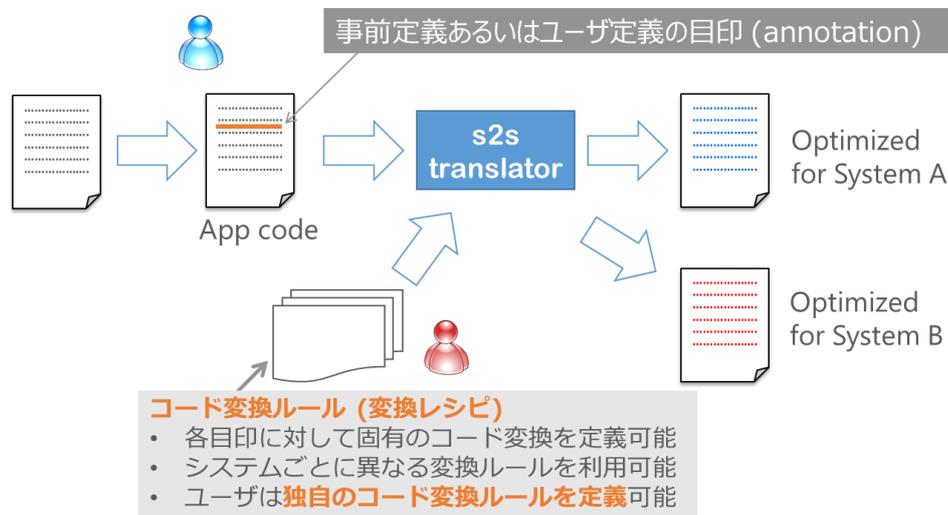


図 2 : Xevolver フレームワークによるシステム依存性の分離

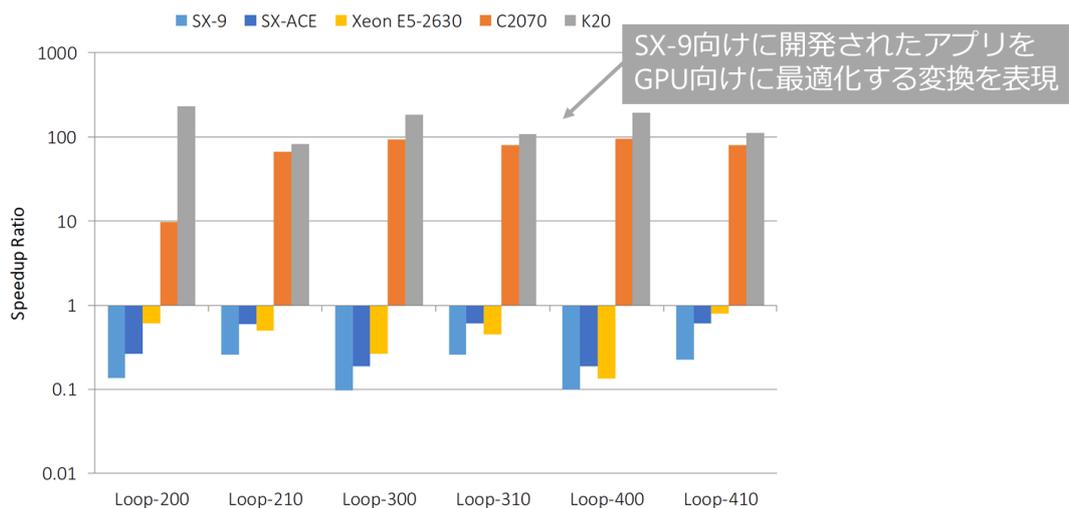


図 3 : 大きく異なるシステム間での性能可搬性を実現

平成 27 年度以降には、実アプリケーションを用いてその基盤の有効性を示すための研究開発を精力的に進めてきた。まずは、ベクトル機向けに開発されてきたアプリケーション資産を GPU 機向けに移植するシナリオを考え、OpenACC に基づく GPU 機への移植において求められる性能最適化やデータ分割のためのコード編集を、Xevolver が提供するコード変換機構により代替できることの実証を進めた。その結果として、図 3 に示すとおり GPU と SX では異なるループ最適化が求められ、アプリケーションコードを直接修正する場合には一方のシステムで高性能を達成するために他方のシステムの性能を犠牲にせざるを得ない問題があることを示した。また、Xevolver では、それぞれのシステム向けにコード変換を選択的に適用することが可能であるため、両者の性能を両立できることを明らかにした。AoS(Array of Structures)と SoA(Structure of Arrays)と間の変換のようないわゆるデータレイアウト変換では、各データ構造に対して独自のコード変換を定義する必要があることから、ユーザ定義コード変換が特に必要な性能最適化の分野であると考え、その事例研究を行った。平成 28 年度には自動チューニング機構との連携も行き、様々なパ

ラメータやコード変換を試行錯誤に基づいて選択して適用する作業を、アプリケーションコードを複雑化することなく自動化できることを示した。また、MPI 通信と計算とのオーバーラップのためのコード修正も、ユーザ定義コード変換として表現して適用できることを示した。

また、ソフトウェア進化のためのコード編集作業を支援するために、統合開発環境と連携して動作することを想定したリファクタリングツールを研究開発した。平成 24 年度には、プログラム中で性能可搬性の低下要因となっている箇所を特定してプログラマに提示することを目標とし、多種複数のシステム上での性能評価を自動的に行うシステムの構築を行った。平成 26 年度には、大規模なプログラム中で性能可搬性の低下要因となる恐れのあるコードパターンを検出する研究や、その解消のための HPC リファクタリングを支援する研究を行った。性能可搬性の低下要因となるコードパターンの一部は機械的に他のパターンへと変換可能であるため、そのような HPC リファクタリングを Xevolver フレームワークを用いて自動化する研究も行った。平成 27 年度には、コード変換による計算結果への影響の有無を検証する作業を効率化する研究も行い、計算の途中結果を保存することでアプリケーションを最後まで実行しなくとも計算結果への影響を判定できる場合があること、およびそれを利用することによって検証作業を効率化できることなどを明らかにした。

HPC のソフトウェア開発に用いられるツール群は、特定の環境に限定せずに利用できることが望ましい。このため、平成 27 年度からはウェブサービスとして本グループの研究成果を利用できる環境の構築を進めている。その結果として、ユーザが特定のアプリケーションや開発環境をインストールしなくても、本研究の成果を利用可能となることが期待される。現在、ユーザ定義コード変換に加えて、アプリケーション開発者によるコード修正の性能への影響を自動的に調査して蓄積する仕組みや、動作検証作業を効率化する仕組みを研究期間内に統合し、図 4 に示すような XevWeb と名付けたウェブサービスとして公開することを予定している。

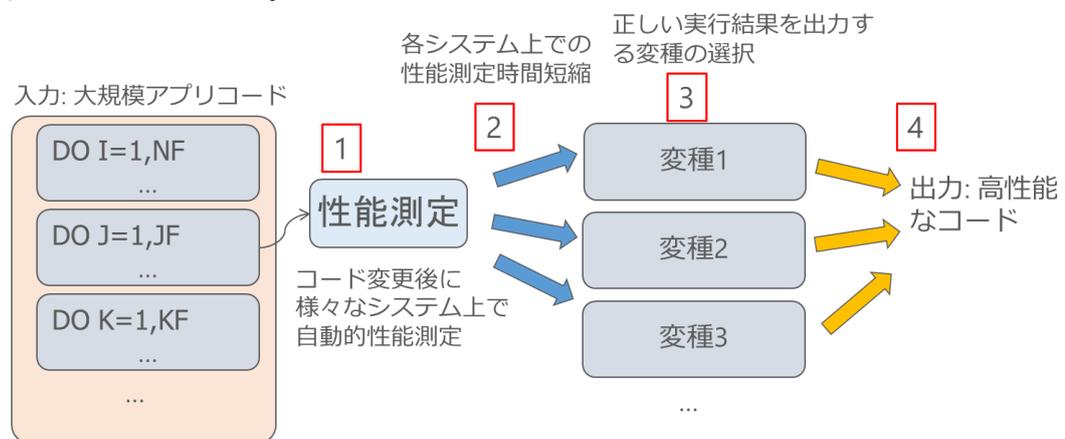


図 4 : XevWeb によるリファクタリング支援

研究成果の位置づけ

アプリケーションコードと切り離してシステム依存の性能最適化情報を記述し、システム依存の情報をアプリケーション開発者から隠ぺいするために、本研究ではユーザがアプリケーションやシステムの事情に合わせて独自のコード変換を定義するための Xevolver フレームワークを開発し、種々の事例研究を通じてその有用性を示してきた。システム依存性のようなソフトウェアの実装の詳細をアプリケーション開発者から隠ぺいすることは、ソフトウェア工学の中でも中心的な話題の一つである。これまでにシステムや実装の詳細を抽象化して隠ぺいする技術は様々なものが研究開発され、現在では様々な抽象化技術が利用可能となっている。しかし、それらの抽象化技術をすべて適切に使ったと仮定しても、それでもなお様々な理由でアプリケーションコードを直接修正することが性能最適化には

不可避となっている。そのようなアプリケーションの直接修正を回避するための技術はいまだ確立されておらず、本グループの成果はその確立のための有望なアプローチを示している。

従来から、コード変換を実現するために ROSE や LLVM/Clang といったコンパイラツールなどをはじめとする様々な道具や手段が用意されている。しかし、一般的な HPC プログラマが利用可能なコード変換ツールの多くでは、コード変換ルールが事前に決められている。また、独自のコード変換ツールをユーザ自身が実装するためにはコンパイラに関する知識が不可欠であり、一般的な HPC プログラマが容易に独自の変換ルールを定義して利用するための環境は整備されてこなかった。このため、性能最適化のためにケースバイケースで実施されているコード修正を、コード変換で代行する用途は想定されてこなかった。これに対して Xevolver フレームワークやその周辺ツールでは、コンパイラ等の知識を持たない標準的な HPC プログラマが独自のコード変換ルールを定義することを想定している点に新規性・独創性がある。

また、そのようなユーザ定義コード変換を前提としてアプリケーション資産のリファクタリングを行う場合に、その作業を支援する方法を併せて検討していることも本グループの研究成果の特徴である。コード変換のための言語処理系の実装だけにとどまらず、それを利用するためのプログラミングツールの整備も行うことで、開発環境としての実用性や可用性を高めることができた。

さらに、ポストペタ世代の最も一般的なアクセラレータとして GPU を想定し、その演算性能を活用するための性能最適化技法に関しても多くの成果を残すことができた。特に、アプリケーション資産の移植で利用させることを仮定し、コンパイラ指示行だけで CPU-GPU 間のデータ転送と GPU 上での計算をオーバーラップするツールを構築した。その成果は SC14 におけるベストポスター賞の候補に挙げられ、学術的に高く評価された。

本グループが中心となって開発された、公開中および公開準備中のソフトウェアを以下に列挙する。

- ・ Xevolver フレームワーク

C/Fortran コードの AST を XML で表現し、ユーザに対して公開することでユーザ定義コード変換を実現するためのフレームワーク。派生ソフトウェアを以下に示す。

- 基本的コード変換ルールのライブラリ

基本的なループ最適化のためのコード変換ルールのライブラリであり、ユーザはライブラリ内に用意された変換ルールをカスタマイズして利用可能。

- XcodeML→XevXML 変換ツール（公開準備中）

Omni コンパイラの AST 表現である XcodeML を Xevolver 形式の AST に変換。

- XevWeb（基本機能をチーム内試用中）

Xevolver によるコード変換機能をウェブ経由で利用するためのウェブサービス。リファクタリング支援のために研究開発してきた、コード自動同期、ビルド、性能測定機能も将来的に統合予定。

- ・ FFT ラッパーライブラリ

FFTW や MKL の FFT 関数のラッパーを作成し、NEC SX-9/SX-ACE で FFTW や MKL を使用するコードを利用するためのライブラリ。

- ・ Pipelined ACCelator (PACC)（公開準備中）

CPU-GPU 間のデータ通信を GPU 上の計算とパイプライン並列化することで、大容量メモリを必要とするアプリケーションを実行可能とするための OpenACC 拡張。

3.2 数値計算ライブラリによる超並列複合システムの階層的抽象化に関する研究（筑波大学 高橋グループ）

(1)研究実施内容及び成果

実施方法・実施内容

高橋グループでは、数値計算ライブラリにより超並列複合システムの階層的抽象化を行うための手法について研究を行った。アプリケーションプログラムにおいては数値計算ライブラリが呼び出されることが多いが、ライブラリによってインタフェースやデータ構造が異なることがあり、可搬性が低下するという問題があった。そこでアプリケーションプログラムをなるべく修正せず高い性能を達成できるライブラリを実現した。数値計算ライブラリとして、高速フーリエ変換(FFT)、スケーラビリティの観点で有力な線形解法の一つである代数的多重格子法(AMG)、疎行列ベクトル積(SpMV)を対象にした。また一方で、数値計算のプログラムでは高精度演算が必要になる場面も多い。そこで、通常の倍精度演算を利用した C 言語のコードから任意精度の高精度演算を行うプログラムに変換を行う処理についても研究開発を行った。さらに疎行列ベクトル積(SpMV)や高速フーリエ変換(FFT)などにおいて Xevolver フレームワークを用いたコード変換について検討を行い、性能可搬性を改善できることを確認した。

本グループの主な成果として、高速フーリエ変換(FFT)、代数的多重格子法(AMG)、および疎行列ベクトル積(SpMV)を対象とし、超並列複合計算システムの高い性能をできるだけ引き出すようなアルゴリズムおよび実装手法について研究開発を行ったこと、既存のアプリケーション資産を利用して高精度計算を行うために、Xevolver フレームワークを用いて、C 言語の倍精度コードを GMP ライブラリ(GNU Multi-Precision Library)を用いた任意多倍長コードへ自動変換する機構 Xev-GMP を開発したことが挙げられる。さらに、Xevolver フレームワークを用いて、多重ループの融合やキャッシュブロッキング、ループスケジューリングなどの最適化手法を自動化するレシピを作成した。これらの成果は学術論文 15 編として発表された。

研究計画書に記載されている高橋グループの研究項目と、それに対する主な研究成果は以下の通りである。

- アルゴリズムおよび最適化手法の開発
 - 高速フーリエ変換(FFT)、代数的多重格子法(AMG)および疎行列ベクトル積(SpMV)のアルゴリズムおよび最適化手法を開発し、ライブラリを公開した。
- インタフェースの設計
 - Xevolver フレームワークを用いて、C 言語の倍精度コードを GMP ライブラリを用いた任意多倍長精度コードへ自動変換する機構およびインタフェースを開発し、Web 上から Xev-GMP を利用できるシステムを公開した。
- ライブラリの性能評価
 - 超並列複合計算システムにおいて FFT、AMG および SpMV の性能評価を行った
- アプリケーション適用実証
 - Xevolver フレームワークを用いて、最適化手法を自動化するレシピを作成すると共にポアソン方程式をヤコビ反復法で解く姫野ベンチマークに適用し、研究成果の有用性を実証した。

平成 24 年度には、超並列複合システムに向けた高速フーリエ変換(FFT)ライブラリ、代数的多重格子法(AMG)ライブラリ、そして混合精度計算に対応した基本線形計算ライブラリの基本設計を行った。計算科学分野の大規模数値計算アプリケーションの多くは、何らかの数値計算ライブラリを呼び出しているが、これら既存の数値計算ライブラリは、今後主流になると考えられる超並列複合システムの高い性能を引き出すように設計されていない可能性がある。したがって、ポストペタスケールのシステムへのアプリケーションプログラムの移行に際して、GPU 等のアクセラレータ上で動作する数値計算ライブラリを開発する

ことは必須である。そこで、超並列複合システムに向けた高速フーリエ変換 (FFT) の実現方法について検討すると共に試験的な実装を行い、マルチコア超並列クラスタ上で性能評価を行った。また、マルチカラー法を用いたマルチ GPU における代数的多重格子法ライブラリについて実装および性能評価を行った。さらに、GPU における 3 倍・4 倍精度演算の実現および性能評価を行った。そして、この研究成果を用いて GPU における 4 倍精度演算を用いた疎行列反復解法の実装と性能評価を行うと共に、GPU における疎行列ベクトル積の自動チューニング手法について検討を行った。

平成 25 年度には、数値計算ライブラリにより超並列複合システムの階層的抽象化を行うために、アプリケーションプログラムをなるべく修正せずに高い性能を達成できるライブラリの研究開発を行った。GPU クラスタ上において、PC クラスタ版と同じインタフェースを持つ FFT ライブラリを実現すると共に実装を行い、GPU クラスタ上で性能評価を行った。また、マルチカラー法を用いたマルチ GPU における代数的多重格子法ライブラリについて実装および性能評価を行った。さらに、GPU における疎行列ベクトル積の高速化および性能評価を行った。そして、GPU における 4 倍精度演算を用いた疎行列反復解法の実装と性能評価を行った。

平成 26 年度には、Xevolver ディレクティブの数値計算ライブラリへの適用について検討を行った。疎行列ベクトル積 (SpMV) や高速フーリエ変換 (FFT) において Xevolver フレームワークを用いたコード変換について検討を行い、性能可搬性を改善できることを確認した。また、GPU クラスタ上において FFT の自動チューニング機構を実装し、GPU クラスタ上で性能評価を行った。また、代数的多重格子法ライブラリの通信最適化および性能評価を行った。さらに、GPU クラスタおよび Xeon Phi クラスタにおける疎行列ベクトル積の性能評価を行った。そして、GPU における 4 倍精度演算を用いた疎行列反復解法の実装と性能評価を行った。また、混合精度計算を用いた代数的多重格子法をメニーコアプロセッサ上で実装し性能評価を行った。

Xev-GMP の設計思想

- CコードからGMPコードを自動生成
 - CコードとGMPコードの両方を得られる
 - ユーザからの入力は「精度の情報」と「Cコード」のみ
- 1つのコード管理のみで複数の精度を扱える
 - ユーザはディレクティブにより精度を指定するだけでよい
 - 変換機構を通さなければディレクティブはコンパイラに無視される

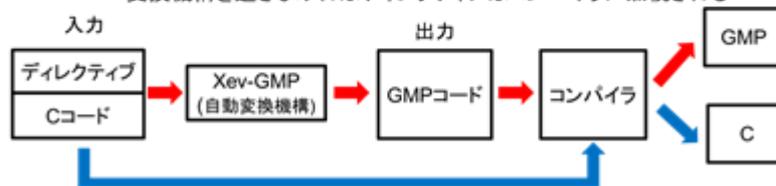


図 5 : Xev-GMP の設計思想

平成 27 年度以降では、アプリケーションコードが特定のライブラリに依存する問題について改めて検討を行った結果、FFT よりも多倍長精度演算のための GMP ライブラリ (GNU Multi-Precision Library) の方がアプリケーションコードの大幅な修正を強いることが明らかになった。そこで対象を GMP ライブラリに変更してライブラリ依存性問題に取り組んだ。Xevolver フレームワークを用いて、C 言語で書かれた倍精度コードを GMP ライブラリを用いた任意多倍長コードへ自動変換する機構である Xev-GMP を開発した。Xev-GMP の設

計思想を図5に示す。この自動変換については、Xeolverを適用しC言語を構文木レベルで変換を行っている。また、Xeolverのディレクティブでデフォルトの精度を指定し、特定の変数も特定の精度にディレクティブで指定できるようにすることで、ユーザは計算量と精度のバランスを取ることを考慮しながら、変数の精度を選択できることが分かった。倍精度のC言語のコードをユーザの指定通りの任意精度のコードに変換ができることになり、様々な精度依存性を調べる際に役立つと考えられる。そしてFFTにおける通信隠蔽の自動チューニング機構を実現し、メニーコアクラスタ上で性能評価を行った。並列FFTにおける通信隠蔽の自動チューニングの効果を図6に示す。また、Xeon Phiにおける多倍長精度浮動小数点演算の実現と評価を行った。

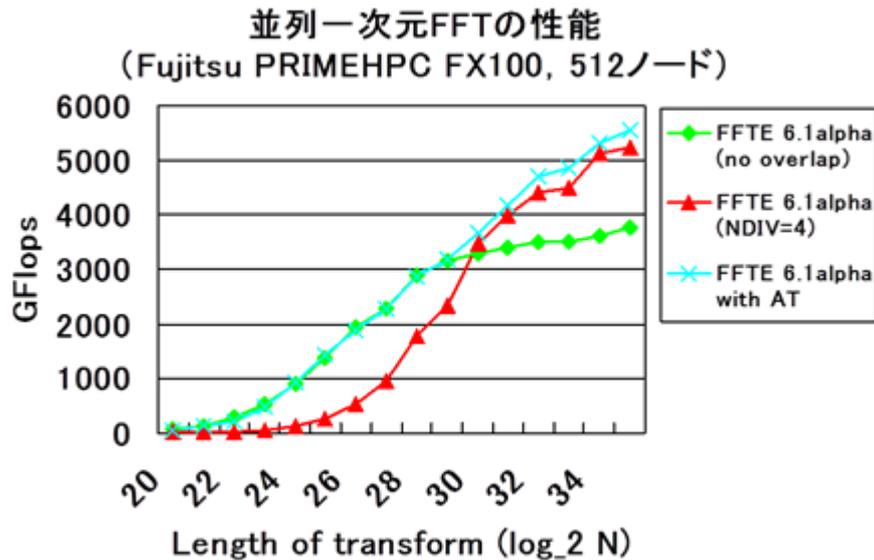


図6：並列FFTにおける通信隠蔽の自動チューニングの効果

研究成果の位置づけ

本研究では数値計算ライブラリにより超並列複合システムの階層的抽象化を行うための手法について研究を行ってきた。今後ポストペタスケールシステムにおいて高性能計算を行うためには、超並列複合システムの高い性能をできるだけ引き出すようなアルゴリズムおよび実装手法が重要となる。数値計算ライブラリとして、高速フーリエ変換(FFT)、スケーラビリティの観点で有力な線形解法の一つである代数的多重格子法(AMG)、疎行列ベクトル積(SpMV)を対象にした。分散メモリ環境におけるFFTでは全対全通信が実行時間の半分以上を占めることがあることが知られている。高速なFFTライブラリとして知られているMITのグループが開発しているFFTWでは、演算性能については自動チューニングが行われているが、演算と通信のオーバーラップは行われていない。本研究で開発を行ったFFTライブラリFFTEでは演算と通信のオーバーラップを行うと共に、演算と通信のオーバーラップの割合と通信性能を両立させるように通信のメッセージサイズを自動チューニングすることで性能が向上した。自動チューニングを行っている部分のコードは複雑になっているが、Xeolverフレームワークを用いてコード変換を行うことで可読性を向上させることができると考えられる。

代数的多重格子法では、超高並列な環境ではストロングスケーリング性が悪くなるという問題があったが、粗いレベルの並列度を調整する(領域集約)と隣接通信を多段ステップで行う(軸方向通信)ことで解決することができた。

疎行列ベクトル積(SpMV)ではNVIDIAのKepler世代のGPUにおいて、リードオンリーデータキャッシュの使用、最外側ループの削除、シャッフル命令の使用などの工夫を

行うことで NVIDIA が提供する疎行列ライブラリ cuSparse 5.0 よりも高速な疎行列ベクトル積を実現した。また、2014 年時点では Xeon Phi クラスタにおいて疎行列ベクトル積を実現し性能評価を行った例は知られていなかったが、ハイパーグラフパーティショニングと呼ばれるグラフ分割手法を用いて並列化を行うことにより通信量を削減することができた。また、MPI プロセス数が大きくなるに従って疎行列ベクトル積のカーネル部分の問題サイズが小さくなるため、メニーコアプロセッサではプロセッサ内のスケールビリティが悪くなるという問題があった。この問題を Segmented Scan 法と呼ばれる手法を用いることで解決し、Xeon Phi プロセッサにおける性能評価の結果、いくつかの疎行列に対して Intel MKL 11.0 よりも高い性能を示すことが分かった。

Xevolver フレームワークを用いて、C 言語で書かれた倍精度コードを GMP ライブラリ (GNU Multi-Precision Library) を用いた任意多倍長コードへ自動変換する機構 Xev-GMP を開発した。これを用いることで、既存のアプリケーション資産を利用して簡単に高精度計算を行うことができる。Fortran で書かれた倍精度コードから多倍長コードへ自動変換するソフトウェアとしては米国ローレンスバークレー国立研究所の Bailey が開発した MPFUN が知られているが、多倍長演算を行うカーネルが GMP に比べて遅いという問題点がある。それに対して Xev-GMP では各種アーキテクチャ向けに最適化された GMP を使うことができるため、システム間の性能可搬性を高くすることができた。

本グループが中心となって開発された、公開中のソフトウェアは以下の通りである。

- FFT ライブラリ FFTE (公開中)
FFTE は高速フーリエ変換 (FFT) を計算するためのライブラリである。逐次、共有メモリ (OpenMP)、分散メモリ (MPI)、ハイブリッド (OpenMP+MPI)、GPU (CUDA)、ハイブリッド (CUDA+MPI) をそれぞれサポートしている。
- SpMV (疎行列ベクトル積) ライブラリ (公開中)
NVIDIA 社の GPU に対応した疎行列ベクトル積ライブラリである。
- AMG (代数的多重格子法) ライブラリ (公開中)
大規模線形方程式を高速に解くことを目的とした代数的多重格子法 (AMG) を実装しているライブラリである。
- Xev-GMP (公開中)
Xevolver フレームワークを用いて、C 言語の倍精度コードを GMP ライブラリ (GNU Multi-Precision Library) を用いた任意多倍長精度コードへ自動変換する機構およびインタフェースである。

3.3 ドメイン特化型ツールによる超並列複合システムの階層的抽象化に関する研究 (東京大学 須田グループ)

(1) 研究実施内容及び成果

須田グループでは、ポストペタ時代の超並列計算に向けたソフトウェア開発について、計算科学のドメインに特化してツールと手法の開発を行った。ソフトウェア開発ツールについての中心的な成果は、滝沢グループで開発された Xevolver をコアとし、計算科学で多用される Fortran を想定して、複合的超並列計算機へソフトウェアを適応させることに使える周辺ツール群 Xevolver tools の開発である。また計算科学の手法についての中心的な成果は、京コンピュータにおいてすでに所要時間の主要な部分であり、今後さらにプロセッサ数が増加するに従って一段と対応が求められると考えられる、通信コストを削減するアルゴリズムの開発である。以下ではこれら 2 点を中心にその他の成果も含めて報告する。

A) Xevolver tools の開発

Xevolver tools は、滝沢グループが開発してきた Xevolver をコアとして、次世代計算機のソフトウェアに必要と考えられる複雑な変換の記述と適用を行いやすくすることを目指して構築したツール群である。Xevolver tools は、i) パーサ Xevparser, ii) 変換ルール生成器 Xevtgen, iii) 変換適用を記述するインタプリタ言語 Xevdriver script (xevdrs) とそのインタプリタ Xevdriver, iv) Xevolver がベースに用いている XSLT では直接記述できない機能などを補完する Xevutils の 4 つの部分からなる。

Xevparser は Xevolver のソース・XML 間変換機構を使用しながら、主に指示行のパーサを加えるものである。指示行は以下のような一般的な形式を持つ。

指示行 := !\$xev 節リスト

節 := 名前 | 名前(項リスト)

項 := 名前 | 名前(項リスト) | 整数 | 文字列 | Fortran 式

節リストは節をコンマなしに並べたもの、項リストは項をコンマで区切って並べたものである。名前には英数字、アンダースコア、ピリオドが使える。文字列の仕様は Fortran に合わせてある。Fortran 式は 2 つのバッククォートの間に Fortran の式を書く。これらは xevparse により一定の XML に変換され、Xevolver が定義する XML の中の適切な位置に埋め込まれる。指示行の継続行、コメントは OpenMP を参考に定義してある。また、

!\$xev 節リスト begin

(中身)

!\$xev end 節リスト

の形式は構造的な指示行と解釈して、指示行を変換した XML の部分木に「中身」の XML を持つようにする。これにより Xevparser では、ユーザが必要とすれば、新しい名前と構造を持つ指示行を定義することができる。これらの指示行を用いることで、プログラミング言語におけるデータ構造のように、様々な情報をソースファイルやその他のファイルの中に構造化して格納しておくことができ、これらを参照して変換を制御することができる。

Xevtgen は変換ルールを記述しやすくするツールである。Xevolver は AST を XML の形式で表現し、主に XSLT を用いて AST の変換を実現することを想定している。しかし、変換が複雑になってくると、XSLT で記述することは容易ではなくなってくる。Xevtgen では、Fortran に指示行を加えたダミーコードから、XSLT の変換テンプレートを自動生成する。文から文への変換は

!\$xev tgen src begin

(変換前のコード)

!\$xev end

!\$xev tgen dst begin

(変換後のコード)

!\$xev end

のように記述する。また式から式への変換は

!\$xev tgen trans exp src(変換前の式) dst(変換後の式)

のように記述する。ひとつの構文が複数の変換にマッチする場合、先に記述されたルールが優先される。変換前後のコードの一部は変数(メタ変数)とし、変換前のコードにおいてメタ変数にマッチした構文は、変換後のコードで参照することができる。メタ変数には1つの構文要素にマッチする「変数」のほかに、連続する複数の構文要素にマッチする「リスト」がある。また、指定されたコードパターンの部分木に含まれるときのみ変換が行われる「文脈」、指定されたコードパターンが指定された部分木としてパターンに含まれるときのみ変換ルールがマッチする「条件」などの機能がある。これらの機能により、構文がどのようにコード中に現れるかにより異なる変換を定義することができる。Xevtgen を用いることにより、XML や XSLT、さらにはコンパイラやプログラミング言語の専門知識を持たないユーザにも変換ルールが記述できるようになった。また、XSLT を直接記述するのに比べて Fortran

の文法仕様を満たすような変換ルールが書きやすくなった。さらに、Xevtgen では Fortran と指示行を用いて変換ルールを指定するので、この Xevtgen のためのダミープログラム自身を Xevolver で変換したり生成したりすることができ、多様な変換を柔軟に記述することができる。Xevparser, Xevtgen は 1 年余りチーム内での試用を経て、現在 Xevolver とともに公開されている。

Xevdriver は Xevolver tools において変換をファイルに適用するインタプリタとして設計したものである。Xevdriver の言語である xevdriver script 自身は単純なスクリプト言語であるが、構文を Xevparser の指示行にあわせることで、新たに学ぶことを最小限にしている。この xevdriver script 上にファイルや変換を抽象化する機能を実装してある。たとえば src.f90 というソースプログラムを rule.f90 に Xevtgen の形式で記述されたルールで変換して dst.f90 というプログラムを得たい場合、

```
varset(s, new_fdata("src.f90")
trans("rule.f90", s)
finally_change_fname("src", "dst")
finalize(s)
```

のように記述する。これにより、パース、アンパース、Xevtgen による XSLT ルールの生成と xsltproc による変換の適用などが暗黙的に行われる。変換を行う際の一時ファイルは自動的に作成され、ユーザはその名前を追跡する必要がない。また、Xevtgen のルールの中に

```
!$xev tgen_lib repeat
```

と書いておくと、trans を呼び出したときに変換を繰り返し適用し、ファイルが変化しなくなるまで反復する。また、同様に

```
!$xev tgen_lib doublet
```

を書いておくと、ソースファイルを一旦変換して Xevtgen のルールファイルを生成し、そのルールによりソースファイルを変換する、doublet という変換を行う。Doublet により、ソースファイルの情報に依存するような変換が記述できる。これらの機能により、従来 makefile により 1200 行以上かかって記述していた変換の適用処理が、わずか 34 行で記述できるようになり、さらに一時ファイルの名前の管理からもユーザは解放された。また、一連の変換のログを見ることができる Xevviewer というソフトウェアを提供しており、複合的・反復的な変換がどのように行われたかを容易に確認することができる。

Xevutils は XSLT をベースとしている Xevolver / Xevtgen では記述できない変換や、記述の難しい変換を個別に提供している。例えば、指定されたソースコードファイルの集合のどこにも現れない新しい名前を付ける、整数や文字列の演算を行う、ある実行文で導入した変数に対応する宣言文を挿入する、などである。これらにより、基本的なコード変換に必要な機能を一通り提供している。

これら Xevolver tools を用いて、滝沢グループの協力のもとに計算科学アプリケーションに変換を適用し、性能ポータビリティを改善できる実証実験を行った。また江川グループの協力のもとに HPC リファクタリングカタログの変換の記述に適用し、その有効性を確認した。また、本プロジェクトとは別に科学研究費によるプロジェクトでは、自動チューニングにおける利用を想定して、Fortran 文法を利用した Bayes モデルの記述から Bayes 推定を行う数値計算プログラムの自動生成に Xevolver tools を利用している。また、上述の Xevolver tools の開発のほか、コード変換や高性能プログラミングの研究として、OpenCL を用いた CPU・アクセラレータの共通的プログラミングの手法の研究、C 言語から CUDA への自動変換の研究を実施した。これらの成果は Xevolver tools による変換の実際の構成に生かされている。

B) 通信削減アルゴリズムの研究

スーパーコンピュータは多数のプロセッサがネットワークでつながって構成されている。通信バンド幅は技術の進歩により徐々に拡大してきているが、光の速度で律速される遅延は大きくは改善されない。京コンピュータではすでに、重要な複数のアプリケーションにおいて通信遅延が所要時間の主要な部分となっている。この傾向は今後も続くと思われるので、通信遅延へのソフトウェア的な対策の研究開発が必要となっている。従来は通信遅延対策の中心は遅延隠蔽であったが、近年ではプロセッサの演算性能が向上していることから、多少の演算量の犠牲を払ってでも通信回数を削減する「通信削減」アルゴリズムの研究が進められてきている。

我々は計算科学で広く用いられている重要なアルゴリズムであるクリロフ部分空間法に着目して、その通信回数を削減する手法を研究してきた。クリロフ部分空間法には多数のアルゴリズムが含まれるが、その中で最も基本的なアルゴリズムは共役勾配法 (CG 法) である。連立一次方程式 $Ax = b$ を解く CG 法は、反復ごとの残差を用いて再帰的に定義される勾配方向が A 共役となるように選ぶ。そして第 i 反復の近似解 x は i 番目までの勾配方向ベクトル達が張る i 次元部分空間 (クリロフ部分空間) の中で残差の A ノルムが最小となるように選ばれる。CG 法では、 i 次元のクリロフ部分空間さえ定義できれば、 i 番目の近似解が定義できる。通常の CG 法ではクリロフ部分空間を 1 反復につき 1 次元ずつ増加させて近似解を得ており、空間の定義と近似解の構成のために 2 回の内積が必要となっている。

CG 法を若干修正して、複数次元のクリロフ部分空間を一度に構成することができる。一度に k 次元ずつ構成すれば、内積の回数を $1/k$ にまで削減することができる。これ自身はそれほど難しくはないが、実際にこれを行うと、丸め誤差が生じるために収束性が著しく悪化し、 k は 5 程度が限界とされている。我々はチェビシェフ多項式を用いてクリロフ部分空間を構成することにより、この収束性の悪化を大幅に抑えることができることを示した。これをチェビシェフ基底 CG 法 (CBCG 法) と呼んでいる。CBCG 法のアルゴリズムを下に示す。

```

for  $i = 1, 2, \dots$ 
   $S_i = (T_{j-1}(A)r_{(i-1)k})$ 
  if ( $i = 1$ ) then  $Q_i = S_i$ 
  else
     $B_{i-1} = (Q_{i-1}^T A Q_{i-1})^{-1} Q_{i-1}^T A S_i$ 
     $Q_i = S_i - Q_{i-1} B_{i-1}$ 
   $a_i = (Q_i^T A Q_i)^{-1} Q_i^T r_{(i-1)k}$ 
   $x_{ik} = x_{(i-1)k} + Q_i a_i$ 
   $r_{ik} = r_{(i-1)k} - A Q_i a_i$ 

```

ここで k は一度に拡張する次元数、 r_i は i 反復目の残差で、 $T_i(x)$ は i 次のチェビシェフ多項式である。このアルゴリズムにより、行列によっては $k=100$ でも安定に計算できることが示された。さらに、この CBCG 法は、本チームの高橋グループに参加している藤井をはじめとする工学院大学のメンバーにより京コンピュータに実装され、実際に大規模並列において従来の CG 法よりも高速になることが示された。

さらに、複数の右辺 (行列の右辺) を持つ $AX = B$ を解くブロック CG 法を CBCG 法に適用することもできることを示し、ブロック CBCG 法 (BCBCG 法) を提案した。BCBCG 法では、 m 個の右辺を同時に与えることにより最大で内積の回数をさらに $1/m$ に削減することができる。チェビシェフ基底の数 k とブロックサイズ m は独立に選ぶことができ、その効果は積で効く。チェビシェフ基底の数 k を増やすと計算量が増加するが、ブロックサイズ m を増やしても演算数は増えず、むしろキャッシュヒット率が向上して実効性能は高くなる。また、チェビシェフ基底は少ないながらも丸め誤差の影響を受けるのに対し、ブロックサイズ

を増やしてもほとんど丸め誤差による影響は生じない。これらの利点を BCBCG は持っているが、ブロックサイズが m の時に収束までの内積回数が $1/m$ になるとは限らず、多くの場合には内積回数はそれほど削減されない。これに対してチェビシェフ基底の数 k を増やすとほぼ確実に内積回数は $1/k$ になる。このように、 m と k の適切な選択が重要であるが、 m の効果に関する理論が構築できていないため、現在のところは経験的に k と m とを選択している。

チェビシェフ基底を用いても、丸め誤差の影響は完全にはなくなる。我々は丸め誤差の影響を分析するため、(丸め誤差の影響を強く受ける)チェビシェフ基底を用いないで内積回数を削減した CG 法を用いて、多数の行列に対して連立一次方程式を解いてその収束履歴を確認した。その結果、反復の途中から急速に残差が減少するような問題に対しては丸め誤差の影響が顕著であり、増加させる基底数 k を増やすと丸め誤差の影響で収束までの反復回数が増えることが分かった。その一方で、残差の減少が単調な問題に対しては、丸め誤差の影響は少なく、増加させる基底数 k を大きめに取ってもよい、すなわち、内積回数を積極的に削減できることが分かった。スーパーコンピュータで解くような大規模な問題は条件数が大きく、残差の減少は単調になることが多く、CBCG 法で効果的に内積回数を削減することができると考えられる。また、反復の途中で k を変化させることも試みた。その結果、反復の初期における丸め誤差の影響が収束に与える影響が大きいことが分かった。このため、 k を最初は小さくして丸め誤差の影響を抑え、収束の終盤で k を大きくして通信回数を削減する手法が有効であることがわかった。

また、チェビシェフ基底よりも丸め誤差の影響を受けにくいアルゴリズムとして、アーノルディ法を通信削減化して基底の生成をする手法も研究した。この通信削減アーノルディ法を用いると、必要となる通信がほぼ2倍となるが、そのかわりチェビシェフ基底でも収束が悪化するような問題に対しても収束性の改善が得られることが示された。

CBCG 法では、チェビシェフ多項式を定義するために係数行列 A の最大・最小固有値が必要である。行列の固有値を求める問題は連立一次方程式を解く問題よりも計算量がかかるので、係数行列の固有値を求めた上で CBCG 法を実行するという方法は多くの場面で有効でないと考えられる。我々は最大・最小固有値が正確に求まっていない場合に収束がどのようになるか実験的に確かめた。すると、最大・最小固有値の推定値が実際の値より大きくずれていると収束性が悪化する事例があることを確認した。したがって、固有値を推定するコストと収束性の維持がトレードオフの関係にあることがわかった。最大固有値については、行列の要素から即座に導出されるゲルシュゴリンの上限と、疎行列ベクトル積を反復する冪乗法によって最大固有値の下限を得ることができる。我々の実験からは、多くの場合冪乗法のほうが有効である。また、CG 法は固有値の近似解法であるランチョス法と直接的な関係があり、これを利用すると CG 法を実行しながら固有値の近似値を得ることができる。我々はこの関係式を CBCG 法に拡張することにより、CBCG 法の反復過程から固有値の推定を行う方法を提案した。最小固有値については 0 で近似することで十分である。

以上では CG 法におけるひとつの通信である内積の回数削減についての研究成果を説明してきた。CG 法にはもうひとつ通信が必要な処理があり、それが疎行列ベクトル積である。CBCG 法に必要な疎行列ベクトル積は

$$(x^{(0)}, x^{(1)}, x^{(2)}, \dots, x^{(k)}) = (x, Ax, A^2x, \dots, A^kx)$$

という形をしており、行列冪カーネルと呼ばれる。この行列冪カーネルについても、通信回数を削減したアルゴリズムを設計することができる。

通信削減した行列冪カーネルには既存の知見がある。すなわち、偏微分方程式を規則的なメッシュの有限差分法などで離散化して得られる係数行列の場合、通信削減した行列冪カーネルのアルゴリズムは、ステンシル計算の時空間ブロック化に相当する。しかし、規則性のないメッシュに基づく有限要素法などで離散化して得られる係数行列(以下、一般疎行列という)の場合には、ステンシル計算の時空間ブロック化のための手法をそのまま使うことはできない。従来的一般疎行列用の行列冪カーネルとしては、ステンシル計算で台

形方式という手法に相当する PA1 と、それを少し改良した PA2 とが知られていた。PA1 は通信が 1 回しか必要でないが、計算の多くに重複がある。PA2 は PA1 のうち、計算の重複が自明に除去できるものを取り除いたものである。PA2 も通信は 1 回だけであるが、計算の重複は相当に残っている。

これに対し我々は、ステンシル計算では菱形方式と呼ばれる手法に相当する、一般疎行列のための行列冪カーネルのアルゴリズムを提案した。この手法では、通信は何度か必要になるが、その代わりに計算の重複が全くない。ステンシル計算の菱形方式では、各プロセッサが担当する計算領域が、ステップごとに空間軸に対して一定の方向にずれてゆく。しかし一般の疎行列では「空間軸」という概念がないため、それに代わる新たな概念が必要である。我々は「錘」と呼ぶ以下の概念を導入した。なお、今のところ非零パターンが対称で、対角要素が非零の行列を仮定している。

我々のアルゴリズムでは、何回かの計算と通信を交互に行って行列冪カーネルを計算する。j 回目の通信の直前において、添え字 i を固定して考えると、ある h があって、 $x^{(0)}$ から $x^{(h)}$ 、までは添え字 i の要素が計算済み、残りは未計算となる。このような h を添え字 i の高さと呼び、 $h_i^{(j-1)}$ であらわす。また、通信ごとに領域分割を変える。j 回目の通信後の領域分割においてプロセッサ p が担当する範囲を $I_p^{(j)}$ とする。j 回目の通信から j+1 回目の通信までの間に行う計算では、プロセッサ p は $I_p^{(j)}$ に属する添え字を持つベクトルの要素しか計算しないと約束する(これにより自明に計算の重複がないことになる)。また領域 $I_p^{(j)}$ のいわゆる袖領域を $H_p^{(j)}$ とする。このとき、j 回目の通信のあと計算できる高さは

$$h_i^{(j)} = \min\{h_i^{(j-1)} + d(i, i') \mid i' \in H_p^{(j)}\}$$

と表せることを示した。すなわちプロセッサ p は領域 $I_p^{(j)}$ に属する添え字 i について、高さ $h_i^{(j-1)}+1$ から $h_i^{(j)}$ までを計算すればよい。

我々は領域分割に METIS を用いてこの手法の予備評価を行った。その結果、メッシュや偏微分方程式を離散化した行列に対しては、少ない通信で行列冪カーネルを計算することができることが示された。我々の手法は通信回数が多いが計算の重複がなく、従来手法 PA1/PA2 に代わる新たな選択肢を示したことになる。また行列によっては通信回数を削減できず、疎行列ベクトル積ごとに通信した方がよいとみられることも確認した。これらの研究により、通信回数を効果的に削減したクリロフ部分空間法の基礎が構成できた。

一方で、大規模な並列環境における集団通信においては、OS ジッタが大きな影響を与えることが知られていた。特に内積のような AllReduce ではそれが顕著である。そこで我々は OS のジッタが生じてもその影響が AllReduce の時間に及びにくいアルゴリズムを提案した。アイデアとしては、AllReduce の各プロセッサに至る通信パスを複数うけ、そのうち最も早く計算を終了したものを採用し、残りは捨てる。これは AllReduce では比較的容易に実現できる。我々はシミュレーションと FX10 への実装を通じて提案手法の有効性を示した。

また、密行列計算においても通信削減アルゴリズムを研究した。LU 分解では枢軸選択に通信の回数がかかるので、これを軽減する様々な研究がなされている。そのような手法として、行列 A の右または左または両方からランダム性を持つ行列を掛けたうえで、枢軸選択のない LU 分解を行うというものがある。左右からかける行列を適切に選べば、高い確率で枢軸選択なしに LU 分解が安定に計算できるというものである。我々は DFT に基づく既存手法は一部の行列に対して不安定になることを指摘し、ランダムに選んだギブンス変換を 1~2 回掛けることでその問題が解消されることを示した。これにより LU 分解の枢軸選択をなくし、通信回数を削減することができるとともに、計算の流れも簡単になり最適化もしやすくなる効果も期待される。

また、通信遅延の影響を軽減する古典的手法である通信遅延隠蔽について、複数 GPU を用いた場合の CPU-GPU 間の通信遅延隠蔽のための漸近最適なアルゴリズムを提案した。システムによっては、CPU と複数の GPU との間で複数の通信を同時に行うことができる。

しかしその組み合わせ方によって様々な性能が出る。我々は通信時間をデータ量に線形な部分と固定のオーバーヘッドの部分からなるものと近似し、線形部分を線形計画法により最適化し、固定オーバーヘッド部分を通信回数最小化として最適化した。これにより、タスク量が多い極限において、最適解との性能比が 1 に漸近するようなスケジューリングアルゴリズムを構成した。

このほか、GPU や MIC 向けに Edit Distance、TSP やソートの高性能実装の研究、ならびに近年重要性が指摘されている非整数階微分方程式に対する高精度な陽的差分法の研究を行った。

3.4 超並列複合システム向けアプリケーション設計・開発支援に関する研究(東北大学 江川隆輔)

(1) 研究実施内容及び成果

実施方法・実施内容

江川グループでは、既存の HPC アプリケーションコードの超並列複合システムへの移植と最新のシステム向けの最適化を通して、HPC アプリケーションに頻出する“再利用可能な”処理を洗い出し、これら頻出箇所に対する最適化手法との関連付け、およびその体系化に取り組んできた。本研究課題で開発するコード変換フレームワークである Xevolver の開発促進と実用展開に向けて、必要不可欠な HPC リファクタリングカタログと、超並列複合システム向けのアプリケーション開発手法を研究開発してきた。

これらの研究開発を達成するために、研究開始当初から現在に至るまでの 5 年間、現在 HPC システム上で実行されている既存アプリケーションの分析、性能最適化、または新たなシステムへの移植において、実用的かつ実践的なノウハウの蓄積を継続的に行ってきた。これらの取り組みは、当グループで掲げる 2 つの研究目的達成の礎となるばかりでなく、特に臨床学的な視点に立つことで、スーパーコンピュータを有する基盤センターの現場の最前線における将来の高性能計算システム、プログラム開発環境に対するニーズとシーズを把握するためには極めて有用な取り組みである。また、一連のアプリケーションコードの最適化、移植に関する取り組みは我々計算機科学者と計算科学者の協調に基づいたものであり、その結果数人の計算科学者との共著論文としての成果が出るなど、将来のポストペタに向けた HPC システムの真の協調設計・協調運用の実現を促進するコミュニティの形成と活性化にも貢献している。

当グループでは本研究で取り組む前述の 2 つの課題に対して、以下に示す 4 つの研究項目を設定し、研究開発に取り組んだ。以下に当グループの具体的な取り組みとその成果について述べる。

1. HPC リファクタリングカタログの構築
 - 研究項目(1-1) 既存アプリケーションの解析
 - 研究項目(1-2) リファクタリングカタログの設計
2. 超並列複合型システムのアプリケーション開発手法
 - 研究項目(2-1) アプリ移植・最適化技法の開発
 - 研究項目(2-2) 大規模カップリングシミュレーション技術の開発

研究項目(1-1) 既存アプリケーションの解析では、既存のアプリケーションコードを将来の超並列複合システムの構成要素となり得る複数のプラットフォームにおいて定量的に評価・分析した。また、既存のアプリケーションコードにとどまらず、**研究項目(2-1) アプリ移植・最適化技法の開発**において移植・最適化されたアプリケーションコードに対する評価を行い、特定のシステム向けの性能最適化が他のシステムに与える影響に関する調査を行

った。特に、研究期間前半にあたる平成 23～25 年度にかけては、ベクトル型計算機向けの最適化が施された既存アプリケーションコードを対象として、CFD や地球科学アプリケーションコードの主要計算をカーネル化し、最適化前後の性能をさまざまな大規模計算システムを用いて評価することで、既存アプリケーションコードの性能可搬性に関する調査・分析を行った。その結果、性能可搬性の阻害要因の一つが、特定のシステム向けに施された性能最適化であることを定量的に明らかにするとともに、将来の超並列複合システムにおけるアプリケーション開発に必要な要件を精査した。また、アプリケーション開発者、性能チューナーと継続的な議論を重ね、超並列複合システム向けの性能最適化においては、特定のシステムを前提とした性能チューナーによる大幅なコード変更をアプリケーションコードから分離し、アプリケーション開発者が記述したコードの原型を極力保ちつつ、システム依存のコード記述をアプリケーション開発者に見えにくくすることが、将来のシステムに向けた円滑なアプリケーション移行には有用であるとの知見を得た。平成 26 年度以降は研究項目(2-1)で新たに移植・最適化されたコードの分析を進め、これらの結果を後述する HPC リファクタリングカタログのコンテンツとして統合してきた。

研究項目(1-2) リファクタリングカタログの設計では、性能可搬性を維持するためのガイドラインたる HPC リファクタリングカタログの基本設計に取り組んだ。HPC リファクタリングカタログは、図 7 に示す様にコード最適化の目的、最適化前後のコード、効果、異種・複数の大規模計算システムを用いた性能可搬性評価、評価用最適化前後のカーネル群から構成される。HPC リファクタリングカタログ構築のフローを図 8 に示す。特定のシステムに最適化されている既存のアプリケーションコード、もしくは研究項目(2-1)で移植・最適化が施されたアプリケーションコードを対象に分析を行い、最適化の目的と効果を体系化した。また、最適化箇所を切り出すことでその効果を様々な環境で評価可能な最適化・前後のカーネルプログラムを生成し、異種複数のシステムによる性能可搬性評価を掲載している。さらにこれらの結果を分析し、性能可搬性を低下させる性能最適化をまとめている。

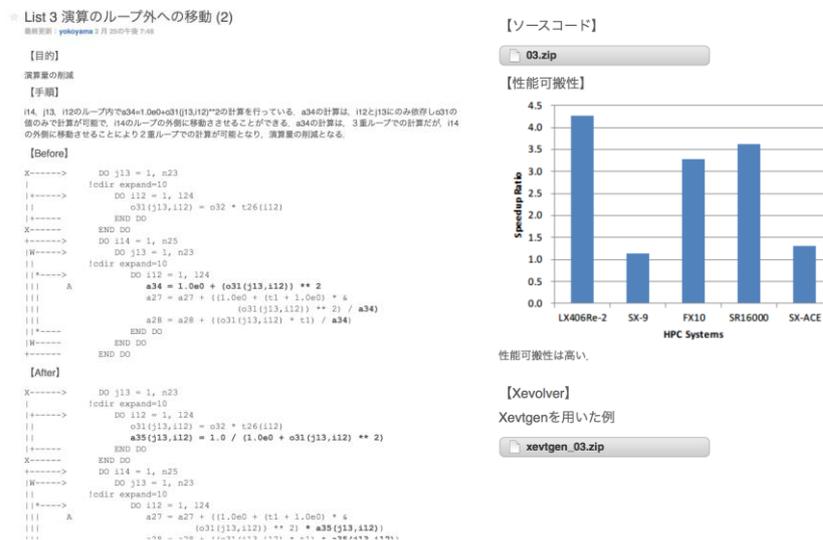


図 7 : HPC リファクタリングカタログ



図 8 : HPC リファクタリングカタログ構築のフロー

平成 25 年度までは、特にベクトル機向けの最適化に関する事例と分析結果、可搬性評価に関する事例の収集を行い、平成 26 年度までに 22 の最適化事例を蓄積し、ベクトル計算機を有する大阪大学サイバーメディアセンター、JAMSTEC の技術職員、当プロジェクトメンバーで共有することで、最適化のガイドラインとして活用されている。平成 26 年度以降は、スカラ型計算機、アクセラレータ・スカラ複合型計算機向けの事例、複数の最適化を適用した事例等の集約にも着手するとともに、汎用性が高いと予想される最適化事例に関しては、須田グループが開発した Xevtgen を用いて Xevolver フレームワークのためのコード変換レシピも追記している。平成 28 年度現在、最適事例は 56 に達し、当研究プロジェクトのウェブにておいて一般公開されている。また、構築したカタログと Xevolver フレームワークの実アプリケーションコードを用いた有用性検証にも取り組み、HPC リファクタリングカタログにおいて公開されている最適化手法、変換レシピを再利用することで、速やかな移植が可能になることを明らかにしている。

研究項目 (2-1) アプリ移植・最適化技法の開発では、平成 23 年から 27 年にかけて、約 60 本のアプリケーションコードの移植・最適化に取り組んだ。以下に代表的な例を示す。将来の超並列複合型計算システムでは、メニーコア化が加速する一方でノードあたりメモリ容量の著しい増加が見込めないことに着目し、プラズモニク素子シミュレーションコードに対して、メモリ使用量削減を目的にアプリケーション全体の実行フローを見直し、冗長データの除去、積極的な再計算による中間データの削減等の最適化を施すことで、性能を維持しながらメモリ使用容量を 1/12 に削減した。また、近年主流になりつつあるデータのブロックロード(バルク転送)を採用しているシステムでは、演算に必要なデータのみをロードしながら、メモリバンド幅性能を引き出す最適化が重要となる。SX-ACE で実行されているタービンの設計に用いる流体シミュレーションコードにおいては、メモリアクセスを連続にすることにより、ベクトル演算の効率は下がるものの実効メモリバンド幅を向上させることで実行時間を短縮した。また、京、FX 等で実行されている MHD シミュレーションコードでは、データ分割の最適化、通信の最適化等を行い、SX-ACE への移植を行い、高い性能を達成している。これらの最適化は HPC リファクタリングカタログに事例として掲載するだけでなく、アプリ開発者との共著の論文誌、国際会議プロシーディングスとして発表し、高い評価を得ている。

また、実アプリケーションに近いベンチマークとして注目を集めている HPCG においては、メモリ性能を如何に引き出すかが重要となる。SX-ACE の性能を引き出すために、再利用性の高いデータのオンチップメモリへの保存、グリッドサイズの調整、適切な疎行列格納方式の採用を行った。この結果、SX-ACE において他のシステムに比べ非常に高い実行効率である 11% を実現し、SC15 のポスター論文として採択され、高い評価を受けた。

さらには、超並列複合型システムにおけるアクセラレータを活用するための指示行を用い

た最適化必要不可欠になると考え、OpenMP や、近年普及が進んでいる OpenACC を用いたコードの移植・最適化にも取り組んだ。具体的には、OpenACC を用いた CFD シミュレーションコードである TAS(Tohoku University Aerodynamics. Simulation)のアクセラレータへの移植と、これまでベクトル機向けに開発されたきた気象・海洋シミュレーションコード MSSG に OpenMP を用いてスレッド並列化することで、本アプリケーションコードからシステム依存性を排除し、他のシステムにおける実行を可能にしている。

平成 26 年度は、これら一連の移植・最適化作業を通して得られた知見を基に、生産性と移植性を両立させるアプリケーション開発のための支援ツールを研究開発した。元のアプリケーションコードを維持しながら高い生産性を有する指示行を用いたアプリケーション開発においても、「大規模」なアプリケーションコードを移植・最適化するには、そのコストは大きくなる。この点に着目し、既存のアプリケーションコードを将来の超並列システムに向けた移植を支援するツールとして、コンパイラ情報を用いた並列化支援ツールに関する研究・開発に取り組んだ。特定のシステムのコンパイラに最適化されたアプリケーションコードのコンパイラ情報を用いて、OpenMP 指示行を自動的に挿入することで、指示行を用いたアプリケーション開発を支援する。例えば、ベクトル型計算機向けに最適化されたアプリケーションコードは、他の計算システムでは自動並列化が行われず、並列化性能が得られない。図 9 に示す本ツールを用いることによって、ベクトル型計算機のコンパイル情報を活かした OpenMP 化が施され、他の計算システムにおいても高い並列化性能を実現することができ、性能可搬性も高めることができた。本ツールは当研究グループのウェブで公開され、高性能計算に関する国際会議 ISC14 に採択された他、情報処理学会東北支部野口研究奨励賞を受賞している。

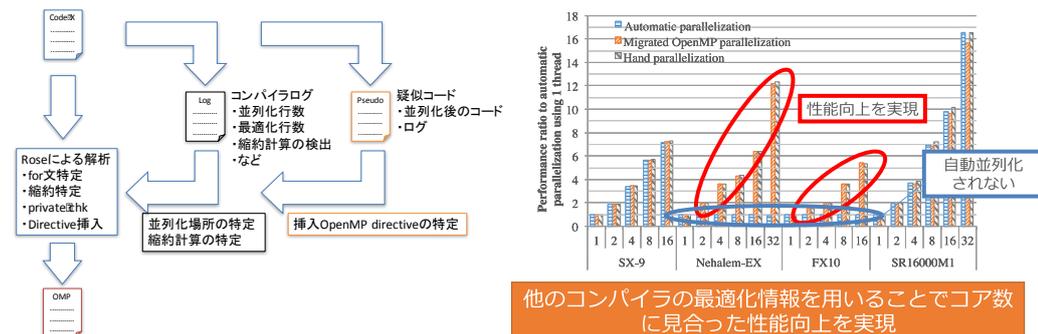


図 9：自動並列化情報を用いた並列化支援ツール

平成 27 年度は、アクセラレータもターゲットとして加え、指示行を用いた超並列複合システム向けのアプリケーション開発手法の研究を進めた。アーキテクチャやその実行モデルが大きくなるアクセラレータにおいて性能を引き出すためには、OpenACC 指示行の挿入だけでなく、元のアプリケーションコード自体も修正する必要があることを、大規模な MSSG を用いて実証した。さらに、性能可搬性の低下、および可読性・保守性の悪化を避けつつ性能を引き出すために、Xevolver を用いて直接のコード修正を分離するアプリケーションの開発手法を研究した。アプリケーションコードには OpenACC 指示行のみを追加し元のアプリケーションコードの保守性を維持しつつ、その性能最適化に必要なコード修正は Xevovler を用いて分離することで、性能と保守性を両立した。本成果はレガシーコードマイグレーションに関する国際ワークショップ LHAM において最優秀論文賞を受賞した。

平成 28 年度は、図 10 に示す複数種類の指示行を用いたアプリケーション開発手法について研究を推進した。大規模計算システムに応じて適切な指示行の種類が異なる場合、1つのアプリケーションコードに多数の指示行が挿入されてしまい、コードの保守性が低下してしまう。このような問題を解決するために、Xevolver を用いて指示行自体を生成する手

法を開発した。計算システムに最適な指示行を、アプリケーションコードから分離させ Xevolver のユーザ定義変換ルールとして記述することで、さまざまな計算システムに応じた指示行を生成することが可能となり、性能可搬性を高めることが可能になることを明らかにした。

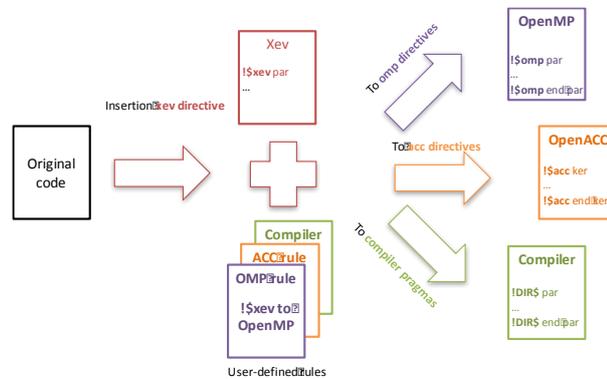


図 10：計算システムに適した指示行の生成手法

研究項目(2-2) 大規模カップリングシミュレーション技術の開発においては、MSSG のカーネル化、OpenACC 化に取り組み、多様な環境での実行を可能にしながら、カップリングシミュレーションの可搬性の検討を行った。また、共同研究者であるジーゲン大学サビネローラー教授とは継続的に本研究課題に関する検討を進め、この取り組みを発展させる形で、ポストペタ CREST/ドイツ DGF との国際共同研究である SPPEXA に採択されている。

研究成果の位置づけ

これまでアプリケーションの最適化に関する取り組みは精力的に行われてきている。しかし、大規模計算システムの大規模化、複雑化がめざましい速度で進んできたことにより刹那的な最適化が施されることが多く、これらのノウハウは性能最適化を生業とする性能チューナー同士、社内、機関内、特定のシステムユーザコミュニティ内で一子相伝的に伝承されてきた。その結果、これらの情報は広く公開・共有されることなく、システムの深化・多様化が進む中アプリケーションコードの性能可搬性を低下させるばかりでなく、コードの可読性、保守性も低下させてきた。このような状況下で、アプリケーション開発初期段階におけるアルゴリズム情報を集約した AlgoWiki、コードの可読性・保守性を考慮したオブジェクト指向言語のためのリファクタリングに関しては、知識・ノウハウの共有を試みている事例がある。しかし、高性能計算における性能最適化に着目し、これら知識と経験、定量的な解析に基づくその効果を集約し、公開・共有することでポストペタ世代のアプリケーション開発の効率化を促進する取り組みは、高い有用性と新規性がある。

現在、同じシステムを有する機関において、これらの情報が共有され、アプリケーションコードの最適化に活用されている。今後、国内の情報基盤センターの研究者、職員に協力を呼びかけ、多様なシステムにおける最適化事例を集約・共有することで、本カタログの充実・深化を図りたいと考えている。これにより、我が国の高性能計算分野の更なる発展に資する有用な成果に昇華していきたい。

また、当グループが開発した並列化支援ツールや、アプリケーションの移植支援手法に関する成果の独創性、新規性は、高性能計算に関するトップレベルの国際会議である ISC における発表や、レガシーコードマイグレーションに関する国際会議における最優秀論文賞、情報処理学会東北支部の若手研究者奨励賞を受賞していることから明らかである。さらに、当グループのアプリケーション移植・最適化に

関する一連の取り組みは計算科学・計算機科学者による学際的な共同研究に基づいており、SC等の計算機科学分野の会議・論文のみならず、計算科学分野の学会、論文においても成果を出している。また、アプリケーションの高速化によって科学的な成果を生み出し、計算科学分野における共著論文としてその成果社会に還元し、学術的にも高く評価された。

§4 成果発表等

[2011年度] (国内(和文)誌 1件、国際(欧文)誌 2件)

Kosuke Takahashi, Akihiro Fujii, Teruo Tanaka, "GPGPU-based Algebraic Multigrid Method", Proc. 23rd IASTED International Conference on Parallel and Distributed Computing and Systems (PDCS 2011), pp. 93--99, 2011. (DOI: 10.2316/P.2011.757-061)

佐藤功人, 小松一彦, 滝沢寛之, 小林広明, "OpenCLにおけるタスク並列化支援のための実行時依存関係解析手法," 情報処理学会論文誌コンピューティングシステム(ACS), Vol.5 No.1 53-67, 2012.

Daichi Mukunoki and Daisuke Takahashi, "Implementation and Evaluation of Triple Precision BLAS Subroutines on GPUs", Proc. 13th IEEE International Workshop on Parallel and Distributed Scientific and Engineering Computing (PDSEC-12).

[2012年度] (国内(和文)誌 3件、国際(欧文)誌 13件)

Fumihiko Ino, Yuma Munekawa, and Kenichi Hagihara, "Sequence Homology Search Using Fine Grained Cycle Sharing of Idle GPUs," IEEE Transactions on Parallel and Distributed Systems, Vol.23, No.4, pp.751-759, April 2012. (DOI: 10.1109/TPDS.2011.239)

Tomohiro Okuyama, Fumihiko Ino, and Kenichi Hagihara, "A Task Parallel Algorithm for Finding All-Pairs Shortest Paths Using the GPU," International Journal of High Performance Computing and Networking, Vol.7, No.2, pp.87-98, April 2012. (DOI: 10.1504/IJHPCN.2012.046384)

Alfian Amrizal, Shoichi Hirasawa, Kazuhiko Komatsu, Hiroyuki Takizawa, and Hiroaki Kobayashi, "Improving the Scalability of Transparent Checkpointing for GPU Computing Systems," IEEE Region 10 Conference (TENCON 2012), 2012.

Kamil Rocki, Reiji Suda, "Accelerating 2-opt and 3-opt local search using GPU in the Travelling Salesman Problem", The 12th IEEE/ACM International Symposium on Cluster, Cloud and Grid Computing (CCGRID 2012), Ottawa, Canada, 13-16 May 2012

Yuki Takeuchi and Reiji Suda, "New numerical computation formula and error analysis of some existing formulae in fractional derivatives and integrals," The 5th IFAC Symposium on Fractional Differentiation and its Applications (FDA'12), Hohai University, Nanjing, China, May 14-17, 2012.

Kei Ikeda, Fumihiko Ino, and Kenichi Hagihara, "Accelerating Joint Histogram Computation for Image Registration on the GPU," In Proceedings of Computer Assisted

Radiology and Surgery: 26th International Congress and Exhibition (CARS 2012), pp. S72-S73, June 2012.

Muhammad Ismail Faruqi, Fumihiko Ino, and Kenichi Hagihara, "Acceleration of Variance of Color Differences-Based Demosaicing Using CUDA," In Proceedings of the 10th International Conference on High Performance Computing and Simulation (HPCS 2012), pp. 503-510, July 2012.

Kamil Rocki, Reiji Suda, "An efficient GPU implementation of the iterative hill climbing based TSP solver for large problem instances", ACM/SIGEVO GECCO 2012: Genetic and Evolutionary Computation Conference, Philadelphia, USA, July 07 - 11, 2012.

Ayumu Tomiyama, Reiji Suda, "Automatic Parameter Optimization for Edit Distance Algorithm on GPU", the seventh international Workshop on Automatic Performance Tuning (iWAPT 2012) / VECPAR 2012, RIKEN Advanced Institute for Computational Science, Kobe, July 17th, 2012.

Hiroki Yoshizawa and Daisuke Takahashi, "Automatic Tuning of Sparse Matrix-Vector Multiplication for CRS format on GPUs", Proc. 2012 IEEE 15th International Conference on Computational Science and Engineering (CSE 2012), pp. 130--136 (2012). (DOI: 10.1109/ICCSE.2012.28)

Daichi Mukunoki and Daisuke Takahashi, "Implementation and Evaluation of Triple Precision BLAS Subroutines on GPUs", Proc. 2012 IEEE 26th International Parallel and Distributed Processing Symposium Workshops & PhD Forum (IPDPSW 2012), The 13th Workshop on Parallel and Distributed Scientific and Engineering Computing (PDSEC-12), pp. 1378--1386 (2012). (DOI : 10.1109/IPDPSW.2012.175)

Kohei Shimane, Reiji Suda, "A Fast Tour Construction Algorithm for ACOTSP", The 4th International Conference on Metaheuristics and Nature Inspired Computing (META' 2012), Port El-Kantaoui (Sousse, Tunisia) Oct 27-31, 2012.

Kamil Rocki, Reiji Suda, "High Performance GPU Accelerated TSP Solver" (Electronic Poster), The International Conference for High-Performance Computing, Networking, Storage, and Analysis (SC12), 10-16 November 2012, Salt Lake City, USA.

平澤将一, 滝沢寛之, 小林広明, "ソフトウェア進化のための自動性能追跡システム", 2013年ハイパフォーマンスコンピューティングと計算科学シンポジウム, 2013年1月.

高橋光佑, 藤井昭宏, 田中輝雄, "マルチカラー法を用いたマルチ GPU 上での AMG 法", 電子情報通信学会論文誌 D, Vol. J96-D, No. 3, pp. 452--460 (2013).

椋木大地, 高橋大介, "GPUにおける3倍・4倍精度浮動小数点演算の実現と性能評価", 情報処理学会論文誌 コンピューティングシステム, Vol. 6, No. 1, pp. 66--77 (2013).

[2013年度] (国内(和文)誌 2件、国際(欧文)誌 13件)

Hiroyuki Takizawa, Makoto Sugawara, Shoichi Hirasawa, Isaac Geladox, Hiroaki Kobayashi, and Wen-mei W. Hwu, "c1MPI: An OpenCL Extension for Interoperation with

the Message Passing Interface”, Multicore and GPU Programming Models, Languages and Compilers Workshop, May 20th, 2013.

伊野文彦, 萩原兼一, “GPU アクセラレータとその研究動向”, Medical Imaging Technology, Vol.31, No.3, pp.147-152, 2013. (DOI: 10.11409/mit.31.147)

平澤将一, 滝沢寛之, 小林広明, “ソフトウェア進化のための自動性能追跡システム”, 情報処理学会論文誌コンピューティングシステム(ACS), Vol.6 No.4, pp.96-104, 2013. (NAID: 110009616697)

Hiroyuki Takizawa, Makoto Sugawara, Shoichi Hirasawa, Isaac Gelado, Hiroaki Kobayashi, and Wen-mei W. Hwu, “c1MPI: An OpenCL Extension for Interoperation with the Message Passing Interface,” the IEEE 27th International Symposium on Parallel & Distributed Processing Workshops(IPDPSW2013), pp.1138-1148, 2013. (DOI: 10.1109/IPDPSW.2013.183)

Makoto Sugawara, Shoichi Hirasawa, Kazuhiko Komatsu, Hiroyuki Takizawa and Hiroaki Kobayashi, “A Comparison of Performance Tunabilities between OpenCL and OpenACC,” the IEEE 7th International Symposium on Embedded Multicore SoCs (MCSoc-13), pp.147-152, 2013. (DOI: 10.1109/MCSoc.2013.31)

Fumihiko Ino, Shinta Nakagawa, and Kenichi Hagihara, “GPU-Chariot: A Programming Framework for Stream Applications Running on Multi-GPU Systems,” IEICE Transactions on Information and Systems, Vol.96-D, No.12, pp.2604-2613, 2013. (DOI: 10.1587/transinf.E96.D.2604)

Daichi Mukunoki and Daisuke Takahashi, “Optimization of Sparse Matrix-vector Multiplication for CRS Format on NVIDIA Kepler Architecture GPUs,” Proc. 13th International Conference on Computational Science and Its Applications (ICCSA 2013), Part V, Lecture Notes in Computer Science, Vol. 7975, pp.211-223, 2013. (DOI: 10.1007/978-3-642-39640-3_15)

Daisuke Takahashi, “Implementation of Parallel 1-D FFT on GPU Clusters,” Proc. 2013 IEEE 16th International Conference on Computational Science and Engineering(CSE 2013) , pp.174-180, 2013. (DOI: 10.1109/CSE.2013.36)

Takaaki Hiragushi and Daisuke Takahashi, “Efficient Hybrid Breadth-First Search on GPUs,” LNCS Algorithms and Architectures for Parallel Processing (ICA3PP 2013), Vol. 8286, pp. 40-50, 2013. (DOI: 10.1007/978-3-319-03889-6_5)

Ayumu Tomiyama, Reiji Suda, “Automatic Parameter Optimization for Edit Distance Algorithm on GPU,” LNCS High Performance Computing for Computational Science - VECPAR 2012, Vol. 7851, pp.420-434, 2013. (DOI: 10.1007/978-3-642-38718-0_38)

Kamil Rocki, Reiji Suda, “High Performance GPU Accelerated Local Optimization in TSP,” Third Workshop on Parallel Computing and Optimization (PCO’13) in conjunction with 27th IEEE International Parallel & Distributed Processing Symposium (IPDPS), pp. 1788-1796, 2013. (DOI: 10.1109/IPDPSW.2013.227)

Cheng Luo and Reiji Suda, “An Efficient Task Partitioning and Scheduling Method for Symmetric Multiple GPU Architecture,” the 11th International Symposium on Parallel and Distributed Processing with Applications (ISPA2013), pp. 1133–1142, 2013. (DOI: 10.1109/TrustCom.2013.137)

Tian Xiaochen, Kamil Rocki, Reiji Suda, “Register Level Sort Algorithm on Multi-Core SIMD Processors,” IA³ Workshop on Irregular Applications: Architectures & Algorithms, The International Conference for High-Performance Computing, Networking, Storage, and Analysis (SC13), pp. 9:1–9:8, 2013. (DOI: 10.1145/2535753.2535762)

Kamil Rocki, Martin Burtscher, and Reiji Suda, “The Future of Accelerator Programming: Abstraction, Performance or Can We Have Both?,” the 29th Symposium on Applied Computing, Gyeongju (SAC 2014), 2014.

Fumihiko Ino, Kentaro Shigeoka, Tomohiro Okuyama, Masaya Motokubota, and Kenichi Hagihara, “A Parallel Scheme for Accelerating Parameter Sweep Applications on a GPU,” Concurrency and Computation: Practice and Experience, Vol. 26, No. 2, pp. 516–531, 2014. (DOI: 10.1002/cpe.3016)

[2014年度] (国内(和文)誌 1件、国際(欧文)誌 14件)

安藤翔平, 伊野文彦, 藤原融, 萩原兼一, “結合重み分布を高速に計算するための並列手法”. 電子情報通信学会論文誌, Vol. J97-D, No. 9, pp. 1471–1480, 2014.

Kazuhiko Komatsu, Ryusuke Egawa, Hiroyuki Takizawa, Hiroaki Kobayashi, “A Compiler-Assisted OpenMP Migration Method Based on Automatic Parallelizing Information,” ISC’14, Germany, 2014/6/25.

Daichi Mukunoki and Daisuke Takahashi, “Using Quadruple Precision Arithmetic to Accelerate Krylov Subspace Methods on GPUs,” Proc. 10th International Conference on Parallel Processing and Applied Mathematics (PPAM 2013), Part I, Workshop on Numerical Algorithms on Hybrid Architectures, Lecture Notes in Computer Science, Vol. 8384, pp. 632–642, 2014. (DOI: 10.1007/978-3-642-55224-3_59)

Chunyan Wang, Shoichi Hirasawa, Hiroyuki Takizawa and Hiroaki Kobayashi, “Platform-Specific Code Smell Alert System for High Performance Computing Applications,” The 16th Workshop on Advances on Parallel and Distributed Processing Symposium (APDCM 2014), 2014.

Alfian Amrizal and Shoichi Hirasawa and Hiroyuki Takizawa and Hiroaki Kobayashi, “Automatic Parameter Tuning of Hierarchical Incremental Checkpointing,” The 9th International Workshop on Automatic Performance Tuning (iWAPT2014), 2014.

Xiong Xiao, Shoichi Hirasawa, Hiroyuki Takizawa, Hiroaki Kobayashi, “An Approach to Customization of Compiler Directives for Application-Specific Code Transformations,” IEEE 8th International Symposium on Embedded Multicore/Many-core Systems-on-Chip (MCSoc-14), Sep., 2014. (DOI: 10.1109/MCSoc.2014.23)

Akihiro Fujii and Osni Marques, “Axis Communication Method for Algebraic Multigrid

Solver,” IEICE Transactions on Information and Systems, Vol.E97-D, No.11, pp. 2955-2958, 2014. (DOI: 10.1587/transinf.2014EDL8052)

Yuki Sumiyoshi, Akihiro Fujii, Akira Nukada and Teruo Tanaka, “Mixed-Precision AMG method for Many Core Accelerators,” Proc. EuroMPI/ASIA ’ 14, International Workshop on Enhancing Parallel Scientific Applications with Accelerated HPC (ESAA 2014). p. 127, 2014. (DOI: 10.1145/2642769.2642794)

Yuki Sugimoto, Fumihiko Ino, Kenichi Hagihara “Improving Cache Locality for GPU-based Volume Rendering,” Parallel Computing, Vol. 40, No. 5/6, pp.59-69, 2014. (DOI: 10.1016/j.parco.2014.03.013)

Kei Ikeda, Fumihiko Ino, Kenichi Hagihara “Efficient Acceleration of Mutual Information Computation for Nonrigid Registration Using CUDA,” IEEE Journal of Biomedical and Health Informatics, Vol. 18, No. 3, pp.956-968, 2014. (DOI: 10.1109/JBHI.2014.2310745)

Shohei Ando, Fumihiko Ino, Toru Fujiwara, and Kenichi Hagihara, “A Parallel Algorithm for Enumerating Joint Weight of a Binary Linear Code in Network Coding,” Proceedings of the 2nd International Symposium on Networking and Computing, pp.137-143, (2014-12). (DOI: 10.1109/CANDAR.2014.23)

Kazuhiko Komatsu, Ryusuke Egawa, Hiroyuki Takizawa, Takashi Soga, Akihiro Musa, and Hiroaki Kobayashi, “Exploring system architectures for next-generation CFD simulations in the postpeta-scale era,” Journals of the Japan Society of Mechanical Engineers, 9(5):1-11, 2014.

Hiroyuki Takizawa, Shoichi Hirasawa, Yasuharu Hayashi, Ryusuke Egawa, Hiroaki Kobayashi, “Xevolver: An XML-based Code Translation Framework for Supporting HPC Application Migration,” IEEE International Conference on High Performance Computing (HiPC), Dec. 2014.

Chunyan Wang, Shoichi Hirasawa, Hiroyuki Takizawa, and Hiroaki Kobayashi, “Identification and Elimination of Platform-Specific Code Smells in High Performance Computing Applications,” International Journal of Networking and Computing, Volume 5, Number 1, pages 180-199, January 2015. (DOI: 10.15803/ijnc.5.1_180)

Chunyan Wang, Shoichi Hirasawa, Hiroyuki Takizawa, Hiroaki Kobayashi, “Combining Code Refactoring and Auto-tuning to Improve Performance Portability of High-Performance Computing Applications,” The Sixth International Conference on Computational Logics, Algebras, Programming, Tools, and Benchmarking (COMPUTATION TOOLS 2015), Mar. 2015.

[2015年度] (国内(和文)誌 0件、国際(欧文)誌 12件)

Alfian Amrizal, Shoichi Hirasawa, Hiroyuki Takizawa, Hiroaki Kobayashi, “Automatic Parameter Tuning of Hierarchical Incremental Checkpointing,” High Performance Computing for Computational Science -- VECPAR 2014, Lecture Notes in Computer Science Volume 8969, pp 298-309, 2015.

Hiroyuki Takizawa, Shoichi Hirasawa, Makoto Sugawara, Isaac Gelado, Hiroaki Kobayashi and Wen-mei W. Hwu, "Optimized Data Transfers Based on the OpenCL Event Management Mechanism," *Scientific Programming*, vol. 2015, Article ID 576498, 16 pages, 2015.

Shoichi Hirasawa, Hiroyuki Takizawa and Hiroaki Kobayashi, "A Light-weight Rollback Mechanism for Testing Kernel Variants in Auto-tuning," *IEICE Transactions on Information and Systems*, Vol.E98-D, No.12, pp.2178-2186, Dec. 2015.

Takeshi Yamada, Shoichi Hirasawa, Hiroyuki Takizawa and Hiroaki Kobayashi, "A Case Study of User-Defined Code Transformations for Data Layout Optimizations," *The Third International Symposium on Computing and Networking ? Across Practical Development and Theoretical Research ?*, Sapporo, Hokkaido, Japan, December 8-11, 2015.

Kazuhiko Komatsu, Ryusuke Egawa, Shoichi Hirasawa, Hiroyuki Takizawa, Ken'Ichi Itakura and Hiroaki Kobayashi, "Migration of an Atmospheric Simulation Code to an OpenACC Platform Using the Xevolver Framework," *The Third International Symposium on Computing and Networking - Across Practical Development and Theoretical Research -*, Sapporo, Hokkaido, Japan, December 8-11, 2015.

Raghunandan Mathur, Hiroshi Matsuoka, Osamu Watanabe, Akihiro Musa, Ryusuke Egawa and Hiroaki Kobayashi, "A Case Study of Memory Optimization for Migration of a Plasmonics Simulation Application to SX-ACE," *The Third International Symposium on Computing and Networking - Across Practical Development and Theoretical Research -*, Sapporo, Hokkaido, Japan, December 8-11, 2015.

Reiji Suda, Hiroyuki Takizawa and Shoichi Hirasawa, "Xevtgen: fortran code transformer generator for high performance scientific codes," *The Third International Symposium on Computing and Networking - Across Practical Development and Theoretical Research -*, Sapporo, Hokkaido, Japan, December 8-11, 2015.

Shoichi Hirasawa, Hiroyuki Takizawa and Hiroaki Kobayashi, "A Verification Framework for Streamlining Empirical Auto-tuning," *The Third International Symposium on Computing and Networking - Across Practical Development and Theoretical Research -*, Sapporo, Hokkaido, Japan, December 8-11, 2015.

Shohei Ando, Fumihiko Ino, Toru Fujiwara, and Kenichi Hagihara, Enumerating Joint Weight of a Binary Linear Code Using Parallel Architectures: multi-core CPUs and GPUs, *International Journal of Networking and Computing*, 5, 2, 290-303, 2015.

Daiki Okada, Fumihiko Ino, and Kenichi Hagihara, Accelerating the Smith-Waterman Algorithm with an Interpair Pruning Method for All-Pairs Comparison of Base Sequences, *BMC Bioinformatics*, 16, 321, 15 pages, 2015.

Kei Ikeda, Fumihiko Ino, and Kenichi Hagihara, "An OpenACC Optimizer for Accelerating Histogram Computation on a GPU," *Proceedings of the 24th Euromicro International Conference on Parallel, Distributed and Network-Based Computing (PDP 2016)*, pp.466--477, Heraklion, Greece, Feb. 17, 2016.

Nobuhiro Miki, Fumihiko Ino, and Kenichi Hagihara, "Applying Temporal Blocking to Out-of-Core Stencil Computation with OpenACC," Proceedings of the Work in Progress Session held in connection with the 24th Euromicro International Conference on Parallel, Distributed and Network-Based Computing (PDP 2016), Heraklion, Greece, 2 pages, Feb. 19, 2016.

[2016年度] (国内(和文)誌 2件、国際(欧文)誌 20件)

Cong Li, "Communication-Avoiding Conjugate Gradient Method for Next Generation Supercomputing Systems," ISC High Performance (ISC 2016) PhD Forum, June 20, 2016.

Daisuke Takahashi, "Implementation of Multiple-Precision Floating-Point Arithmetic on Intel Xeon Phi Coprocessors," Proc. 16th International Conference on Computational Science and Its Applications (ICCSA 2016), Part II, Lecture Notes in Computer Science, Vol. 9787, pp. 60--70, Springer International Publishing (2016).

Hiroshi Maeda and Daisuke Takahashi, "Parallel Sparse Matrix-Vector Multiplication Using Accelerators," Proc. 16th International Conference on Computational Science and Its Applications (ICCSA 2016), Part II, Lecture Notes in Computer Science, Vol. 9787, pp. 3--18, Springer International Publishing (2016). (NVIDIA Best Paper Award)

Takuya Ikuzawa, Fumihiko Ino, and Kenichi Hagihara, "Reducing Memory Usage by the Lifting-based Discrete Wavelet Transform with a Unified Buffer on a GPU," Journal of Parallel and Distributed Computing, Vol. 93/94, pp. 44--55, (2016-07).

Kazuhiko Komatsu, Ryusuke Egawa, Shoichi Hirasawa, Hiroyuki Takizawa, Ken'ichi Itakura, Hiroaki Kobayashi, "Translation of Large-Scale Simulation Codes for an OpenACC Platform Using the Xevolver Framework," International Journal on Networking and Computing (special issue on CANDAR'16), Vol. 6, No. 2, pp. 167-180, Aug. 2016.

Raghunandan Mathur, Hiroshi Matsuoka, Osamu Watanabe, Akihiro Musa, Ryusuke Egawa and Hiroaki Kobayashi, "A Memory-Efficient Implementation of a Plasmonics Simulation Application on SX-ACE," International Journal on Networking and Computing (special issue on CANDAR'16), Vol. 6, No. 2, pp. 243-262, Aug. 2016.

Reiji Suda, Hiroyuki Takizawa, Shoichi Hirasawa, "Xevtgen: Fortran code transformer generator for high performance scientific codes," International Journal on Networking and Computing (special issue on CANDAR'16), Vol. 6, No. 2, pp. 263-289, Aug. 2016.

Daisuke Takahashi, "Automatic Tuning of Computation-Communication Overlap for Parallel 1-D FFT (SP)," 19th IEEE International Conference on Computational Science and Engineering (CSE 2016), Paris, France, August 24-26, 2016.

Toshiaki Hishinuma, Takuma Sakakibara, Akihiro Fujii, Teruo Tanaka, Shoichi Hirasawa, "Xev-GMP: Automatic code generation for GMP multiple-precision code from C code," 19th IEEE International Conference on Computational Science and Engineering (CSE 2016), Paris, France, August 24-26, 2016.

Cui Hang, Shoichi Hirasawa, Hiroyuki Takizawa, Hiroaki Kobayashi, "A Code Selection

Mechanism Using Deep Learning," IEEE 10th International Symposium on Embedded Multicore/Many-core Systems-on-Chip (MCSoc-16), Lyon, France, September 21-23, 2016.

Xiong Xiao, Shoichi Hirasawa, Hiroyuki Takizawa, and Hiroaki Kobayashi, "The Importance of Dynamic Load Balancing among OpenMP Thread Teams for Irregular Workloads," The Fourth International Symposium on Computing and Networking, Hiroshima, Japan, November 22-25, pp. 529-535, 2016.

Yasuharu Hayashi, Hiroyuki Takizawa and Hiroaki Kobayashi, "A User-Defined Code Transformation Approach to Overlapping MPI Communication with Computation," The Fourth International Symposium on Computing and Networking, Hiroshima, Japan, November 22-25, pp. 508-514, 2016.

Reiji Suda and Hiroyuki Takizawa, "A software system supporting XML-based source-to-source code transformations on Fortran programs," The Fourth International Symposium on Computing and Networking, Hiroshima, Japan, November 22-25, pp. 522-528, 2016.

Kazuhiko Komatsu, Ryusuke Egawa, Hiroyuki Takizawa, and Hiroaki Kobayashi, "A Directive Generation Approach Using User-defined Rules," The Fourth International Symposium on Computing and Networking, Hiroshima, Japan, November 22-25, pp. 515-521, 2016.

Y. Sakaguchi, K. Kataumi, H. Matsuoka, O. Watanabe, A. Musa, K. Komatsu, R. Egawa, H. Kobayashi, S. Yamamoto, "Performance Optimization of Numerical Turbine for Supercomputer SX-ACE," the 28th International Conference on Parallel Computational Fluid Dynamics, May 9-12, 2016.

角川拓也, 平澤将一, 滝沢寛之, 小林広明, "ディレクティブに基づくステンシル計算の性能パラメータ自動設定", 情報処理学会論文誌コンピューティングシステム (ACS), Vol. 9, No. 4, pp. 25-37, 2016.

Nobuhiro Miki, Fumihiko Ino, and Kenichi Hagihara, "An Extension of OpenACC Directives for Out-of-Core Stencil Computation with Temporal Blocking," In Proceedings of the 3rd Workshop on Accelerator Programming Using Directives (WACCPD 2016), pp. 36-45, Salt Lake City, UT, USA, (2016-11).

Ryotaro Sakai, Fumihiko Ino, and Kenichi Hagihara, "Towards Automating Multi-dimensional Data Decomposition for Executing a Single-GPU Code on a Multi-GPU System," In Proceedings of the 4th International Symposium on Networking and Computing (CANDAR 2016), pp. 408-414, Hiroshima, Japan, (2016-11). Presented at the 4th International Workshop on Computer Systems and Architectures (CSA 2016).

Yuki Takeuchi, Yoshihide Yoshimoto, and Reiji Suda, "Second order accuracy finite difference methods for space-fractional partial differential equations," Journal of Computational and Applied Mathematics, Vol. 320, pp. 101-119, 2017.

Ryusuke Egawa, Kazuhiko Komatsu, Shintaro Momose, Yoko Isobe, Akihiro Musa, Hiroyuki Takizawa, Hiroaki Kobayashi, "Potential of a Modern Vector Supercomputer for

Practical Applications - Performance Evaluation of SX-ACE -,” Journal of Supercomputing, pp. 1 - 29, 2017, DOI: 10.1007/s11227-017-1993-y.

西尾涉, 小寺紗千子, 平田晃正, 佐々木大輔, 山下毅, 江川隆輔, 小林広明, 曾根秀昭, “太陽光および暑熱同時ばく露に対する熱中症リスク評価シミュレータの開発,” 電子情報通信学会論文誌 C, pp. 1--8, 2017 (to appear)

Yuta Sakaguchi, Kenryo Kataumi, Hiroshi Matsuoka, Osamu Watanabe, Akihiro Musa, Kazuhiko, Komatsu, Ryusuke Egawa, Hiroaki Kobayashi, Satoru Yamamoto, “A Case Study of Performance Optimization on Numerical Turbine for Supercomputer SX-ACE”, Computers & Fluids, 2017 (to appear).

(2)その他の著作物(総説、書籍など)

[2012 年度]

須田礼仁, 「GPU と GPGPU の概要」, 映像情報メディア学会誌, Vol. 66, No. 10, pp. 808-812, 2012. 月間ベストオーサー賞

Kazuhiko Komatsu, Takashi Soga, Ryusuke Egawa, Hiroyuki Takizawa, Hiroaki Kobayashi, Shun Takahashi, Daisuke Sasaki, and Kazuhiro Nakahashi, “Performance Evaluation of BCM on Various Supercomputing Systems,” In 24th International Conference on Parallel Computational Fluid Dynamics, 2012.

小松一彦, 曾我隆, 江川隆輔, 滝沢寛之, 小林広明. 大規模計算システムにおける BCM の性能評価. In 東北大学サイバーサイエンスセンター 大規模科学計算システム広報 SENAC, ISSN 0286-7419, Vol. 45, No. 3, July 2012.

Kazuhiko Komatsu, Takashi Soga, Ryusuke Egawa, Hiroyuki Takizawa, Hiroaki Kobayashi, “Performance evaluation of a next-generation CFD on various supercomputing systems,” High Performance Computing on Vector Systems, 2012.

佐々木大輔, 山下毅, 小野敏, 大泉建治, 江川隆輔, 小林広明, “東北大学サイバーサイエンスセンターにおけるユーザコードの高速化支援活動,” 第 34 回全国共同利用情報基盤センター 研究開発論文集, (2012), 21-26.

江川隆輔, 岡部公起, 伊藤英一, 小野敏, 山下毅, 撫佐昭裕, 神山典, 小久保達信, 金野浩伸, 曾我隆, 塩田和永, 並列処理, 東北大学情報サイバーサイエンスセンター 大規模科学計算機システム広報 SENAC 45, 1 (2012), 17-41.

江川隆輔, 岡部公起, 伊藤英一, 小野敏, 山下毅, 撫佐昭裕, 神山典, 小久保達信, 吉村健二, 遠藤清, 小沢実希, 坂本英頭, 金野浩伸, 坂口祐太, 曾我隆, “スーパーコンピュータ SX-9 の高速化,” 東北大学情報サイバーサイエンスセンター 大規模科学計算機システム広報 SENAC 45, 2 (2012), 25-60.

[2013 年度]

須田礼仁, “並列処理とコンピュータの進歩”, 週間金融財政事情, 第 64 巻, 第 27 号,

pp. 60-61, 2013.

須田礼仁, "自動チューニング: 数理的手法によるソフトウェア高性能化", 次世代計算科学の基盤技術とその展開, 京都大学数理解析研究所講究録, 1848(RIMS Kokyuroku 1848), pp. 1-14, 2013.

Kamil Rocki, Reiji Suda (須田礼仁), "Large-scale Parallel Iterated Local Search Algorithm for Travelling Salesman Problem (巡回セールスマン問題に対する反復局所探索の大規模並列アルゴリズム)", TSUBAME e-Science Journal, Vol.10, pp.13-17, pp. 30-34, 2013.

須田礼仁, "「並列計算」(parallel processing)", 応用数理解ハンドブック, pp.402-405, 2013.

Kazuhiko Komatsu, Toshihide Sasaki, Ryusuke Egawa, Hiroyuki Takizawa, Hiroaki Kobayashi, "Analysing the Performance Improvements of Optimizations on Modern HPC Systems," Sustained Simulation Performance 2013, Springer Berlin Heidelberg, pp. 13-25, 2013.

[2014 年度]

Ryusuke Egawa, Kazuhiko Komatsu, Hiroaki Kobayashi, "Designing an HPC Refactoring Catalog Toward the Exa-scale Computing Era," Sustained Simulation Performance 2014, pp 91-98, 2014.

Kazuhiko Komatsu, Ryusuke Egawa, Hiroyuki Takizawa, Hiroaki Kobayashi, "Performance Evaluation of an OpenMP Parallelization by Using Automatic Parallelization Information," Sustained Simulation Performance 2014, pp 119-126, 2014.

[2015 年度]

平澤将一, 肖熊, 滝沢寛之, 小林広明, "Xevolver を用いた自動チューニング", 日本計算工学会誌「計算工学」, Vol.20 No.2, pp. 14-17, 2015.

Hiroyuki Takizawa, Daichi Sato, Shoichi Hirasawa, and Hiroaki Kobayashi, "A High-Level Interface of Xevolver for Composing Loop Transformations," Sustained Simulation Performance 2015, pp 137-145, 2015.

Kazuhiko Komatsu, Ryusuke Egawa, Hiroyuki Takizawa, and Hiroaki Kobayashi, "Performance Evaluation of Compiler-Assisted OpenMP Codes on Various HPC Systems," Sustained Simulation Performance 2015, pp 147-157, 2015.

Ryusuke Egawa, Kazuhiko Komatsu, and Hiroaki Kobayashi, "Code Optimization Activities Toward a High Sustained Simulation Performance," Sustained Simulation Performance 2015, pp 159-168, 2015.

小松 一彦, 江川 隆輔, 磯部 洋子, 緒方 隆盛, 滝沢 寛之, 小林 広明, "SX-ACE における HPCG ベンチマークの性能評価," 大規模科学計算システム広報 SENAC Vol. 48 No. 3, pp14-19.

江川 隆輔, 小林広明, 小松 一彦, 岡部 公起, 大泉 健治, 小野 敏, 山下 毅, 佐々木 大輔, 森谷 友映, 齋藤 敦子, 撫佐 昭裕, 松岡 浩司, 渡部 修, 曾我 隆, 山口 健太, “ベクトルコンピュータにおける高速化,” SENAC Vol48, No. 3, pp. 20 - 51, 2015.

[2016 年度]

Hiroyuki Takizawa, Takeshi Yamada, Shoichi Hirasawa, and Reiji Suda, “A Use Case of a Code Transformation Rule Generator for Data Layout Optimization,” Sustained Simulation Performance 2016, Springer-Verlang, (2016).

Shoichi Hirasawa, Hiroyuki Takizawa, and Hiroaki Kobayashi, “An Automatic Performance Tracking System for Large-scale Numerical Applications,” Sustained Simulation Performance 2016, Springer-Verlang, (2016).

(3)国際学会発表及び主要な国内学会発表

① 招待講演 (国内会議 14 件、国際会議 36 件)

[2011 年度]

Hiroyuki Takizawa, “How can we help software evolution for post-Peta scale computing and beyond?,” The 2nd AICS symposium, Kobe, Mar. 2, 2012.

玉田嘉紀, スーパーコンピュータによる大規模遺伝子ネットワーク推定, 情報処理学会第 74 回全国大会, 名古屋工業大学, 2012 年 3 月 8 日.

滝沢寛之, “GPU コンピューティング ~複雑なシステムを使いこなす~,” 熊本大学プロジェクトゼミナール (柔構造コンピューティングの創成と展開ゼミナール)、熊本、2012 年 3 月 16 日.

Ryusuke Egawa, “Designing a Refactoring Catalog for HPC,” The 15th Workshop on Sustained Simulation Performance, Sendai, Mar. 23, 2012.

[2012 年度]

Reiji Suda, “HPC, PARALLEL, AT”, NII Shonan Meeting on Bridging the theory of staged programming languages and the practice of high-performance computing”, May 19-22, 2012.

平澤将一, “HPC アプリケーションのヘテロ対応リファクタリングを支援する開発ツールに向けて”, 自動チューニング研究会 オープンアカデミックセッション, 2012 年 6 月.

Kazuhiko Komatsu, Takashi Soga, Ryusuke Egawa, Hiroyuki Takizawa, and Hiroaki Kobayashi, “Performance Evaluation of a CFD using Cartesian Meshes on Various Supercomputing Systems,” In NUG XXIV, June 2012.

Ryusuke Egawa, “Introduction to SIMD, Vector, and Parallel Supercomputing,” SICE2012

Tutorial II, Akita, 2012.

Kazuhiko Komatsu, "Introduction to GPU Computing," SICE2012 Tutorial II, Akita, 2012.

Kamil Rocki. "Accelerating Parallel Monte Carlo Tree Search using CUDA", GTC Japan 2012, 2012年7月26日, 東京ミッドタウンホール&カンファレンス

伊野文彦. ``CUDA プログラミング入門''. 第2回ユニットコム×NVIDIA CUDA トレーニング, (2012-09).

Hiroyuki Takizawa, "Software Evolution for System Architecture Revolution," IEEE International Symposium on Embedded Multicore SoCs, September 21, 2012.

Daisuke Takahashi, "Automatic Tuning for Parallel FFTs on Clusters of Multi-Core Processors", Special Session: Auto-Tuning for Multicore and GPU (ATMG) (held in conjunction with IEEE MCSoc-12), The University of Aizu, Aizu, Japan, September 22, 2012.

Kazuhiko Komatsu, Ryusuke Egawa, Hiroyuki Takizawa, and Hiroaki Kobayashi. Performance of Practical Applications on Modern Supercomputing Systems. In SC12 NEC booth presentation, Nov 2012.

Kazuhiko Komatsu, Ryusuke Egawa, Hiroyuki Takizawa, and Hiroaki Kobayashi. Toward High Performance-Portabilities on Modern HPC Systems. In 16th Workshop on Sustained Simulation Performance, Dec. 2012.

Hiroyuki Takizawa, "A new research project for enabling evolution of legacy code into massively-parallel heterogeneous computing applications.", The 14th Teraflop Workshop, Stuttgart, Dec. 5, 2012.

滝沢寛之, "GPU向けプログラミング環境の現状と将来展望" シミュレーション科学セミナー, (2013-01).

Hiroyuki Takizawa, "Autotuning for Improving the Fault Tolerance of Large-scale Simulations," Conference on Advanced Topics and Auto Tuning in High Performance Scientific Computing, March 27-29, 2013.

Shoichi Hirasawa, "An Automatic Performance Tracking System for Scientific Software Evolution," Conference on Advanced Topics and Auto Tuning in High Performance Scientific Computing, March 27-29, 2013.

Daisuke Takahashi, "Automatic Tuning for Parallel FFTs", 2013 Conference on Advanced Topics and Auto Tuning in High Performance Scientific Computing (2013@2HPSC), National Taiwan University, March 28, 2013.

Reiji Suda, "Performance Correlations for Autotuning Efficiency, Conference on Advanced Topics and Auto Tuning in High Performance Scientific Computing, March 27-29, 2013.

Akihiro Fujii and Teruo Tanaka, “Online Auto-Tuning Technique for Algebraic Multi-Grid Solver”, 2013 Conference on Advanced Topics and Auto Tuning in High Performance Scientific Computing (2013@²HPS), National Taiwan University, March 28, 2013.

[2013 年度]

Shoichi Hirasawa, “An Automatic Performance Tracking System for Software Evolution of Large Scale Vector Applications,” Xev CREST Project Open Seminar, Tokyo, May 28, 2013.

江川隆輔, 小松一彦, 小林広明, “科学技術アプリケーションの進化を支える HPC リファクタリングの実現に向けて”, 第 17 回 計算工学講演会, 京都, 6 月 11 日-13 日, 2013.

滝沢寛之, “XML を用いたツール間連携に向けて”, 第 1 回 XcalableMP Workshop, 東京, 11 月 1 日, 2013.

滝沢寛之, “HPC システム多様化・複雑化時代のアプリケーション開発環境”, JACORN2013 Winter - 次世代 RHW 創造研究会, 沖縄, 12 月 26 日-27 日, 2013.

Hiroyuki Takizawa, “An extensible programming framework for custom code transformations,” 2014 Conference on Advanced Topics and Auto Tuning in High Performance Scientific Computing, Taipei, Mar. 14-15, 2014.

Shoichi Hirasawa, “A Light-weight Rollback Mechanism for Testing Code Variants in Auto-tuning,” 2014 Conference on Advanced Topics and Auto Tuning in High Performance Scientific Computing, Taipei, Mar. 14-15, 2014.

Daisuke Takahashi, “Implementation of Parallel FFTs on GPU Clusters,” 2014 Conference on Advanced Topics and Auto Tuning in High Performance Scientific Computing, Taipei, Mar. 14-15, 2014.

Reiji Suda, “Autotuning with a Nuisance Parameter: A Case Study for Power Optimization,” 2014 Conference on Advanced Topics and Auto Tuning in High Performance Scientific Computing, Taipei, Mar. 14-15, 2014.

[2014 年度]

*Hiroyuki Takizawa, “Evolutionary Adaptation of HPC Applications to Revolutionary System Changes,” ISC’ 14, Germany, 2014/6/23.

Ryusuke Egawa, “System Design Strategies for Disaster-prevention Applications,” EUROMPI/ASIA 2014 WORKSHOP: CHALLENGES IN DATA-CENTRIC COMPUTING (BIGDATACOMPUTING’ 2014), 10 Sep. 2014 Kyoto Japan.

Hiroyuki Takizawa, “Autotuning with User-defined Code Transformations,” 2015 Conference on Advanced Topics and Auto Tuning in High-Performance Scientific Computing February 27-28, 2015.

Shoichi Hirasawa, "A Correctness Checking Framework for Empirical Auto-tuning," 2015 Conference on Advanced Topics and Auto Tuning in High-Performance Scientific Computing February 27-28, 2015.

Daisuke Takahashi, "Automatic Tuning for Parallel FFTs on GPU Clusters," 2015 Conference on Advanced Topics and Auto Tuning in High-Performance Scientific Computing February 27-28, 2015.

Honzhi Chen, Reiji Suda, "Noise-reducing Collective Communication Algorithms," 2015 Conference on Advanced Topics and Auto Tuning in High-Performance Scientific Computing February 27-28, 2015.

Ryusuke Egawa, "Overcoming Performance Portability Issues on Modern HPC Systems," 2015 Conference on Advanced Topics and Auto Tuning in High-Performance Scientific Computing February 27-28, 2015.

[2015 年度]

須田礼仁, 李聡, 渡邊大地, 熊谷洋佑, 藤井昭宏, 田中輝雄, "通信削減 CG 法:エクサスケールに向けたクリロフ部分空間法の新展開", RIMS 研究集会:現象解明に向けた数値解析学の新展開, 11月, 2015年.

Kazuhiko Komatsu, "Migration of an HPC Code to an OpenACC Platform Using a Code Translation Framework," 2016 Conference on Advanced Topics and Auto Tuning in High-Performance Scientific Computing (ATAT in HPSC 2016), Feb. 2016.

Daisuke Takahashi, "Automatic Tuning for Parallel FFTs on Intel Xeon Phi Clusters," 2016 Conference on Advanced Topics and Auto Tuning in High-Performance Scientific Computing (ATAT in HPSC 2016), Feb. 2016.

Reiji Suda, "Semi-Automatic Construction of Performance Modeling Software for Autotuning," 2016 Conference on Advanced Topics and Auto Tuning in High-Performance Scientific Computing (ATAT in HPSC 2016), Feb. 2016.

Hiroyuki Takizawa, Takeshi Yamada, Shoichi Hirasawa, and Hiroaki Kobayashi, "Data Layout Optimization Using User-Defined Code Transformations," 2016 Conference on Advanced Topics and Auto Tuning in High-Performance Scientific Computing (ATAT in HPSC 2016), Feb. 2016.

Shoichi Hirasawa, Hiroyuki Takizawa and Hiroaki Kobayashi, "Streamlining Empirical Tuning of Large-scale HPC Applications," 2016 Conference on Advanced Topics and Auto Tuning in High-Performance Scientific Computing (ATAT in HPSC 2016), Feb. 2016.

[2016 年度]

小林昇平, "Improvement and evaluation of RDFT, no-pivoting LU decomposition by DFT matrix", Sapporo Summer HPC Seminar 2016.

Daisuke Takahashi, "Implementation of Parallel FFTs on Knights Landing Cluster," SIAM Conference on Computational Science and Engineering (CSE17), February 28, 2017.

Daisuke Takahashi, "Automatic Tuning for Parallel FFTs on Cluster of Intel Xeon Phi Processors," 2017 Conference on Advanced Topics and Auto Tuning in High-Performance Scientific Computing (ATAT in HPSC 2017), March 11, 2017.

Kazuhiko Komatsu, "Directive Translation Approach in Keeping a Code Clean," 2017 Conference on Advanced Topics and Auto Tuning in High-Performance Scientific Computing (ATAT in HPSC 2017), March 11, 2017.

Ryusuke Egawa, "An HPC Refactoring Catalog - Accumulating Know-Hows of Sytem Specific Optimization and its Practical Usage," 2017 Conference on Advanced Topics and Auto Tuning in High-Performance Scientific Computing (ATAT in HPSC 2017), March 12, 2017.

Reiji Suda, "Generation of Math Library for Multi-Parameter Autotuning," 2017 Conference on Advanced Topics and Auto Tuning in High-Performance Scientific Computing (ATAT in HPSC 2017), March 12, 2017.

Hiroyuki Takizawa, "Combining Autotuning and Code Transformations," 2017 Conference on Advanced Topics and Auto Tuning in High-Performance Scientific Computing (ATAT in HPSC 2017), March 12, 2017.

滝沢寛之, "Xevolver プロジェクト: 計算科学と計算機科学をつなぐ架け橋を目指して," 平成 28 年度高速化ワークショップ, March 24, 2017.

- ② 口頭発表 (国内会議 103 件、国際会議 51 件)
1. 発表者(所属)、タイトル、学会名、場所、月日

[2011 年度]

Ryusuke Egawa, "Evolutionary Creation of Programming Environments for Massively-parallel Heterogeneous Computing Systems," APES Project Seminar, Aachen, Germany, Oct. 4, 2011.

吉本芳英, "平面波基底第一原理計算プログラムにおけるアクセラレータの活用", 大阪大学産業技術研究所学内共同研究研究会, メール有馬, 2012年2月23~24日.

Yuki Sugimoto, Fumihiko Ino, Kenichi Hagihara, "Improving Cache Locality for Ray Casting with CUDA," The 3rd Workshop on Parallel Programming and Run-Time Management Techniques for Many-core Architectures, Munich, Feb. 29, 2012.

Muhammad Alfian Amrizal, Katsuto Sato, Kazuhiko Komatsu, Hiroyuki Takizawa, and Hiroaki Kobayashi. "Evaluation of a Scalable Checkpointing Mechanism for Heterogeneous Computing Systems." 平成23 年度第7 回情報処理学会東北支部研究会. 仙台, 2012年3月2日.

杉野透, "QR 分解のアップデートアルゴリズムに関する誤差の研究", 日本応用数理学会 2012年研究部会連合発表会 行列・固有値問題の解法とその応用, 九州大学伊都キャンパス,

2012年3月8日.

竹内裕貴, “分数階微積分における数値計算法の提案と誤差解析”, 日本応用数学会 2012年研究部会連合発表会 行列・固有値問題の解法とその応用, 九州大学伊都キャンパス, 2012年3月8日.

金沢隆史, “曲げエネルギー最小の可展面による紙の曲がり方のシミュレーション”, 日本応用数学会 2012年研究部会連合発表会 折紙工学研究部会, 九州大学伊都キャンパス, 2012年3月9日.

神田裕士, 奥山倫弘, 伊野文彦, 萩原兼一. “CUDAプログラムにおけるメモリ参照効率を解析するための実行履歴生成手法.” 第133回情報処理学会ハイパフォーマンスコンピューティング研究会. 神戸, 2012年3月26日.

Cong LI, Reiji SUDA, “A Three-Step Performance Automatic Tuning Strategy using Statistical Model for OpenCL Implementation of Krylov Subspace Methods”, 第133回 HPC 研究会, 神戸, 2012年3月26日.

高橋光佑, 藤井昭宏, 田中輝雄, “マルチ GPU を用いた AMG 法”, 情報処理学会 第133回ハイパフォーマンスコンピューティング研究会, Vol.2012-HPC-133, No.29, 神戸, 2012年3月27日.

Reiji Suda and Vivek S. Nittoor, “Efficient Monte Carlo Optimization with ATMathCoreLib,” 第133回 HPC 研究会, 神戸, 2012年3月27日.

本谷徹, 須田礼仁, “k 段飛ばし共役勾配法:通信を回避することで大規模並列計算で有効な対称正定値疎行列連立1次方程式の反復解法”, 第133回 HPC 研究会, 神戸, 2012年3月27日.

[2012年度]

Yuki Takeuchi and Reiji Suda, “New numerical computation formula and error analysis of some existing formulae in fractional derivatives and integrals,” The 5th IFAC Symposium on Fractional Differentiation and its Applications (FDA'12), Hohai University, Nanjing, China, May 14-17, 2012.

滝沢寛之, 佐藤功, 松彦, 林広明, “OpenCL アプリケーションの実時動チューニング” 計算工学講演会, 2012年5月30日

高橋大介, “並列 FFT における自動チューニング”, 第17回計算工学講演会, 計算工学講演会論文集, Vol. 17, E-7-2, 京都教育文化センター, 京都市, 2012年5月30日.

須田礼仁, 「選択枝変更コストをともなうオンライン自動チューニング」, 計算工学会, May 30th, 2012.

加藤誠也, 須田礼仁, 玉田嘉紀, 「GPU におけるダイバージェンス削減による高速化手法」, 情報処理学会研究報告 2012-HPC-134, No. 5, 電気通信大学, Jun 1st, 2012.

須田礼仁, 「相関を利用した自動チューニング数値手法」, 情報処理学会研究報告, Vol. 2012-HPC-134, No. 10, 第 134 回 HPC 研究会@電気通信大学, Jun 1st, 2012.

竹内裕貴, 「分数階微積分の差分的数値計算法の提案と誤差解析」, 第 41 回数値解析シンポジウム予稿集, 6 月 6 日~6 月 8 日, 伊香保温泉旅館よろこびの宿しん喜, 2012.

Reiji Suda, "4DAC and One-Step Approximation: Mathematical Formulation and Algorithm for Automatic Tuning", EASIAM, Jun 27th, 2012.

須田礼仁, 「自動チューニングのための相関モデル: 行列積における行列サイズパラメタ」, 情報処理学会研究報告, Vol. 2012-HPC-135, No. 21, 第 135 回 HPC 研究会, Aug. 2nd, 2012.

吉澤大樹, 高橋大介, "GPU における CRS 形式疎行列ベクトル積の自動チューニング", 2012 年並列/分散/協調処理に関する『鳥取』サマワークショップ (SWoPP 鳥取 2012), 情報処理学会研究報告 Vol. 2012-HPC-135, No. 31, とりぎん文化会館, 鳥取市, 2012 年 8 月 3 日.

中野瑛仁, 伊野文彦, 萩原兼一. ``マルチ GPU 環境におけるストリーム処理を高速化するタスクスケジューラ''. 情報処理学会研究報告, 2012-HPC-135, (2012-08). 7 pages.

高橋大介, "ポストペタスケール計算環境に向けた並列 FFT の自動チューニング", 日本応用数理学会 2012 年度年会, 日本応用数理学会 2012 年度年会講演予稿集, pp. 285-286, 稚内全日空ホテル, 稚内市, 2012 年 8 月 31 日.

須田礼仁, 「自動チューニングにおける選択枝絞り込み」, 日本応用数理学会 2012 年度年会, 予稿集 271-272, 稚内全日空ホテル, Aug. 31st, 2012.

小松 一彦, 江川 隆輔, 安田 一平, 撫佐 昭裕, 松岡 浩司, 小林 広明. HPC システムにおける最適化手法の性能可搬性に関する一検討. In 第 7 回次世代 CFD 研究会, Sep. 2012.

重岡謙太郎, 奥山倫弘, 伊野文彦, 萩原兼一. ``GPU においてパラメータスイープを高速化するための並列方式''. 情報処理学会研究報告, 2012-HPC-136, (2012-10). 8 pages.

菅原誠, 小松一彦, 平澤将一, 滝沢寛之, 小林広明, "ナノ粒子群形成アプリケーションの OpenACC による実装と性能評価," 第 136 回ハイパフォーマンスコンピューティング研究会, 2012 年 10 月 3 日.

平澤将一, 滝沢寛之, 小林広明, "統合開発環境と連携するポータブルなビルドシステム", 情報処理学会 第 136 回ハイパフォーマンスコンピューティング研究会, 2012 年 10 月.

小松 一彦, 江川 隆輔, 安田 一平, 撫佐 昭裕, 松岡 浩司, 小林 広明, "HPC アプリケーションの性能可搬性に関する一検討," 第 136 回 HPC 研究会, Oct. 2012.

Alfian Amrizal, S. Hirasawa, K. Komatsu, H. Takizawa, H. Kobayashi, "A Multi Level Checkpointing Approach for Heterogeneous Computing Systems.", ITRC セミナー/INI 仙台 2012 秋・第 3 回先進的情報通信工学研究会合同ワークショップ, 12 月, 2012 年.

棕木大地, 高橋大介, "GPU における 4 倍精度演算を用いた疎行列反復解法の実装と評価", 情報処理学会第 194 回計算機アーキテクチャ・第 137 回ハイパフォーマンスコンピューティング研究会

リング合同研究発表会 (HOKKE-20), 情報処理学会研究報告 Vol. 2012-ARC-202, Vol. 2012-HPC-137, No. 37, 北海道大学, 札幌市, 2012年12月14日.

高橋光佑, 藤井昭宏, 田中輝雄, “GPU のダイレクト通信を用いた AMG 法”, 情報処理学会第 194 回計算機アーキテクチャ・第 137 回ハイパフォーマンスコンピューティング合同研究発表会 (HOKKE-20), 情報処理学会研究報告, Vol. 2012-ARC-202, Vol. 2012-HPC-137 No. 30, 北海道大学, 札幌市, 2012年12月14日.

荒谷祐紀, 藤井昭宏, 田中輝雄, “GPU 上での AMG 法における Chebyshev 多項式緩和法”, 情報処理学会第 194 回計算機アーキテクチャ・第 137 回ハイパフォーマンスコンピューティング合同研究発表会 (HOKKE-20), 情報処理学会研究報告, Vol. 2012-ARC-202, Vol. 2012-HPC-137 No. 36, 北海道大学, 札幌市, 2012年12月14日.

松本英樹, 須田礼仁, 「ジッタの影響を緩和する集団通信アルゴリズム」, 情報処理学会研究報告, Vol. 2012-HPC-137, No. 19, 第 137 回 HPC 研究会, Dec. 14, 2012.

安田一平, 小松一彦, 江川隆輔, 小林広明, “大規模並列システムのノード間通信を考慮した性能モデルに関する一検討,” 第 194 回計算機アーキテクチャ・第 137 回ハイパフォーマンスコンピューティング合同研究発表会 (HOKKE-20), 2012.

菅原誠, 平澤将一, 小松一彦, 滝沢寛之, 小林広明, “ナノ粒子群形成アプリケーションの OpenACC による実装と性能評価”, 数値流体力学シンポジウム (CFD2012), 代々木, December 18-20, 2012.

小松一彦, 曾我隆, 江川隆輔, 滝沢寛之, 小林広明. 大規模計算システムにおける Building Cube Method の性能評価. In 第 26 回数値流体力学シンポジウム CFD2012, Dec. 2012.

安藤翔平, 伊野文彦, 藤原融, 萩原兼一. “GPU による高速な結合重み分布生成の検討”. 第 13 回ハイパフォーマンスコンピューティングと計算科学シンポジウム論文集 (HPCS 2013), p. 80, (2013-01).

生澤拓也, 伊野文彦, 萩原兼一. “In-place 処理に基づく離散ウェーブレット変換の CUDA による高速化の検討”. 第 13 回ハイパフォーマンスコンピューティングと計算科学シンポジウム論文集 (HPCS 2013), p. 69, (2013-01).

Toru Motoya and Reiji Suda, “Conjugate Gradient Methods Relieved for Inner Product Communication Latencies”, International workshop on HPC, Krylov Subspace method and its applications, Jan 13-14, 2013, Beppu B-con Plaza.

安田一平, 小松一彦, 江川隆輔, 滝沢寛之, 小林広明, “メモリバンド幅および通信バンド幅に着目した大規模並列システムの性能モデルに関する一検討,” 第 11 回 情報シナジー研究会, 2013

Yuki Sugimoto, Fumihiko Ino, and Kenichi Hagihara, “An Acceleration Method for GPU-Based Volume Rendering by Localizing Texture Memory Reference,” 情報処理学会研究報告, 2012-HPC-138, (2013-02). 7 pages.

岡陽介, 伊野文彦, 萩原兼一. “協調マルチタスキングを用いて短い遊休時間を活用する

GPU グリッドシステムの提案’’. 情報処理学会研究報告, 2012-HPC-138, (2013-02). 6 pages.

池田圭, 伊野文彦, 萩原兼一. ‘‘医用画像位置合わせを対象にした結合ヒストグラム生成の GPU による高速化’’. 情報処理学会研究報告, 2012-HPC-138, (2013-02). 6 pages.

椋木大地, 高橋大介, “GPU における高速な CRS 形式疎行列ベクトル積の実装”, 情報処理学会第 138 回ハイパフォーマンスコンピューティング研究発表会, 情報処理学会研究報告 Vol. 2013-HPC-138, No. 5, 芦原温泉 清風荘, あわら市, 2013 年 2 月 21 日.

Shoichi Hirasawa, Hiroyuki Takizawa, and Hiroaki Kobayashi, “An IDE Integrated Cross-Platform Build System for Scientific Applications,” SIAM CSE2013 Minisymposium on Auto-tuning Technologies for Tools and Development Environment in Extreme-Scale Scientific Computing, February 2013.

Vivek S Nittoor and Reiji Suda, “Balanced Tanner Units and Their Properties”, To Appear, Indo-Slovenia Conference on Graph Theory and Applications (Indo-Slov-2013) Feb 22-24, 2013, India.

Vivek S Nittoor and Reiji Suda, “Partition Parameters for Girth Maximum BTUs”, To Appear, Indo-Slovenia Conference on Graph Theory and Applications (Indo-Slov-2013) Feb 22-24, 2013, India.

Daichi Mukunoki and Daisuke Takahashi, “Iterative Method for Sparse Linear Systems using Quadruple Precision Operations on GPUs”, 2013 SIAM Conference on Computational Science and Engineering (CSE13), The Westin Boston Waterfront, Boston, Massachusetts, USA, February 28, 2013.

Reiji Suda, “Toward Tunable Multi-Scheme Parallelization”, 2013 SIAM Conference on Computational Science and Engineering (CSE13), The Westin Boston Waterfront, Boston, Massachusetts, USA, February 28, 2013.

[2013 年度]

Kamil Rocki, “OpenCL-based Approach to Heterogeneous Parallel TSP Optimization,” IWOCL 2013, International Workshop on OpenCL, the Georgia Institute of Technology, Boston(USA), May 13-14, 2013.

平櫛貴章, 高橋大介, “GPU クラスタにおける幅優先探索の高速化”, 情報処理学会第 139 回ハイパフォーマンスコンピューティング研究発表会, 情報処理学会研究報告, 2013-HPC-139, No. 12, 柏, 5 月 30 日, 2013.

竹内裕貴, “非整数階拡散方程式に対する 2 次精度有限差分法の安定性解析”, 第 42 回数値解析シンポジウム, 松山, 6 月 14 日, 2013.

須田礼仁, 小山雄佑, “部分行列性能を用いた疎行列格納形式選択の自動チューニング”, 計算工学講演会論文集, vol. 18, 東京, 6 月 19 日-21 日, 2013.

椋木大地, 高橋大介, “GPU における 4 倍精度浮動小数点演算を用いたクリロフ部分空間法の高速化”, 情報処理学会第 140 回ハイパフォーマンスコンピューティング研究発表会, 情報処理学会研究報告, 2013-HPC-140, No. 35, 北九州, 7 月 24 日-8 月 2 日, 2013.

小松一彦, 佐々木俊英, 江川隆輔, 滝沢寛之, 小林広明, “マルチプラットフォームにおける最適化手法の効果に関する一検討”, 並列/分散/協調処理に関するサマータークショップ(SWoPP2013), 北九州, 7 月 24 日-8 月 2 日, 2013.

Yuki Takeuchi, “Second order accuracy finite difference methods for fractional diffusion equations,” ASME 2013 International Design Engineering Technical Conferences (IDETC) and Computers and Information in Engineering Conference (CIE), Portland(USA), Aug. 4-7, 2013. (abstract review)

Chunyan Wang, 平澤将一, 滝沢寛之, 小林広明, “Code Refactoring for High Performance Computing Applications”, 平成 25 年度電気関係学会東北支部連合大会, 会津若松, 8 月 22 日, 2013.

肖熊, 平澤将一, 滝沢寛之, 小林広明, “A Case Study of Performance Tuning with the POET Framework”, 平成 25 年度電気関係学会東北支部連合大会, 会津若松, 8 月 22 日, 2013.

滝沢 寛之, 平澤 将一, 小松 一彦, 小林 広明, “OpenACC における性能チューニングとその効果”, 日本応用数理学会 2013 年度年会, 福岡, 9 月 9 日-11 日, 2013.

Yuki Takeuchi, “Approximate solutions of fractional differential equations with Riesz fractional derivatives in a finite domain,” International Conference on Scientific Computation and Differential Equations(SciCADE 2013), Valladolid(Spain), Sep. 16-20, 2013.

生澤拓也, 伊野文彦, 萩原兼一, CUDA における離散ウェーブレット変換の In-place 処理のためのデータ並べ替え手法, 平成 25 年度情報処理学会関西支部支部大会, 大阪, 9 月 25 日, 2013.

Hiroyuki Takizawa, “Towards an Extensible Programming Environment for Software Evolution,” Special Session: Legacy HPC Application Migration 2013 (LHAM) (held in conjunction with IEEE MCSoc-13), Tokyo, Sep. 27, 2013.

Kamil Rocki, “The Future of Accelerator Programming: Abstraction, Performance or Can We Have Both?,” Special Session: Legacy HPC Application Migration 2013 (LHAM) (held in conjunction with IEEE MCSoc-13), Tokyo, Sep. 27, 2013.

Daisuke Takahashi, “Experience of Implementing Parallel FFTs on GPU Clusters,” Special Session: Legacy HPC Application Migration 2013 (LHAM) (held in conjunction with IEEE MCSoc-13), Tokyo, Sep. 27, 2013.

Ryusuke Egawa, “An HPC Refactoring Catalog; Guidelines to Bridge The Gap between HPC Systems,” Special Session: Legacy HPC Application Migration 2013 (LHAM) (held in conjunction with IEEE MCSoc-13), Tokyo, Sep. 27, 2013.

重岡謙太郎, 伊野文彦, 萩原兼一, GPU を用いた分枝限定法におけるメモリ参照効率を高め

るための配列パッキング手法, 情報処理学会ハイパフォーマンスコンピューティング研究会, 沖縄, 9月30日, 2013.

Hongzhi Chen, Reiji Suda, “Evaluation of Impact of Noise on Collective Algorithms in Repeated Computation Cycle”, 情報処理学会ハイパフォーマンスコンピューティング研究会, Vol. 2013-HPC-141, No.16, 沖縄, 9月30日-10月1日, 2013.

Ryusuke Egawa, “Designing an HPC Refactoring Catalog toward the Exa-scale Computing Era,” 18th Workshop on Sustained Simulation Performance (WSSP18), Stuttgart (Germany), Oct. 28-29, 2013.

Kazuhiko Komatsu, “Performance evaluation of auto-parallelized codes on various supercomputing systems,” 18th Workshop on Sustained Simulation Performance (WSSP18), Stuttgart (Germany), Oct. 28-29, 2013.

滝沢寛之, “進化的アプローチによる超並列複合システム向け開発環境の創出”, 2013年AT研究会 μ ワークショップ, 下呂, 10月30日, 2013.

平澤将一, “性能可搬性向上のためのアプリケーションコード部分発見”, 2013年AT研究会 μ ワークショップ, 下呂, 10月30日, 2013.

Kamil Rocki, Martin Burtscher, Reiji Suda, “The Future of Accelerator Programming: Abstraction, Performance or Can We Have Both?”, 情報処理学会プログラミング研究会, 東京, 11月11日-12日, 2013.

Kazuhiko Komatsu, Ryusuke Egawa, Hiroyuki Takizawa, Takashi Soga, Akihiro Musa, Hiroaki Kobayashi, “Design of the Next-Generation Vector Architecture for Postpeta-Scale CFD,” International Conference on Fluid Dynamics (ICFD2013), Sendai, Nov. 25-27, 2013.

中野瑛仁, 伊野文彦, 萩原兼一, “アクセラレータのメモリ容量を超えるデータをパイプライン処理するためのディレクティブ”, 情報処理学会ハイパフォーマンスコンピューティング研究会, 札幌, 12月17日, 2013.

滝沢寛之, “進化的アプローチによる超並列複合システム向け開発環境の構築,” 第5回自動チューニング技術の現状と応用に関するシンポジウム, 東京, 12月25日, 2013.

Cong Li, Reiji Suda, Kohei Shimane, and Hongzhi Chen, “BCBCG: Iterative Solver with Less Number of Global Communications,” MS42 Auto-tuning Technologies for Extreme-Scale Solvers - Part II of III (Feb 20), SIAM PP14, Portland (USA), Feb. 18-21, 2014.

Jiahong Chen, Ray-Bing Chen, Akihiro Fujii, Reiji Suda, Weichung Wang, “Timing Performance Surrogates in Auto-Tuning for Qualitative and Quantitative Factors,” CP16 Performance Optimization (Feb 19), SIAM PP14, Portland (USA), Feb. 18-21, 2014.

Akihiro Fujii, Takuya Nomura, Teruo Tanaka, and Osni Marques, “Dynamic Parallel Algebraic Multigrid Coarsening for Strong Scaling,” MS50 “Auto-tuning Technologies for Extreme-Scale Solvers” - Part III, SIAM Conference on Parallel Processing for

Scientific Computing (PP14), Portland (USA), Feb. 20, 2014.

平井亮太, 平澤将一, 滝沢寛之, 小林広明, “アクセラレータのためのプログラム最適化とその性能評価”, 第12回 情報シナジー研究会, 仙台, 2月24日, 2014.

Azmir Ridzuan bin Azlan, Kazuhiko Komatsu, Ryusuke Egawa, Hiroyuki Takizawa, Hiroaki Kobayashi, “OpenMP Parallelization using Compile Log of Automatic Parallelization”, 第12回情報シナジー研究会, 仙台, 2月24日, 2014.

Kazuhiko Komatsu, “Performance Comparison of Auto-parallelized Codes and OpenMP Codes on Various Supercomputing Systems,” 19th Workshop on Sustained Simulation Performance(WSSP19), Sendai, Mar. 27-28, 2014.

[2014年度]

須田礼仁, 李聡, 島根浩平, “数値的に安定性な通信削減クリロフ部分空間法,” 第19回計算工学講演会, 2014/6/12.

高橋大介, “GPU クラスタにおける並列FFTの自動チューニング,” 第19回計算工学講演会, 2014/6/12.

三谷康晃, 伊野文彦, 萩原兼一, “GPU 向けの反復型グラフ処理フレームワークにおけるトポロジ変更の実現,” 情報処理学会研究報告, 2014-HPC-145, 新潟, 2014/7/30.

前田広志, 高橋大介, “GPU/MIC クラスタにおける疎行列ベクトル積の性能評価,” 情報処理学会研究報告, Vol. 2014-HPC-144, No. 4, 2014.

李聡, 須田礼仁, “Numerically Stable Communication Avoiding Block Krylov Subspace Method”, 日本応用数理学会環瀬戸内応用数理研究部会 第18回シンポジウム, Dec., 2014.

竹内裕貴, 須田礼仁, “非整数階常微分方程式の陽的数値計算法”, 日本応用数理学会環瀬戸内応用数理研究部会 第18回シンポジウム, Dec., 2014.

滝沢寛之, “進化的アプローチによる超並列複合システム向け開発環境の創出”, 第6回 自動チューニング技術の現状と応用に関するシンポジウム(ATTA2014), Dec. 2014.

竹内裕貴, “非整数階常微分方程式に対する高精度陽的数値計算法”, 日本応用数理学会 2015年研究部会連合発表会 科学技術計算と数値解析, 3月7日, 2015.

江川隆輔, “ベクトル型スーパーコンピュータの現状と将来,” Cyber HPC Symposium パネルディスカッション, 2015.

Chunyan Wang, Shoichi Hirasawa, Hiroyuki Takizawa, Hiroaki Kobayashi, “Refactoring of HPC Applications with User Knowledge,” 第13回情報シナジー研究会, 東北大学 サイバーサイエンスセンター, 3月2日, 2015.

生澤拓也, 伊野文彦, 萩原兼一, “離散ウェーブレット変換のGPU実装における入力の上書きによるメモリ使用量削減”, 情報処理学会研究報告, 2015-HPC-148, (2015-03).

荒谷 祐紀, 藤井 昭宏, 田中 輝雄, “GPU クラスタ上の AMG 法の高速化”, 情報処理学会研究報告, 2015-HPC-148, (2015-03).

丸地賢, 佐々木信一, 菱沼利彰, 藤井昭宏, 田中輝雄, 平澤将一, “Xevolver を用いた GMP コードへの自動変換機能の実装”, 情報処理学会第 77 回全国大会, Mar., 2015.

Fumihiko Ino, Akihito Nakano, Kenichi Hagihara, “An Extension of OpenACC for Pipelined Processing of Large Data on a GPU,” Legacy HPC Application Migration 2014, 2014/9/23.

Kazuhiko Komatsu, Ryusuke Egawa, Hiroyuki Takizawa, Hiroaki Kobayashi, “OpenMP Parallelization Method using Compiler Information of Automatic Optimization,” Legacy HPC Application Migration 2014, 2014/9/23.

Reiji Suda, Shoichi Hirasawa, Hiroyuki Takizawa, “User-defined Source-to-source Code Transformation Tools using Xevolver,” Legacy HPC Application Migration 2014, 2014/9/24.

Akihiro Fujii, Takuya Nomura, Teruo Tanaka, “Communication Optimization Technique of Algebraic multi-grid solver to Each Computing System,” Legacy HPC Application Migration 2014, 2014/9/24.

Hiroyuki Takizawa, “An Evolutionary Approach to Construction of a Software Development Environment for Massively-Parallel Heterogeneous Systems,” 2014 ATIP Workshop: Japanese Research Toward Next-Generation Extreme Computing, Nov.17, 2014.

Reiji Suda, “Developments and experiences in Xevolver, an extensible code transformation system for supporting software evolution,” JST CREST International Symposium on Post Petescale System Software, ISP2S2, Dec., 2014.

Fumihiko Ino, “An extension of OpenACC for pipelined execution of large datasets,” JST CREST International Symposium on Post Petescale System Software, ISP2S2, Dec., 2014.

Kazuhiko Komatsu, “High-productive OpenMP migration using compile information,” JST CREST International Symposium on Post Petescale System Software, ISP2S2, Dec., 2014.

Ryusuke Egawa, “Code Optimization Activities toward Sustained Simulation Performance,” 20th Workshop on Sustained Simulation Performance, Dec. 15-16, 2014.

Hiroyuki Takizawa, “Xevolver: an extensible framework for user-defined code transformation,” 20th Workshop on Sustained Simulation Performance, Dec. 15-16, 2014.

Kazuhiko Komatsu, “High-productive OpenMP migration using Automatic Parallelizing Information,” 20th Workshop on Sustained Simulation Performance, Dec. 15-16, 2014.

Akihiro Fujii, Takuya Nomura, Teruo Tanaka, Osni Marques, “AMGS: Algebraic Multigrid

Solver with Coarse Grid Aggregation,” Annual Meeting on Advanced Computing System and Infrastructure (ACSI) 2015.

Hiroyuki Takizawa, “What can we do to fight with system diversity?,” 21st Workshop on Sustained Simulation Performance, Feb. 18-19, 2015.

Ryusuke Egawa, “Green HPC System Design with Innovative Technologies,” 21st Workshop on Sustained Simulation Performance, Feb. 18-19, 2015.

Hiroyuki Takizawa, Shoichi Hirasawa, Hiroaki Kobayashi, “A Framework for Separation of Concerns Between Application Requirements and System Requirements,” 2015 SIAM Conference on Computational Science and Engineering (CSE15), Salt Palace Convention Center, Salt Lake City, Utah, USA, March 18, 2015.

Daisuke Takahashi, “Automatic Tuning for Parallel FFTs on GPU Clusters,” 2015 SIAM Conference on Computational Science and Engineering (CSE15), Salt Palace Convention Center, Salt Lake City, Utah, USA, March 18, 2015.

Hiroshi Maeda and Daisuke Takahashi, “Performance Evaluation of Sparse Matrix-Vector Multiplication Using GPU/MIC Cluster,” 2015 SIAM Conference on Computational Science and Engineering (CSE15), Salt Palace Convention Center, Salt Lake City, Utah, USA, March 14, 2015.

[2015 年度]

Reiji Suda, “Saving Collective Communications in Conjugate Gradient Method for Very Large Supercomputers,” 3rd TWSIAM Annual meeting, May 31, 2015.

藤井昭宏, 野村卓矢, 田中輝雄, “代数的多重格子法の粗格子集約パラメタの最適化”, 計算工学講演会論文集, Vol. 20, E-1-1, 6月, 2015.

渡邊大地, 須田 礼仁, “通信削減共役勾配法における基底ベクトル拡大数の選択”, 計算工学講演会論文集, Vol. 20, E-1-2, 6月, 2015.

高橋大介, “Xeon Phi クラスタにおける並列 FFT の自動チューニング”, 計算工学講演会論文集, Vol. 20, E-2-2, 6月, 2015.

平澤将一, 滝沢寛之, 小林広明, “Xevolver による実アプリケーションの性能と保守性の両立”, 計算工学講演会論文集, Vol. 20, E-2-3, 6月, 2015.

三木脩弘, 伊野文彦, 萩原兼一, “OpenACC を用いたアウトオブコア・ステンシル計算に対するテンポラルブロッキングの適用”, 情報処理学会研究報告, 2015-HPC-150, 8 pages, 8月, 2015.

池田圭, 伊野文彦, 萩原兼一, “ヒストグラム生成を高速化するための OpenACC オプティマイザの検討”, 情報処理学会研究報告, 2015-HPC-150, 9 pages, 8月, 2015.

高橋大介, “Xeon Phi における並列 FFT の実現と評価”, 日本応用数理学会 2015 年度年会講演予稿集, 9月, 2015.

高橋大介, "Xeon Phi における多倍長精度浮動小数点演算の実現と評価", 日本応用数学会 2015 年度年会講演予稿集, 9 月, 2015.

須田礼仁, "一般の行列冪カーネルにむけて", 日本応用数学会 2015 年度年会講演予稿集, 9 月, 2015.

Hiroyuki Takizawa, Shoichi Hirasawa, Kazuhiko Komatsu, Ryusuke Egawa and Hiroaki Kobayashi, "Expressing system-awareness as code transformations for performance portability across diverse HPC systems," Workshop on Portability Among HPC Architectures for Scientific Applications, Nov. 2015.

石田翔太郎, 須田 礼仁, "Thoma の浮動小数点数一様乱数の問題点とその修正", 情報処理学会 研究報告ハイパフォーマンスコンピューティング (HPC), 2015-HPC-152(5), pp. 1-18, 12 月, 2015 年.

榊原巧磨, 佐々木信一, 菱沼利彰, 藤井 昭宏, 田中輝雄, 平澤将一, "GMP ライブラリを用いた任意多倍長プログラムへの自動変換機構の提案", 情報処理学会 研究報告ハイパフォーマンスコンピューティング (HPC), 2015-HPC-152(6), pp. 1-8, 12 月, 2015 年.

須田礼仁, "次世代並列計算機のための通信を削減した疎行列計算アルゴリズム", 日本応用数学会 三部会連携「応用数理セミナー」, 12 月, 2015 年.

須田礼仁, "複合的・階層的な自動チューニングのための数理基盤手法", 自動チューニング研究会 第 7 回 自動チューニング技術の現状と応用に関するシンポジウム (ATTA2015), 12 月, 2015 年.

藤井昭宏, 野村直也, 田中輝雄, "代数的マルチグリッド法のパラメタ探索空間について", 自動チューニング研究会 第 7 回 自動チューニング技術の現状と応用に関するシンポジウム (ATTA2015), 12 月, 2015 年.

滝沢寛之, "進化的アプローチによる超並列複合システム向け開発環境の創出", 自動チューニング研究会 第 7 回 自動チューニング技術の現状と応用に関するシンポジウム (ATTA2015), 12 月, 2015 年.

石田 翔太郎, 須田 礼仁, "丸め関数を用いて浮動小数点数へと離散化された実数一様乱数", 情報処理学会第 153 回ハイパフォーマンスコンピューティング研究発表会, 3 月, 2016 年.

熊谷洋佑, 野地優希, 藤井昭宏, 田中輝雄, 須田礼仁, "通信削減 Jacobi 法を前処理とした共役勾配法の性能評価", 情報処理学会第 153 回ハイパフォーマンスコンピューティング研究発表会, 3 月, 2016 年.

田口悠太, 金子重郎, 野村直也, 藤井昭宏, 田中輝雄, "時間発展非線形偏微分方程式への Multigrid Reduction in Time の適用における特性評価" 情報処理学会第 153 回ハイパフォーマンスコンピューティング研究発表会, 3 月, 2016 年.

金子重郎, 田口悠太, 野村直也, 藤井昭宏, 田中輝雄, "時間方向のマルチグリッド法におけるレベル間自由度に関する考察", 情報処理学会第 78 回全国大会, No. 2G-06, 3 月, 2016

年.

根本望, 野村直也, 藤井昭宏, 田中輝雄, “極大独立集合問題における並列性と解の精度”, 情報処理学会第 78 回全国大会, No. 4H-02, 3 月, 2016 年.

Hiroyuki Takizawa, Takeshi Yamada, Takuya Tsunogawa, Shoichi Hirasawa, and Hiroaki Kobayashi, “Performance Engineering of HPC Applications Based on Pattern Matching,” The 23rd Workshop on Sustained Simulation Performance, Mar. 16-17, 2016.

Shoichi Hirasawa, Hiroyuki Takizawa, and Hiroaki Kobayashi, “A Correctness Verification Framework for Empirically Tuning Large-scale HPC Applications,” The 23rd Workshop on Sustained Simulation Performance, Mar. 16-17, 2016.

[2016 年度]

Kobayashi Shohei, “Numerical Unstability and Improvement of a No-Pivoting LU Decomposition Algorithm by a Discrete Fourier Matrix,” Information Processing Society of Japan, SIG Technical Reports, 2016-HPC-154, 8 pages, April 2016.

五味歩武, 高橋大介, “最適化手法を自動化する Xevolver フレームワーク用定義ファイルの実装”, 情報処理学会研究報告, 2016-HPC-155, 6 pages, 8 月, 2016.

酒井亮太郎, 伊野文彦, 萩原兼一, “単一 GPU コードをマルチ GPU 環境で実行するための多次元データ分割手法の検討”, 情報処理学会研究報告, 2016-HPC-155, (2016-08). 7 pages.

須田礼仁, “一般化菱形行列冪カーネルのための領域分割アルゴリズム”, 情報処理学会研究報告, 2016-HPC-155, 9 pages, 8 月, 2016.

三木脩弘, 伊野文彦, 萩原兼一, “アウトオブコア・ステンシル計算に対する自動テンポラルブロッキングのためのアクセラレータ向けディレクティブ”, 情報処理学会研究報告, 2016-HPC-155, 7 pages, 8 月, 2016.

須田礼仁, “複合的自動チューニングのための数理とソフトウェア”, 計算工学講演会論文集, Vol. 21, F-1-4, 2016.

川原畑勇希, 平澤将一, 滝沢寛之, 小林広明, “機械学習を用いたコード変換に関する研究”, 平成 28 年度電気関係学会東北支部連合大会, 8 月 30 日-31 日, 2016.

菱沼利彰, 藤井昭宏, 田中輝雄, 平澤将一, “GMP を用いた混合精度型プログラムの自動生成機構の提案”, 日本応用数理学会 2016 年度年会, 9 月 12 日-14 日, 2016.

Reiji Suda, “Diamond Tiling Extended to General Sparse Matrix Powers Kernel”, First International Workshop on Deepening Performance Models for Automatic Tuning (DPMAT), Sep. 7th, 2016, Nagoya University.

Hiroyuki Takizawa, “Autotuning meets Code Transformations - A case study of Xevolver framework --,” The 24th Workshop on Sustained Simulation Performance, Stuttgart, December 6, 2016.

山下毅, 山崎国人, 江川隆輔, 吉岡匠哉, 土浦宏紀, 小林広明, 曾根秀昭, “『2 バンドモデルに対する揺らぎ交換近似』コードの SX-ACE 向け最適化,” 大学 ICT 推進協議会年次大会 HPC テクノロジーセッション, 2016 年 12 月 14 日.

Ryusuke Egawa, Yoko Isobe, Soya Fujimoto, Power and Performance Analysis of SX-ACE, The 24th Workshop on Sustained Simulation Performance, Stuttgart, December 6, 2016.

Kazuhiko Komatsu, “A Directive Generation Using A Code Translation Framework,” The 24th Workshop on Sustained Simulation Performance, Stuttgart, December 6, 2016.

滝沢寛之, 須田礼仁, 高橋大介, 江川隆輔, “Xeolver プロジェクトの概要,” ポストペタワークショップ, 12 月 15 日, 2016.

Hirokazu Honda, Yoshinori Tamada, Reiji Suda, “Efficient Parallel Algorithm for Optimal DAG Structure Search on Parallel Computer with Torus Network”, Proc. ICA3PP 2016: Algorithms and Architectures for Parallel Processing, Dec. 14-16, 2016, Granada, Spain, LNCS 10048, pp. 483-502, DOI:10.1007/978-3-319-49583-5_37, Dec. 2016

Kazuhiko Komatsu, Ryusuke Egawa, Hiroyuki Takizawa, Hiroaki Kobayashi. “User-defined Directive Translation using the Xeovler Framework,” 2017 SIAM Conference on Computer Science and Engineering (CSE17), Hilton Atlanta, Atlanta, USA, February 27 - March 3, 2017.

Hiroyuki Takizawa, “Performance Tuning with Machine Learning,” The 25th Workshop on Sustained Simulation Performance, Sendai, March 13, 2017.

- ③ ポスター発表 (国内会議 10 件、国際会議 19 件)
1. 発表者(所属)、タイトル、学会名、場所、月日

[2011 年度]

Vivek S Nittoor and Reiji Suda, “A High Performance Computing Approach For Finding and Decoding Optimal Codes on Graphs”, HiPC 2011 at Bangalore, India, Dec. 18, 2011.

玉田 嘉紀, 島村 徹平, 山口 類, 新井田 厚司, 斉藤 あゆむ, 長崎 正朗, 井元 清哉, 宮野 悟, “SiGN-BN: ベイジアンネットワークによる大規模遺伝子ネットワーク推定プログラム”, ISLiM 成果報告会 2011, 東京大学武田ホール, 2011 年 12 月 21 日~22 日.

中野瑛仁, 伊野文彦, 萩原兼一. “CUDA 互換 GPU における高速なストリーム処理のためのタスクスケジューリングアルゴリズムの検討.” 第 12 回ハイパフォーマンスコンピューティングと計算科学シンポジウム. 名古屋, 2012 年 1 月 25 日.

玉田 嘉紀, 島村 徹平, 山口 類, 新井田 厚司, 斉藤 あゆむ, 長崎 正朗, 井元 清哉, 宮野 悟, “SiGN-BN: ベイジアンネットワークによる大規模遺伝子ネットワーク推定プログラム”, 文部科学省「革新的ハイパフォーマンス・コンピューティング・インフラ (HPCI) の構築」・次世代ナノ統合シミュレーションソフトウェアの研究開発 (ナノ)・次世代生命体統合シミュレーションソフトウェアの研究開発 (ライフ) 公開シンポジウム, ニチイ学館, 2012 年 3 月 5~6 日.

吉本芳英, ” GPU による交換相互作用の計算：平面波基底第一原理計算プログラム xTAPP への実装”, 日本物理学会第 67 回年次大会, 関西学院大学, 3/24~27.

[2012 年度]

Kei Ikeda, Fumihiko Ino, and Kenichi Hagihara, ``Accelerating Mutual Information Computation for Nonrigid Registration the GPU,’’ In Poster in the 3rd GPU Technology Conference (GTC 2012), May 2012.

須田礼仁, 本谷徹, 「チェビシェフ基底共役勾配法」, 2013 年ハイパフォーマンスコンピューティングと計算科学シンポジウム (HPCS 2013), 2013 年 1 月 15 日(火)-16 日(水), 東京工業大学 蔵前会館 くらまえホール, ポスター発表.

松本 英樹, 須田 礼仁, バタフライの中間に冗長なデータ交換を行いジッタの影響を緩和する集団通信アルゴリズム, 2013 年ハイパフォーマンスコンピューティングと計算科学シンポジウム (HPCS 2013), 2013 年 1 月 15 日(火)-16 日(水), 東京工業大学 蔵前会館 くらまえホール, ポスター発表.

Vivek S Nittoor and Reiji Suda, “Search for Optimal Graphs”, Poster Presentation at Extremal Combinatorics Conference at Illinois, Urbana-Champaign, IL, 14-16 Mar 2013.

Daichi Mukunoki and Daisuke Takahashi, “Linear Algebra Operations using Quadruple-Precision Arithmetic on GPU,” GPU Technology Conference (GTC 2014), San Jose (USA), Mar. 24-27, 2013.

Fumihiko Ino and Kenichi Hagihara, ``Fine-Grained Cycle Sharing of Idle GPUs for Homology Search,’’ In Poster in the 4th GPU Technology Conference (GTC 2013), San Jose, CA, USA, March 2013.

[2013 年度]

Hiroyuki Takizawa, Shoichi Hirasawa, and Hiroaki Kobayashi, “Xevolver : an XML-based Programming Framework for Software Evolution,” poster presentation at Supercomputing Conference 2013 (SC13), Denver (USA), 2013. (abstract review)

Hiroyuki Takizawa, Xiong Xiao, Shoichi Hirasawa, Hiroaki Kobayashi, “An XML-based Programming Framework for User-defined Code Transformations,” The 4th AICS International Symposium, Kobe, Dec. 2-3, 2013.

Kamil Rocki, Martin Burtscher, Reiji Suda, “The Future of Accelerator Programming: Abstraction, Performance or Can We Have Both?,” The 19th IEEE International Conference on Parallel and Distributed Systems (ICPADS2013), Seoul (Korea), Dec. 15-18, 2013.

[2014 年度]

Ryusuke Egawa, Shintaro Momose, Kazuhiko Komatsu, Yoko Isobe, Hiroyuki Takizawa, Akihiro Musa, Hiroaki Kobayashi, “Early Evaluation of the SX-ACE Processor,” Poster in the 27th International Conference for High Performance Computing, Networking, Storage and Analysis, 2014/11/16-21.

Tomochika Kato, Fumihiko Ino, and Kenichi Hagihara. “PACC: An Extension of OpenACC for Pipelined Processing of Large Data on a GPU,” Poster in the 27th International Conference for High Performance Computing, Networking, Storage and Analysis, 2014/11/16-21.

Shoichi Hirasawa, “HPC Refactoring and Code Transformation toward Next-generation Extreme Computing,” 2014 ATIP Workshop: Japanese Research Toward Next-Generation Extreme Computing, Nov.17, 2014.

Shoichi Hirasawa, “Enhancing Performance Portability of Real Applications Using Xevolver,” JST CREST International Symposium on Post Petascale System Software, ISP2S2, Dec., 2014.

Takahashi Daisuke, “Parallel Numerical Libraries with Xevolver towards Exa-Scale Systems,” JST CREST International Symposium on Post Petascale System Software, ISP2S2, Dec., 2014.

Ken’ ichi Itakura, “Designing an HPC Refactoring Catalog toward Post Peta-scale Computing Era,” JST CREST International Symposium on Post Petascale System Software, ISP2S2, Dec., 2014.

Reiji Suda, “Tools for Exa-Scale Computational Science Codes based on Xevolver,” JST CREST International Symposium on Post Petascale System Software, ISP2S2, Dec., 2014.

[2015 年度]

三木脩弘, “OpenACC を用いたアウトオブコア・ステンシル計算に対するテンポラルブロッキングの適用”, GTC Japan 2015.

Kazuhiko Komatsu, Ryusuke Egawa, Yoko Isobe, Ryusei Ogata, Hiroyuki Takizawa and Hiroaki Kobayashi, “An Approach to the Highest Efficiency of the HPCG Benchmark on the SX-ACE Supercomputer,” in the International Conference for High Performance Computing, Networking, Storage and Analysis (SC15), Nov. 2015. (Poster)

Hiroshi Maeda and Daisuke Takahashi, “Performance Evaluation of Sparse Matrix-Vector Multiplication Using GPU/MIC Cluster,” 2015 Third International Symposium on Computing and Networking (CANDAR’15), 3rd International Workshop on Computer Systems and Architectures (CSA’15).

Ryotaro Sakai, “Preliminary Estimation on Automating Multi-dimensional Data Decomposition for Multi-GPU Systems,” 2nd Annual Meeting on Advanced Computing System and Infrastructure.

[2016 年度]

小林英敏, 平澤将一, 滝沢寛之, 小林広明, “プロファイラと連携する自動性能追跡システム”, 2016 年ハイパフォーマンスコンピューティングと計算科学シンポジウム (HPCS2016), 2016. (ポスター)

三木脩弘, “アウトオブコア・ステンシル計算に対する自動テンポラルブロッキングのためのアクセラレータ向けディレクティブ PACC”, GTC Japan 2016.

Hiroyuki Takizawa, Daichi Sato, Shoichi Hirasawa, and Hiroaki Kobayashi, “Making a Legacy Code Auto-tunable without Messing It Up,” ACM/IEEE Supercomputing Conference 2016 (SC16), 2016. (poster, abstract review)

Keiichiro Fukazawa, Ryusuke Egawa, Yuko Isobe and Ikuo Miyoshi, “Performance Evaluation of MHD Simulation Code on SX-ACE and FX100,” Poster presentation at International Symposium on High-Performance Parallel and Distributed Computing (HPDC 2016), Kyoto Japan, June 2016. (abstract review)

(4)知財出願
なし

(5)受賞・報道等
① 受賞

須田礼仁, 「GPUとGPGPUの概要」, 映像情報メディア学会誌, Vol. 66, No.10, pp.808-812, 2012. 月間ベストオーサー賞.

情報処理学会計算機アーキテクチャ研究会若手奨励賞, 椋木大地, 2013 年 1 月.

伊野文彦, 宗川裕馬, 萩原兼一. 電気通信普及財団 第 28 回テレコムシステム技術賞, (2013-03).

Fumihiko Ino. IEEE Computer Society Japan Chapter Young Author Award 2012, (2012-12).

情報処理学会 2013 年度コンピュータサイエンス領域奨励賞, 椋木大地, 2014 年 1 月.

船井情報科学振興財団第 13 回船井学術賞, 伊野文彦, 2014 年 4 月 19 日.

情報処理学会 2014 年度コンピュータサイエンス領域奨励賞, 楠堂航, 2014 年 7 月 23 日.

第10回東北支部野口研究奨励賞, 小松一彦, 情報処理学会東北支部, 2015/6/17.

LHAM Best Paper Award, Kazuhiko Komatsu, Ryusuke Egawa, Shoichi Hirasawa, Hiroyuki Takizawa, Ken'ichi Itakura and Hiroaki Kobayashi, CANDAR'15 Committee, Sapporo, Hokkaido, 2015/12/10.

NVIDIA Best Paper Award, Hiroshi Maeda and Daisuke Takahashi, ICCSA2016 Program Committee, Beijing, China, 2016/7/6

② マスコミ(新聞・TV等)報道

Hiroyuki Takizawa, "Young HPC Researchers Take Global Stage," HPCwire, 2014/6/15.

③ その他

(6)成果展開事例

§ 5 研究期間中の活動

5. 1 主なワークショップ、シンポジウム、アウトリーチ等の活動

年月日	名称	場所	参加人数	概要
2011年12月5日	自動チューニング技術の現状と応用に関するシンポジウム	東京大学	32人	他の科研費等と合同で成果を発信
2012年1月27日	ATR Open Academic Session	東京大学	7人	台湾国立大学 Wang 教授, 中島健吾教授を迎え実施
2012年3月22日～23日	Workshop on Sustained Simulation Performance	東北大学	143人(のべ)	東北大学とドイツシュツットガルト大学の国際ワークショップを協賛
2012年7月17日	iWAPT 2012	理研 AICS	50人	自動チューニングに関する国際ワークショップ
2012年12月25日	第4回自動チューニング技術の現状と応用に関するシンポジウム	東京大学	50人	他の科研費等と合同で成果を発信
2013年3月12日～13日	17 th workshop on sustained simulation performance	NEC 本社 (東京三田)	160人(延べ)	実効性能の高いシミュレーションを実現するための国際ワークショップ
2013年5月28日	Xev CREST Open Seminar	東京大学	10人	研究発表3件
2013年9月27日	Legacy HPC Application Migration 2013	NII	150(MCSocとの合計)	国際会議
2013年12月25日	第5回自動チューニング技術の現状と応用に関するシンポジウム	東京大学	50人	他の科研費等と合同で成果を発信
2014年9月23日～24日	Legacy HPC Application Migration 2014	会津大学	80人(MCSocとの合計)	国際会議
2014年12月25日	第6回自動チューニング技術の現状と応用に関するシンポジウム	東京大学	50人	他の科研費等と合同で成果を発信
2016年11月23日	Legacy HPC Application Migration 2016	東広島芸術文化ホール	40人	国際会議

2016年12月 26日	第8回自動チューニング技術の現状と応用に関するシンポジウム	東京大学	32人	他の科研費等と合同で成果を発信
2017年3月 27日	チーム全体ミーティング(非公開)	東北大学	12人	チーム全体研究発表会

§6 最後に

最後に、本 CREST で研究する機会を与えていただいたすべての関係者に心より感謝の意を表したい。

本 CREST は従来から培ってきた研究活動の延長ではなく、応募に際して新たに計画して体制を構築した研究であった。また、代表者の滝沢は、これまでにこのような大きな研究体制の代表を務めた経験がなかったため、研究期間の開始当初はリーダーシップを発揮するべきところで発揮せずに、チーム参加者や関係者に迷惑や心配をかけた面もあったのではないかとと思われる。

しかし多くの共同研究者に支えられ、研究期間が進むにつれて徐々に研究チーム内の連携が円滑にいくようになってきた。研究期間の後半には、密接に連携できるようになり、得意分野の異なる複数の研究者が効果的に共同研究することで今後の新しい研究計画につながるいくつかの重要な研究成果を挙げる事ができたと自負している。

人材育成という観点では、代表者の滝沢自身が本 CREST を通じて大いに育成してもらった人材の一人であり、ポストペタ領域の成果物である。

本報告書にも記載したとおり、今後も本 CREST の成果を基盤としてさらに発展的な研究を進めていきたいと考えている。



図 11：本 CREST の代表論文の一つ、Xevolver を HiPC'14 で発表している様子



図 12 : 本 CREST チームの共用インフラとして活躍した HAGI システム