

研究課題別事後評価結果

1. 研究課題名： 省電力でディペンダブルな組込み並列システム向け計算プラットフォーム

2. 研究代表者名及び主たる研究参加者名(研究機関名・職名は研究参加期間終了時点):

研究代表者

佐藤 三久 (筑波大学計算科学研究センター長)

主たる共同研究者

朴 泰祐 (筑波大学計算科学研究センター 教授)

有本 和民 (ルネサステクノロジ(株)技術開発本部システムコア開発統括部 統括部長)

3. 研究実施概要

本チームでは、これからの並列システムは省電力性と高性能性が必須となり、その構成がマルチコア・マルチチップシステムになることを想定し、通信機能のディペンダビリティ向上のための省電力高信頼化機構と、並列プロセッサ電力制御機構について研究開発を行い、実際に通信のためのチップを試作して実証した。また、並列システムのディペンダビリティ向上にはハードウェアを含むシステムのベンチマークテストやフォールトインジェクションテストが重要であると考え、これらの機能を持つテスト環境(Test-Env)を開発した。以下、研究実施内容について具体的に述べる。

次世代組み込み並列システムのための、マルチノード間の接続リンクとして低電力・高性能・高信頼ネットワーク・リンクとその制御ソフトウェアの開発を行った。このネットワーク・リンクは、本領域の目標に関連し、並列システムにおけるソフトウェアだけでは対処できないリンク故障への対処や、ネットワーク並びにシステム全体の省電力化、冗長化などのディペンダビリティの向上に寄与することである。ネットワーク・リンク PEARL (PCI-Express Adaptive and Reliable Link)は、組み込みシステムを想定した近距離通信において、元来 I/O 装置接続用であった PCI-Express Gen2 をノード間相互接続に利用し、レーン数及び通信レートの制御により、要求通信性能に消費電力を最適化する機構、複数レーンの故障に対応する耐故障性を提供するものである。これを実現するために、その主要な機能を実装する部品となる PEACH チップのプロトタイプを開発した。これを用いて、各種通信レートや PCI-Express レーン数に応じた通信性能と消費電力制御のトレードオフ制御が可能であることを確認した。また、通信ライブラリとしてマルチコア用の通信 API である MCAPI の実装として XMCAPAPI を開発し、下で述べる SCASH-FT を XMCAPAPI によって効率よく実装できることを示した。また、汎用 PC サーバ間で標準的に用いられる Ethernet においても、高性能・高信頼性を実現する通信システムとして RI2N (Redundant Interconnection with Inexpensive Network)を提供し、無故障時の通信性能向上と、故障時の通信経路確保を両立させ、ディペンダブルな並列処理システムの基本的な通信機能を提供することができた。

並列分散システムでは個々のコアだけでなく、ノード単位でプロセッサ全体を停止状態にすることにより、大幅に電力削減できる。これを含めた並列システムの省電力高信頼化機構として、並列プロセッサ電力制御機構 CPMD(Cooperative Power Management Daemon)と耐故障機能を持つソフトウェア分散共有メモリシステム SCASH-FT を研究開発した。CPMD は、各ノード上で実行され、QoS を保持しつつ、協調してノードの状態を制御する。その効果について web サーバなどのサーバシステムを対象に検証した。また、SCASH-FT は、共有メモリモデルで記述された並列プログラムを対象に、信頼性の向上のために冗長性を持った共有ページ管理を行うソフトウェア分散共有メモリシステムである。SCASH-FT について試作実装を行い、評価を行ってその効果を検証した。

ハードウェアを含むシステムのディペンダビリティの確保のためには、ハードウェア異常、ソフトウェアバグ、過

負荷、人的ミスといった様々な異常を系統立てて大規模なシステムテストを実現することが求められる。そのための支援ツールとして、各種のディペンダビリティ指標の定量的な計測を可能とするベンチマークツール DS-Bench を開発した。また、ハードウェア故障をシミュレートできるフォルトインジェクタとして、仮想マシンを利用したフォルトインジェクタ FaultVM-SpecC を開発した。ユーザーはデバイスをシステム記述言語である SpecC 言語を用いて記述し、シミュレーターに組み込むことができる。これらのツールをクラウド環境を利用して利用可能とすべく、テスト環境として Test-Env を構築した。これにより、高速性能が必要なベンチマークテストから様々なフォルトインジェクションテストまで幅広いベンチマークシナリオに統一的に対応できるようになった。

以上の研究開発に並行して、コアチームに参加してディペンダブル OS のフレームワークおよびディペンダブルシステムベンチマークについて検討を行った。埴 敏博、三浦 信一がマルチレベルプラットフォーム支援の検討、当チームに関連する技術のドキュメント化と、初の P-Component 実装として RI2N の P-Component 化を行った。RI2N はモデル検査の対象としても提供され、モデル検査器の有用性を示す成果を挙げた。また、DEOS プロセスについての議論には埴 敏博が参加し、その中で、開発支援ツールとしてディペンダビリティ・テスト支援ツールである DS-Bench/Test-Env の開発に当たってきた。

4. 事後評価結果

4-1. 研究の達成状況及び得られた研究成果(論文・口頭発表等の外部発表、特許の取得状況等を含む)

組み込みシステムを想定した近距離通信のためのネットワーク・リンク PEARL を開発し、その主要な機能を実装する部品となる PEACH チップのプロトタイプを 45nm プロセスを用いて開発し、各種通信レートや PCI-Express レーン数に応じた通信性能と消費電力制御のトレードオフ制御が可能であることを確認した。また、並列プロセッサ電力制御機構 CPMD と耐故障機能を持つソフトウェア分散共有メモリスシステム SCASH-FT を開発し、これらを統合して通信性能、低消費電力、信頼性などに関する性能向上を検証した。これらの成果はトップレベルの国際会議で発表され、高い評価を得ている。

DS-Bench ならびに仮想マシンを利用したフォルトインジェクタ FaultVM-SpecC、そしてそれらのテスト環境 Test-Env の研究開発については、本領域の方向性を理解して重要なテーマを発見し、実際に開発を行い、その効果を示している。成果発表並びに真の実用化については必ずしも十分とはいえない面があり、今後を期待したい。

通信方式、チップの開発、新しいテスト環境の提案など新規性が高いと思われるが、特許の申請が行われていないことは残念である。具体的なオリジナリティーの主張のためにも今後ぜひ特許取得を心掛けてほしい。

4-2. 研究成果の科学技術や社会へのインパクト、戦略目標への貢献

PEACH チップについては、ISSCC などのトップレベルの国際会議で発表され、高い評価を得ている。また、いくつかの大学や企業において試作チップ・ボードの評価が行われていることは高く評価できる。本研究課題は本研究領域の主要な目標とは多少異なるところからスタートしており、PEARL/PEACH の戦略目標への直接的な貢献は少ないが、通信方式・通信チップの研究開発においてはコミュニティ内で十分なインパクトをもったと考える。ベンチマーク並びにフォルトインジェクションテストを含むテスト環境の整備においては戦略目標に直接的に貢献している。今後の真の実用化が望まれる。

4-3. 総合的評価

近距離通信のためのネットワーク・リンク PEARL を開発し、その主要な機能を実現する PEACH チップを 45nm プロセスを用いて開発し、実用可能なレベルに完成させ、またこれに関連して電力制御機構を開発し、耐故障機能を持つソフトウェア分散共有メモリスシステムを開発し、これらを統合して各種性能向上について検証

したことは高く評価できる。ベンチマークツール、フォールトインJECTIONツール並びにそれらのテスト環境については、今後の発展を期待したい。これらを勘案し、総合的に十分な成果が得られたと考える。