

戦略的創造研究推進事業 CREST
研究領域「情報システムの超低消費電力化を
目指した技術革新と統合化技術」
研究課題「環境知能実現を目指す超低消費電力
化統合システムの研究開発」

研究終了報告書

研究期間 平成19年10月～平成25年3月

研究代表者：市川 晴久
(電気通信大学大学院情報理工学研究科、
教授)

§ 1 研究実施の概要

(1) 実施概要

超低消費電力化 (ULP) 技術が豊かな生活空間の実現・社会的課題の解決と産業競争力強化に貢献することを示すために、本プロジェクトは、ULP 技術に支えられるユビキタスネットワーク戦略を提案し、その実現性を実証する ULP 統合システムを構築し、公開デモを行って戦略の実現可能性を示す計画により開始した。情報通信システムの指数関数的な成長が続くことを前提に、生活空間にある全てのモノをネットワークに常時接続する超低消費電力センサ端末とその情報を収集するネットワークおよびセンサ情報を認識、解析するミドルウェアの研究を実施し、構想の技術的実現性を確認した。このうち、NTT グループは、モノをネットワークに接続するために必要となる RF タグの無線通信消費電力を現状の 1000 分の一程度に削減し、生活環境に存在する振動エネルギーから自立給電する素子と合わせて LSI 化する RF タグ (ULP RF タグ) 方式を提案し、LSI チップを実装して、その実現性を示した。

H21 年度以降は、社会的・産業的価値を体現するシステムとして結合・統合する ULP 領域成果の範囲を領域全プロジェクトに広げることと重点をシフトすることとし、NTT グループの研究を休止して電通大グループの研究を拡充、推進した。研究推進に当たっては、基礎的研究成果が実用に供されるまでには長期間を要すること、その間に市場が大きく変化することに特に留意した。研究成果が長期間の後、実用に供されるタイミングにおいて有力市場を捉え、市場拡大とともに研究も進展する状況を創り出す研究マネジメントが重要である。本プロジェクトでは、この研究マネジメントの枠組みを提示して ULP 領域成果の有用性を示すことに集中した結果、長期間にわたって成長し巨大市場となる目標として、世界人口の 7 割を占める、農民を主体とする貧困層 (BoP: Base of Pyramid) への ICT インフラ提供を選定した。BoP では電源を含む社会インフラが不足しており、社会インフラを充実させるための経済力を獲得するために ICT インフラを必要としている。このような制約下での ICT インフラ構築に ULP 領域成果の省電力化効果を役立てるための研究開発目標基本コンセプトとして Place & Play (P&P) システムを提案した。P&P システムとは、電源、通信インフラの存在を前提とせず置くだけで動作する ICT システムである。ULP 領域成果による桁違いな省電力化を急速に発展している電源技術と組み合わせることによって、乏しい社会インフラの下でもシステムを動作させるというシステム機能レベルでの価値創造を意図している。領域内各プロジェクトの成果がシステムとして結実するのは、プロジェクト完了後、5 年から 10 年後になると想定し、P&P 化の実現性をシステム構成に必要な周辺技術の発展も考慮して定量的に評価する手法を考案した。さらに、P&P コンセプトによる ICT インフラとして P&P 統合システムを設計し、サブシステムを連携させる中核システム P&P コアシステムを開発、構築し、ULP 領域の個別成果の貢献を具現化する最終公開デモを準備した。また、成果をプロジェクト横断で物理的に結合して統合動作により成果の貢献をアピールできる領域プロジェクトについては、プロジェクト終了後も本プロジェクトにグループとして合流参加を得て、統合動作するデモシステムを完成させた (H23 より小林グループ、佐藤グループ、H24 より中村、天野グループ)。

P&P コアシステムは、長期間、機能的に成長していくことを想定し、P&P インターネットシステム、さらにその先の P&P ユビキタスネットワークシステムの 2 つのシステムを内蔵するシステムとした。P & P インターネットシステムは、インターネットコンテンツを大容量ストレージにダウンロードして物理的に輸送することで、高速インターネットアクセス回線が未整備な地域においても高速インターネットサービスに準ずるサービスを提供するシステムである。ストレージに格納すべきコンテンツを準備するには、ユーザが求めるコンテンツを予測し、高速インターネットアクセスが可能な拠点において高速にダウンロードし、できるだけ頻りにストレージの内容を更新する必要がある。大規模なモニターによるインターネットアクセス実験とそのアクセスログ解析から、ユーザがアクセスするコンテンツの 50% 程度を予測する手法を開発した。また、仮想マシンの大規模並列動作による高速ダウンロードシステムを実装し、頻りにストレージ更新に必要な数 TB/時のダウンロード速度の実現性を確認した。

P&P ユビキタスネットワークシステムは、NTT グループが提案した ULP RF タグをネットワークに接続するシステムである。ULP RF タグは回路を極限まで簡素化するため周波数が通常のハードウェア受信機では対応できないレベルで大きく変動する。電通大グループは、広帯域に電波情報をデ

デジタルサンプリング、転送し、クラウド上のソフトウェア無線機で ULP RF タグ情報を受信することによって、上述の大きな周波数変動や省電力化無線方式の技術革新に対応するシステムを提案した。インターネットにオーバーレイして地球規模で ULP RF タグをネットワーキングできるシステムを設計、構築し、想定される周波数変動に対処可能な性能を測定により確認した。

(2) 顕著な成果

1. 広範囲の基礎的研究をマネジメントする手法/ULP 領域成果の研究展開戦略

概要： 基礎的研究の成果をシステムに統合し社会・産業的貢献に結び付けるための研究マネジメント手法を考案し、ULP 領域成果を用いる ULP 統合システムの開発法として具体化した。具体的には、世界人口の 7 割を占める貧困層への ICT インフラ提供を長期にわたる有力市場と設定し、ULP 領域成果を用いるシステム基本機能コンセプト Place & Play (P&P)を考案して、ULP 領域成果を評価、発展させるマネジメント手法を具体化し、公開シンポジウムにおいて講演、展示した。

2. Place & Play インターネットシステム

概要： インターネットコンテンツをストレージにダウンロードして輸送し、インフラ未整備地域でも準高速インターネットサービスを提供するシステムを提案。大規模モニター実験によりダウンロードすべきインターネットコンテンツを決定する手法とその予測精度を明らかにし、予測した大容量コンテンツを 1 時間程度でダウンロードするための大規模並列ダウンロード手法を実装し実現性を実証した。

3. Place & Play ユビキタスネットワークシステム

概要： 環境エネルギーで自立給電動作する RF タグ LSI 方式を提案し、実現性を実証した。この技術は新たな半導体市場並びに上位レイヤ産業を創造する可能性を持っているが、省電力化の代償として周波数変動が大きい。このような RF タグを地球規模でネットワーキングする方式及びシステム構成法を提案し、実装により、想定される周波数変動に対応できる見通しを得た。

§ 2. 研究構想

(1) 当初の研究構想

ULP 技術に支えられるユビキタスネットワーク戦略と、その実現性を実証する ULP 統合システムの研究開発を実施する。ユビキタス端末から集めた情報を様々なサービスに利用できるようにする技術“環境知能”の実現を目標に、フルワイヤレス・ユビキタス端末の消費電力を現状の 1/100～1/1000 に超低消費電力化する研究を推進するとともに、このような端末を活用するミドルウェア、アプリケーション、ユビキタスワイヤレスネットワークを研究する。これらの研究成果と ULP 領域成果を用いて ULP 統合システムを構築し、戦略の実現可能性を実証する。

(2) 新たに追加・修正など変更した研究構想

ULP 領域成果の波及、イノベーション創出シナリオの説得力強化に重点化すべきとの領域総括の判断を受け、ターゲットとする社会的課題、市場を具体的に想定し、領域の全成果を含む統合システムを詳細設計し、構築する計画に修正した。ターゲットについては、ULP 領域戦略を支える ULP 以外の長期トレンドとしての BoP 市場拡大に着目し、領域成果が実用に供されるまでの長期間を経ても BoP において共通して求められる基本システムとして P&P インターネットシステム、P&P ユビキタスネットワークシステムを ULP 統合システムと設定した。P&P ユビキタスネットワークシステムは当初計画で予定した内容を調整することで対処し、P&P インターネットシステムについては新規に追加した。

中間評価では、領域成果を ULP 統合システムとして統合する図式(成果を適用するサブシステム、実現性と適用効果を評価する方法)についての報告に対して、研究進捗は概ね順調ではあるが、ULP 統合システムの具体化、深化の一部に遅れがある、研究計画のマイルストーンが不明確

などとのコメントをいただいた。これらのコメントを受け、ターゲットユーザ像をBoP農民として明確化し、そのニーズ分析を深めることで ULP 統合システムの機能を明確化し、機能実現の技術的課題解決に取り組む計画とした。また、領域成果は部品レベルのものや他と相互結合するまでに完成していない成果が多く、領域成果すべてを動作するシステムとして統合するのは困難ではある。動作する統合サブシステムに統合できる成果 4 件を限定選択し、担当チームの本統合チームへの参加を得てサブシステム統合を目標設定した。

§3 研究実施体制

(1)「電通大」グループ

① 研究参加者

氏名	所属	役職	参加時期
市川 晴久	電気通信大学	教授	H19.10～H25.3
奥田 佳子	同上	補佐員	H19.11～H20.2
鈴木 悦子	同上	産学連携研究員	H20.4～H25.3
川喜田 佑介	同上	特任助教	H20.9～H24.1
川喜田 佑介	同上	助教	H24.2～H25.3
服部 聖彦	同上	助教	H20.11～H25.3
坂本 仁明	同上	客員研究員	H20.11～H25.3
大木 栄司	同上	准教授	H20.11～H25.3
梶本 裕之	同上	准教授	H20.11～H25.3
山崎 富美	同上	客員研究員	H21.2～H23.9
細谷 僚一	同上	特任教授	H21.4～H25.3
神山 和人	同上	特任助教	H21.4～H25.3
高田 広章	名古屋大学	教授	H23.4～H25.3
高瀬 英希	京都大学	助教	H23.4～H25.3
川島 裕崇	名古屋大学	研究員	H24.4～H24.10
曾 剛	名古屋大学	講師	H24.11～H25.3
後藤 敏	早稲田大学情報生産システム研究科	教授	H24.4～H25.3
木村 晋二	早稲田大学情報生産システム研究科	教授	H24.4～H25.3
金 欣	早稲田大学 IT 研究機構	次席研究員	H24.4～H25.3
劉 晨	早稲田大学情報生産システム研究科	D3	H24.4～H25.3
肖 昕	早稲田大学情報生産システム研究科	M2	H24.4～H25.3
郭 栗	早稲田大学情報生産システム研究科	M2	H24.4～H25.3
曹 一鳴	早稲田大学情報生産システム研究科	M2	H24.4～H25.3
呉 婷瑩	早稲田大学情報生産システム研究科	M2	H24.4～H25.3
小池 帆平	産業技術総合研究所 ナノエレクトロニクス研究部門	グループ長	H24.4～H25.3
日置 雅和	産業技術総合研究所 ナノエレクトロニクス研究部門	研究員	H24.4～H25.3
河並 崇	金沢工業大学情報学部	講師	H24.4～H25.3

② 研究項目

- ・ 環境知能統合システム基盤 NW の構築
- ・ ユビキタス環境知能統合デモシステムの構築 (ULP 統合システムの構築)

(2)「NTT」グループ

① 研究参加者

氏名	所属	役職	参加時期
----	----	----	------

武藤 伸一郎	NTT マイクロシステムインテグレーション研究所	研究グループリーダー	H19.10～H21.3
岡留 剛	NTT コミュニケーション科学基礎研究所	研究グループリーダー	H19.10～H21.3
石井 仁	NTT マイクロシステムインテグレーション研究所	研究グループリーダー	H19.10～H21.3
小舘 淳一	同上	主幹研究員	H19.10～H21.3
須山 敬之	NTT コミュニケーション科学基礎研究所	主幹研究員	H20.4～H20.3
櫻井 保志	同上	主任研究員	H19.10～H21.3
柳沢 豊	同上	主任研究員	H19.10～H21.3
宇賀神 守	NTT マイクロシステムインテグレーション研究所	主任研究員	H19.10～H21.3
森村 浩季	同上	主任研究員	H19.10～H20.3
島村 俊重	同上	研究主任	H19.10～H21.3
佐藤 昇男	同上	研究主任	H19.10～H21.3
亀井 剛次	NTT コミュニケーション科学基礎研究所	研究主任	H19.10～H21.3
前川 卓也	同上	研究員	H19.10～H21.3
岸野 泰恵	同上	研究員	H19.10～H21.3
鈴木 賢司	NTT マイクロシステムインテグレーション研究所	研究員	H19.10～H21.3
中村 光男	同上	研究員	H19.10～H20.3
桑原 啓	同上	研究員	H19.10～H21.3
小野 一善	同上	研究員	H19.10～H21.3

② 研究項目

- ・ワイヤレス端末・回路技術
- ・MEMS デバイス技術
- ・極低ビットイベント表現

(3) 小林グループ

① 研究参加者

氏名	所属	役職	参加時期
小林 光	大阪大学産業科学研究所	教授	H23.4～H25.3
今井 繁規	シャープ株式会社	所長	H23.4～H23.8
今井 繁規	大阪大学産業科学研究所	特任教授	H23.9～H25.3
藤本 好司	同上	特任研究員	H24.2～H25.3
鈴木 宣彦	同上	特任研究員	H24.10～H25.3
松本 健俊	同上	助教	H23.4～H25.3
金 佑柄	同上	特任助教	H23.4～H23.8
今村 健太郎	同上	助教	H24.4～H25.3
寺川 澄雄	同上	特任教授	H23.4～H25.3
中戸 義禮	同上	特任教授	H23.4～H25.3
戸所 義博	同上	特任教授	H24.6～H25.3
正司 雅美	同上	研究補助員	H23.6～H24.3
Francisco Franco	同上	D1～D3	H23.4～H25.3
金 昌鍋	同上	M2	H23.4～H23.9
谷 礼王馬	同上	M2	H23.4～H24.3
古川 淳一	同上	M2	H23.4～H24.3
前田 譲章	同上	M1～D1	H23.4～H25.3
赤井 智喜	同上	M1	H24.4～H25.3
入鹿 大地	同上	M1	H24.4～H25.3
喜村 勝矢	同上	M1	H24.4～H25.3

謝 雯	同上	M1	H24.4～H25.3
廣瀬 諒	同上	M1	H24.4～H25.3
谷口 卓也	同上	B4	H24.4～H25.3

② 研究項目

硝酸酸化法を活用したシステム・ディスプレイ

- ・ 回路マクロセルの研究開発
- ・ システム回路の研究開発
- ・ 恒久保存メモリの開発(長期信頼性薄膜形成技術の開発)
- ・ 恒久保存メモリの回路システムの開発
- ・ デモ機組み上げ

(4)佐藤グループ

① 研究参加者

氏名	所属	役職	参加時期
佐藤 健一	名古屋大学工学研究科電子情報システム専攻	教授	H23.4～H25.3
長谷川 浩	同上	准教授	H23.4～H25.3
Le Hai Chau	同上	D3	H23.4～H24.3
山田 祥之	同上	D3	H23.4～H24.3
川村 和恵	同上	事務補佐員	H23.4～H23.9
沈 志舒	同上	M2～D1	H23.4～H25.3
平光 亮介	同上	D1	H23.4～H23.9
遠藤 慎也	同上	M2	H23.4～H24.3
大野 寛明	同上	M2	H23.4～H24.3
佐藤 正和	同上	M2	H23.4～H24.3
高木 達己	同上	M2	H23.4～H24.3
成瀬 文覚	同上	M2	H23.4～H24.3
坂 俊憲	同上	M1～M2	H23.4～H25.3
丹羽 朝信	同上	M1～M2	H23.4～H25.3
谷口 侑磯	同上	M1～M2	H23.4～H25.3
蜂須賀 悠介	同上	M1～M2	H23.4～H25.3
岩井 祐斗	同上	M2	H24.4～H25.3
大澤 尚晃	同上	M1	H24.4～H25.3
小坂 駿	同上	M1	H24.4～H25.3
早川 和希	同上	M1	H24.4～H25.3
高羽 健介	同上	M1	H24.4～H25.3
平沢 佑矩	同上	M1	H24.4～H25.3
Mauro Marinho Soares	同上	研究生	H24.4～H25.3

② 研究項目

BoP 地域の IT 環境を革新するゼロ電力・メンテナンスフリー大容量ネットワークシステム

(5)中村グループ

① 研究参加者

氏名	所属	役職	参加時期
中村 宏	東京大学情報理工学系研究科システム情報学専攻	教授	H24.4～H25.3
三輪 忍	東京大学情報理工学系研究科システム情報学専攻	助教	H24.4～H25.3

金 均東	東京大学大学院工学系研究科先端学際工学専攻	D3	H24.4～H25.3
武田 清大	東京大学大学院工学系研究科先端学際工学専攻	D3	H24.4～H24.9
薦田 登志矢	東京大学情報理工学系研究科システム情報学専攻	D2	H24.4～H25.3
和 远	東京大学大学院工学系研究科先端学際工学専攻	D3	H24.4～H25.3
有間 英志	東京大学情報理工学系研究科システム情報学専攻	M2	H24.4～H25.3
岩澤 直弘	東京大学情報理工学系研究科システム情報学専攻	M2	H24.4～H25.3
岡本 和也	東京大学情報理工学系研究科システム情報学専攻	M2	H24.4～H25.3
井上 聖等	東京大学情報理工学系研究科システム情報学専攻	M1	H24.4～H25.3
會田 翔	東京大学情報理工学系研究科システム情報学専攻	M1	H24.4～H25.3
重松 拓也	東京大学情報理工学系研究科システム情報学専攻	M1	H24.4～H25.3
熊岡 由美子	東京大学情報理工学系研究科システム情報学専攻	非常勤	H24.4～H24.5
並木 美太郎	東京農工大学大学院工学研究院	教授	H24.4～H25.3
坂本 龍一	東京農工大学工学府電子情報工学専攻	D1	H24.4～H25.3
小林 弘明	東京農工大学工学府情報工学専攻	M2	H24.4～H25.3
高橋 昭宏	東京農工大学工学府情報工学専攻	M2	H24.4～H25.3
深沢 豪	東京農工大学工学府情報工学専攻	M1	H24.4～H25.3
嶋田 裕巳	東京農工大学工学府情報工学専攻	M1	H24.4～H25.3
近藤 正章	電気通信大学	准教授	H24.4～H25.3
齋藤 翔太	電気通信大学	M2	H24.4～H25.3
橋本 崇浩	電気通信大学	M2	H24.4～H25.3
宮部 創一	電気通信大学	M2	H24.4～H25.3
池田 賢祐	電気通信大学	M1	H24.4～H25.3
松本 洋平	電気通信大学	M1	H24.4～H25.3

② 研究項目

ULP 統合システム向け超低電力システム LSI の実証評価

(6) 天野グループ

① 研究参加者

氏名	所属	役職	参加時期
天野 英晴	慶應義塾大学理工学部	教授	H24.4～H25.3
松谷 宏紀	慶應義塾大学理工学部	講師	H24.4～H25.3
小崎 信明	慶應義塾大学理工学部	D1	H24.4～H25.3
弘中 和衛	慶應義塾大学理工学部	D1	H24.4～H25.3
佐々木 大輔	慶應義塾大学理工学部	M2	H24.4～H25.3
伊澤 麻衣	慶應義塾大学理工学部	M2	H24.4～H25.3
Wang Ikan	慶應義塾大学理工学部	M2	H24.4～H25.3
宇野 理恵	慶應義塾大学理工学部	M1	H24.4～H25.3
片桐 徹	慶應義塾大学理工学部	M1	H24.4～H25.3
小泉 佑介	慶應義塾大学理工学部	M1	H24.4～H25.3
黒田 忠広	慶應義塾大学理工学部	教授	H24.4～H25.3
田口 眞男	慶應義塾大学理工学部	特任教授	H24.4～H25.3
石黒 仁輝	慶應義塾大学理工学部	准教授	H24.4～H25.3
三浦 典之	慶應義塾大学理工学部	CREST 研究員	H24.4～H25.3
Zhu Xiaolei	慶應義塾大学理工学部	D3	H24.4～H25.3
竹谷 勉	慶應義塾大学理工学部	D3	H24.4～H25.3
Andrzej Radecki	慶應義塾大学理工学部	D3	H24.4～H25.3

齋藤 美都子	慶應義塾大学理工学部	D2	H24.4～H25.3
竹 康宏	慶應義塾大学理工学部	D1	H24.4～H25.3
小野 友己	慶應義塾大学理工学部	M2	H24.4～H25.3
塩谷 充	慶應義塾大学理工学部	M2	H24.4～H25.3
張 碧琳	慶應義塾大学理工学部	M2	H24.4～H25.3
西山 幸徳	慶應義塾大学理工学部	M2	H24.4～H25.3
水原 渉	慶應義塾大学理工学部	M2	H24.4～H25.3
大垣 哲朗	慶應義塾大学理工学部	M1	H24.4～H25.3
大畑 克樹	慶應義塾大学理工学部	M1	H24.4～H25.3
小菅 敦丈	慶應義塾大学理工学部	M1	H24.4～H25.3
福田 晴樹	慶應義塾大学理工学部	M1	H24.4～H25.3
宇佐美 公良	芝浦工業大学工学部	教授	H24.4～H25.3
工藤 優	芝浦工業大学大学院工学研究科	M2	H24.4～H25.3
小西 奈緒	芝浦工業大学大学院工学研究科	M2	H24.4～H25.3
三橋 遼	芝浦工業大学大学院工学研究科	M2	H24.4～H25.3
松永 健作	芝浦工業大学大学院工学研究科	M2	H24.4～H25.3
宮内 誠	芝浦工業大学大学院工学研究科	M2	H24.4～H25.3
佐藤 貴晃	芝浦工業大学大学院工学研究科	M1	H24.4～H25.3
三枝 樹規	芝浦工業大学大学院工学研究科	M1	H24.4～H25.3

② 研究項目

ULP 統合システム向け超低電力システム LSI の開発および恒久保存メモリの研究開発

§ 4 研究実施内容及び成果

4.1 ULP統合システム(電気通信大学 市川グループ)

(1) 研究実施内容及び成果

(i) ULP 統合システムの設計

ULP 統合システムの設計においては、ULP 統合システムのターゲット市場を想定し、外部仕様を設計する必要がある。次に外部仕様を実現するシステム構成要素(サブシステム)を設計する。ULP 領域の成果は部品レベルの技術が多く、その場合、それらはサブシステムの消費電力低減あるいはサブシステムの機能革新として見える。サブシステムの機能革新を束ねてターゲット市場に有用な ULP 統合システム全体の革新的機能を生み出すことが望まれる。以上を念頭に下記の成果を得た。

(a) ULP 統合システムのターゲット市場として BoP(Base of Pyramid)を選択

ICT 技術のみならず経営戦略、応用領域などの各界一流の有識者を募りインテンシブなワークショップを開催した。その結果、グローバルなセンサーネットワークを ULP 統合システムのターゲットとすることの妥当性を確認するとともに、環境問題などの人類にとっての緊急課題を扱うべきこと、また、先進国のみならず新たに勃興しつつある BoP と呼ばれる地域を重視すべきとの指針を得ることができた。

ULP 統合システムのターゲット市場は、ULP 領域完了後 5 年から 10 年後に有力な市場であるべきである。ICT の需要は先進国では伸びが鈍ってきている一方、発展途上国の需要は伸びている。BoP は、世界人口の 7 割を占め、経済的には貧しいが ICT の需要は大きく、エネルギー消費需要も大きい。BoP の適切な経済発展が世界の経済発展と環境問題解決に結び付き期待は大きく、ICT の役割への期待が大きい。以上から、ULP 統合システムの有力ターゲット市場として BoP を想定することとした。

(b) 領域全プロジェクト成果横断的に有用性を発揮する研究開発目標コンセプトとして Place &

Play (P&P) を提案

BoP では水道、電気、通信、道路などの社会インフラの未整備などが多く、社会インフラ整備を待つことなく機能する高度 ICT システムが必要とされている。このような地域においても、ICT システムの消費電力を下げ、消費電力を賄う独立電源の確保を容易にすれば無線通信を駆使することにより高度な ICT サービスを提供できる可能性がある。システムの ULP 化が所要電源の軽量化につながり、独立電源技術の進歩と相まって、通信も電源もケーブルを不要にすることを Place & Play 化 (P&P 化) と呼ぶこととし、領域全プロジェクト成果横断的に成果の有用性を発揮する研究開発目標コンセプトとして Place & Play を提案した。

(c) 代表的な BoP 地域としてバングラデシュとの人的交流を開始し、現地の ICT 実情調査により、P&P 化された ICT システムが現地の実情に即しているとの感触を得るとともに、ターゲットとすべき主ユーザである農民の具体的なニーズについて理解を深めた。

(ii) ULP 統合システム構成要素 (サブシステム) の設計

(a) ULP 統合システムの構成を設計

ULP 統合システムは、インターネットシステムであり、さらにユビキタスネットワークシステムに発展するシステムになること、バックヤードを除いて P&P 化されたサブシステムになることを条件とし、その構成要素は下記に分類されることとした。各分類に対して ULP 領域成果を適用する具体例を設定した (図 4.1.1 参照)

- P&P ユビキタス端末:
RFID やセンサー端末などモノに付される端末
- P&P クライアントシステム:
PC、携帯電話、スマートフォンなど人が使う端末
- P&P アクセスネットワークシステム:
上記 2 種類の端末群を P&P コアシステムに接続するためのシステム
- P&P コアシステム:
サービスを楽しむためユーザが必要とする情報・リソースのほとんどを内蔵し、P&P バックヤードシステムに対し、携帯電話接続のような細かい接続しなくても、P&P アクセスネットワークシステムを介してユビキタス端末、クライアントシステムにサービスを提供するシステム。サービスは、近未来はブロードバンドインターネットサービスであり、ユビキタスネットワーク時代には P&P ユビキタス端末の多様性を吸収し実世界情報処理を行う高度なユビキタスサービスが加わったサービスである。
- P&P バックボーン接続ネットワーク:
P&P コアシステムを P&P バックヤードシステムに接続するネットワークであり、携帯電話回線のような低速低容量のネットワークを想定する。
- P&P バックヤードシステム:
近未来は ULP 化されたインターネットバックボーンシステムであり、これがユビキタスネットワーク時代は大規模な実世界データの交換と処理を行うシステムに発展する。

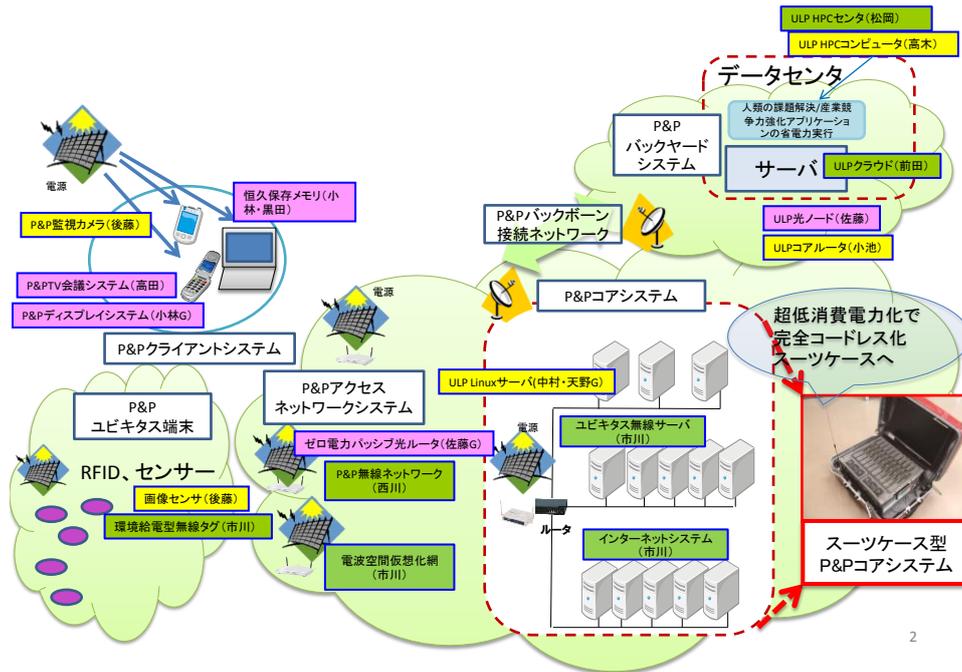


図 4.1.1 ULP 統合システム

(b) 全プロジェクトの成果を適用する ULP 統合サブシステムを選定

各プロジェクトの成果は、ULP 統合サブシステムあるいはその部品として適用される。各プロジェクトと協議を重ね、それぞれの成果の適用対象とするサブシステムを選定した。サブシステムの選定に当たっては、プロジェクト成果の効用が顕著に表れること、および選定したサブシステムの機能をユーザ視点で分かりやすくデモできることを考慮した。結果を表 4.1.1 に示す。

表 4.1.1 ULP 領域成果と ULP 統合サブシステムとの対応

研究開始年度	チーム名	P&Pバックヤードシステム	P&Pコアシステム	P&Pアクセスネットワークシステム	P&Pクライアントシステム	P&Pユビキタス端末
H17	高田チーム				P&PTV会議システム	
	小林チーム				P&Pディスプレイシステム 恒久保存メモリ	
	佐藤チーム	ULP光ノード		ゼロ電力パッシブ光ルータ		
	黒田チーム		ULP Linuxサーバ		恒久保存メモリ	
H18	中村チーム		ULP Linuxサーバ			
	後藤チーム				P&P監視カメラ	画像センサ
	高木チーム	ULP HPCコンピュータ				
	小池チーム	ULPコアルータ				
H19	松岡チーム	ULP HPCセンタ				
	西川チーム			P&P無線ネットワーク		
	前田チーム	ULPクラウド				
	市川チーム		ユビキタス無線サーバ インターネットシステム	電波空間仮想化網		環境給電型無線タグ

(iii) ULP 統合システムの構築
 (iii-1) P&P コアシステムの研究

P&P コアシステムは、他の ULP 統合サブシステムの機能を使って ULP 統合システムのサービスを実現するシステムである。サービスは、近未来はブロードバンドインターネットサービスであり、ユビキタスネットワーク時代には P&P ユビキタス端末をネットワークし、集めた実世界情報の処理で実現されるユビキタスサービスが加わったサービスである。これらのサービスを実現するためのソフトウェアシステムについて以下に述べる研究を実施した。

(a) P&P インターネットシステム

P&P インターネットシステムは、インターネットコンテンツを大容量ストレージにダウンロードして物理的に輸送することで、高速インターネットアクセス回線が未整備な地域においても高速インターネットサービスに準ずるサービスを提供するシステムである。システム構成と技術課題を図 4.1.2 に示す。ストレージに格納すべきコンテンツを準備するには、ユーザが求めるコンテンツを予測し、高速インターネットアクセスが可能な拠点において高速にダウンロードし、できるだけ頻繁にストレージの内容を更新する必要がある。また、インターネットコンテンツには図 4.1.2 の手法ではサービス提供できないコンテンツもあるので、図 4.1.2 の手法でサービス提供可能なコンテンツの割合を把握する必要がある。

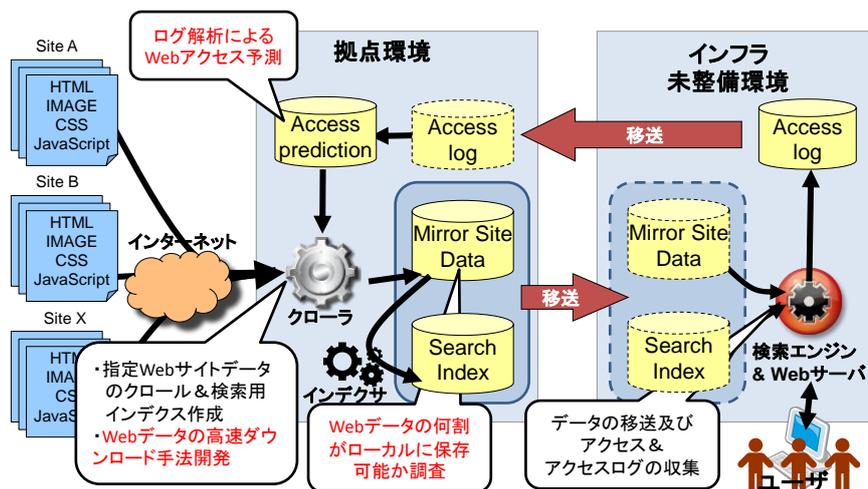


図 4.1.2 P&P インターネットシステムの構成と技術課題

大規模なモニターによるインターネットアクセス実験とそのアクセスログ解析から、Web コンテンツの 7 割程度は提案手法でサービス提供が可能であることを明らかにし、ユーザがアクセスするコンテンツの 50%程度を予測する手法を開発した。また、仮想マシンの大規模並列動作による高速ダウンロードシステムを実装し、頻繁なストレージ更新に必要な数 TB/時のダウンロード速度の実現性を確認した。

(b) P&P ユビキタスネットワークシステム

P&P ユビキタスネットワークシステムは、NTT グループが提案した ULP RF タグをネットワーク化するシステムである。LSI 化され超小型で安価な ULP RF タグをふんだんに使用して実世界の情報を把握できるように、ULP RF タグが世界中のどこにあってネットワークでき、また、ULP RF タグの技術進化を受容してネットワークとして拡大成長できることが求められる。RF タグの無線通信方式は標準化が進展しておらず、また、ULP 化による技術進化も想定されるため、現状は方式毎の専用リーダを設置する必要があり、ULP RF タグを世界中のどこでもネットワークできるインフラを構築することは困難である。この問題に対して、電通大グループは、受信機位置に

は電波空間情報をサンプリングする機能のみを置き、電波空間情報をインターネットにオーバーレイして、クラウド内に配置する仮想リーダまで運んで受信する方式を提案している。仮想リーダはソフトウェア無線技術で実現し、電波空間情報はオンデマンドで配信できるようにして上述の要求を実現する(図 4.1.3 参照)。

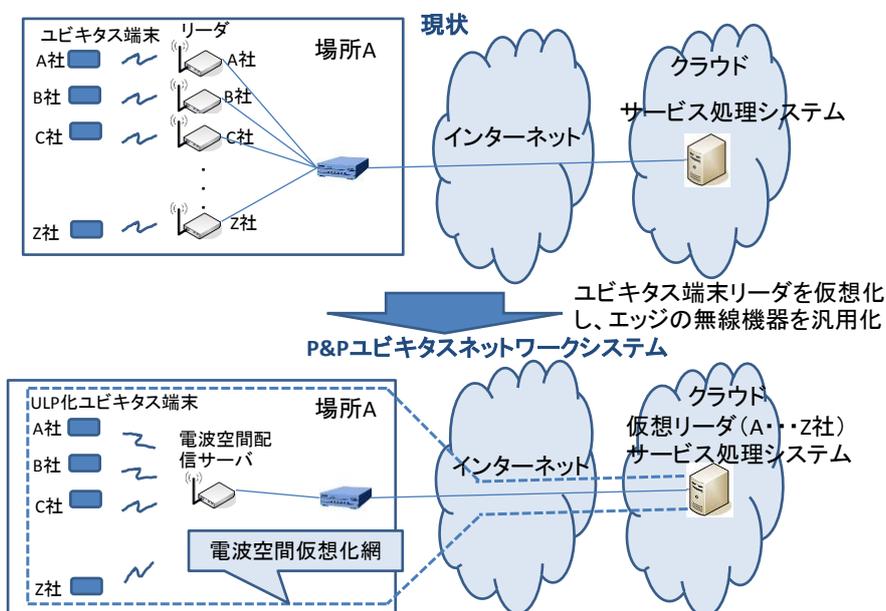


図 4.1.3 電波空間仮想化網と仮想リーダによる RF ネットワーキング構想

ULP RF タグは回路を極限まで簡素化するため周波数が通常のハードウェア受信機では対応できないレベルで大きく変動する。この大きな周波数変動に対応するネットワーキングを実現するためにも図 4.1.3 の方式が有効である。電波空間配信サーバの性能限界を超えるための分散処理方式を提案し、実装して、ULP RF タグ LSI チップの製造において予測される GHzレベルのチップ間周波数変動、10MHz 程度のチップ内周波数変動にも対応できることを確認した。

(iii-2) P&P 化評価手法の開発

ULP 統合システムサブシステムは、一般に、領域成果を適用するコンポーネントと領域成果とは独立な補完技術で実現されるコンポーネントにより構成される。領域成果を適用するコンポーネントが実用化されるまでの期間に補完技術を用いるコンポーネントの省電力化も進化するので、領域成果と補完技術の両方の貢献によりターゲットサブシステムの省電力化が進む。一方、ターゲットサブシステムに電力を供給する独立電源技術も能力向上が期待される。ターゲットとするサブシステムの Place & Play 化の実現性を、消費電力と電源供給能力のバランス達成可否とその実現時期により評価するメソッドを提案した(図 4.1.4 参照)。この評価に必要なターゲットサブシステム消費電力削減量推定を、領域成果のみによる削減量と補完技術による削減量に分けて推定することとし、前者については領域チーム研究成果に基づく削減量定量評価を行い、後者は技術予測により推定することとした(図 4.1.5 参照)。領域全チームに検討を依頼し、原理的に困難なチームを除く 9 チームが評価を行った。

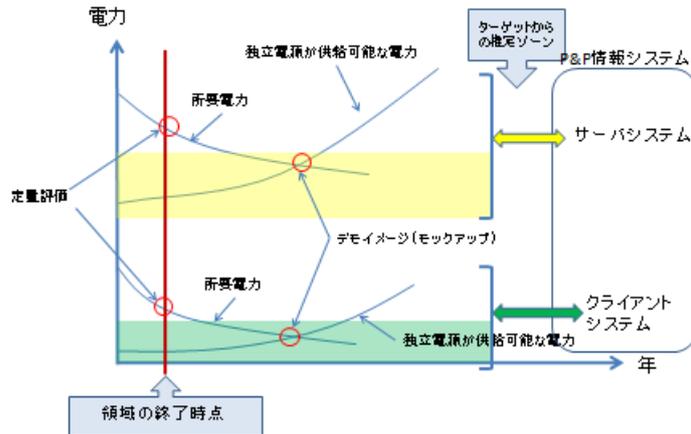


図 4.1.4 ULP 統合システム Place & Play 化評価メソッド(その1)

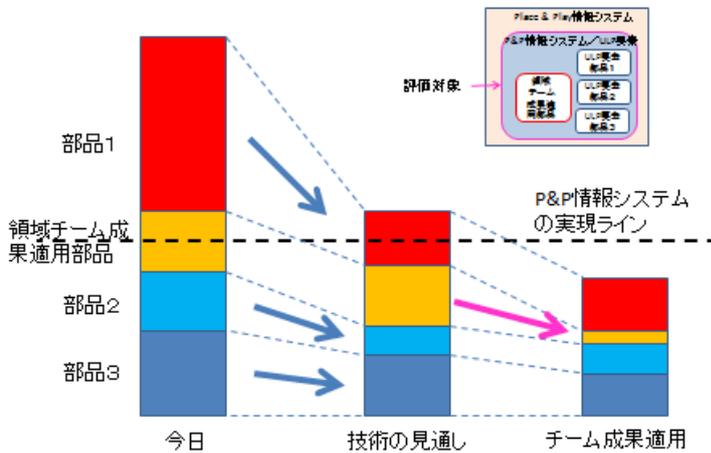


図 4.1.5 ULP 統合システム Place & Play 化評価メソッド(その2)

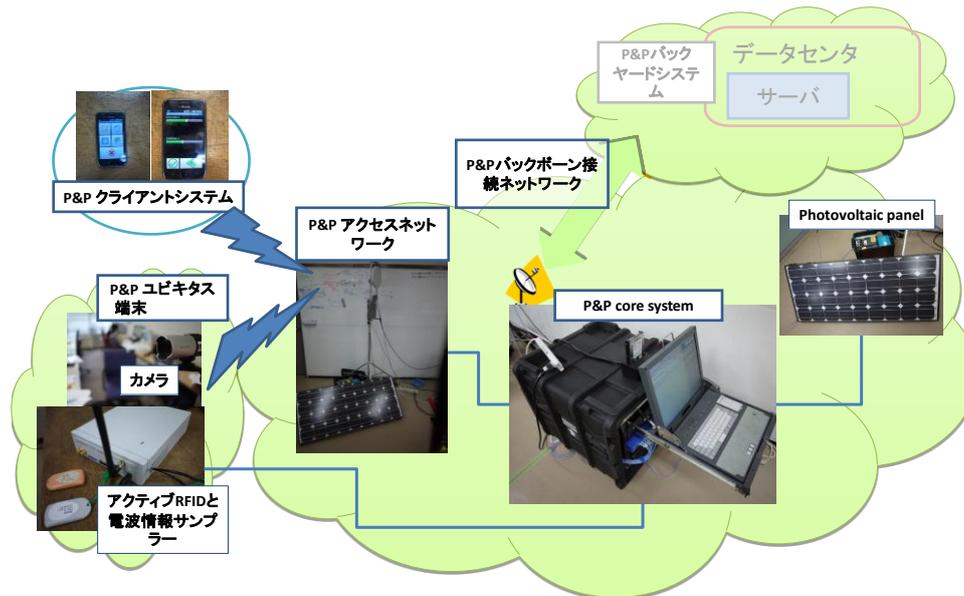
(iii-3) ULP 統合システムデモ版の開発と公開デモの実施

ULP 領域成果のインパクトを示すために、ULP 統合システムデモ版を開発した。デモ版は、以下で構成することとした。

- (a) 現状技術で構成できるシステム(Before 版)： ユーザに見える機能を説明し、かつ、ULP 領域成果適用の必要性を示す。
- (b) ULP 領域成果を適用して構成されるシステム(After-Ultimate 版)： ULP 領域成果をシステムに組み込んで機能させるには技術的成熟期間が必要である場合が多いので、Before 版が提示する課題を解決するイメージを表現するモックアップなどになる。
- (c) After-Ultimate 版が ULP 領域成果で実現できることを要素技術デモやプロトタイプで説明するデモ(After-Prototype 版)
デモ版は、2011年8月の公開デモに向けて開発し、2012年11月の公開デモに向けてバージョンアップした。

2011年の公開デモでは、ULP 統合サブシステムの必要性と機能的役割を統合システム全体の中で理解できるように、BoP 地域の農民を支援する ICT システムとして Before 版を構築し、一部サブシステムについて After-Prototype 版を展示した。ICT 使用目的を農業生産性向上と設定し、そ

れに必要な ULP 統合システムサブシステムの具体例を設計した。図 4.1.6 に構築した ULP 統合システム Before 版を示す。構成要素は次の通りである。P&P コアシステムには、それまでに開発してきた P&P インターネットシステム及び P&P ユビキタスネットワークシステムソフトウェアを搭載し、サービス機能コンセプトをデモした。また、BoP 地域農民の ICT ニーズのうち、農作物生産と販売の効率化による農業生産性向上のデモシナリオを作成し、これを動的にデモするための農業支援システムを開発した。さらに、P&P コアシステム Before 版の P&P 動作に必要な太陽電池電源を見積もるための基礎データとして、P&P コアシステム構成部品の消費電力を測定し、67 m²もの太陽電池パネルが必要であることを見積もって、領域成果適用による ULP 化の必要性をデモにおいて表現した。



8

図 4.1.6 ULP 統合システム Before 版

2012 年の公開デモ用には、下記の開発を実施した。

- (a) Before 版の強化：農業支援 ICT システムは 2011 年 8 月のシステムを基礎に、一般的なインターネット応用による生産性向上と、ユビキタスネットワーク応用例として圃場センシングによる科学的作物育成支援機能を強化した。また、このデモの根拠となる P&P コアシステムのサブシステムである、P&P インターネットシステム及び P&P ユビキタスネットワークシステムの基本機能及び研究成果を説明できるデモシステムを構築した。また、P&P コアシステムが先進国においても有効な例として、P&P ユビキタスネットワークシステムが蓄積する電波空間情報ログの信号解析により、被災地における安否不明者探索に応用するデモも構築した。
- (b) After-Prototype 版の構築：他チームの After-Prototype 版デモが成果の実現性をより強く表現できるように、中村・天野・黒田チーム(超低電力システム LSI を用いる Linux サーバ)および前田チーム(グリッド型データセンタ)との統合デモシステムを構築した。前者の統合デモでは、Geysler チップで動作する Linux サーバに Web サーバを搭載して外部からアクセスするシステムを構築した。後者の統合デモでは、グリッド型データセンタの Web サーバに対して P&P コアシステムの要素である Web クローラでアクセスして負荷を変動させ、グリッド型データセンタの省電力化機能が動作することを示す。また、NTT グループが開発した ULP RF タグのエミュレータを開発し、P&P ユビキタスネットワークシステムが、ULP RF タグの周波数変動に耐えて信号を受信する統合デモを構築した。
- (c) After-Ultimate 版の作成：各チーム成果の適用効果を表示する実用化イメージを表示するモックアップを各チームと連携して作成した。

(2)研究成果の今後期待される展開

(a) BoP のための ICT インフラ開発と提供

世界のエネルギー消費の低減、世界経済の持続的発展にとって、BoP、特に農村への ICT 普及がもたらす効果は大きいと期待される。BoP への関心は本研究で着目した当時と比べて急激に高まりつつあるが、中長期的研究開発を伴って課題解決していこうとする動きは顕在化していない。本研究では、記憶素子やインターネットの指数関数的成長を活用し、中長期的に P&P インターネットを実現、成長させるために取り組むべき技術課題と解決アプローチを示すことができた。また、P&P インターネットの機能はスマートフォンを中心とする端末高度化の流れにも合致しており、先進国ユーザにも有益なサービスを提供できる。バングラデシュ現地調査により P&P インターネットに対するニーズを確認した結果、九州大学、バングラデシュの NPO である Grameen Communications との共同研究契約を締結準備中である。適切なファンド等が得られれば研究開発を継続することで BoP に ICT インフラを普及させる流れを生み出し、BoP のみならず我が国の ICT 産業を強化することが期待される。

(b) ユビキタスネットワークシステム技術による ULP ユビキタス端末 LSI 産業とネットワーク産業の相補的発展

LSI 化された自立給電型の ULP RF タグ・センサは、これまでに対象にできなかった市場に向けて半導体産業を発展させる可能性がある。そのためには、ULP RF タグ・センサの低性能な通信機能を補償するネットワークング技術が必要であり、本研究は解決アプローチを具体化することに成功した。本研究のアプローチはインターネットにとっては超広帯域アプリケーションと捉えることもでき、高速大容量化が継続するインターネットにとって重要な応用領域に成長する可能性がある。さらには、ポストインターネットとして成長する可能性もあり、ネットワーク産業構造を変革して、我が国のネットワーク産業を強化する機会を提供する可能性がある。

4.2 フルワイヤレス端末および極低ビットイベント表現の研究開発 (NTT グループ)

(1) 研究実施内容及び成果

① 研究のねらい

市川グループが構築するユビキタス環境知能統合システムのサブシステムであり、生活空間のすべてのモノをネットワークに接続することを可能にするユビキタス端末およびそれらによってセンシングされる情報をアプリケーションに使える情報に翻訳するミドルウェア技術の開発をねらいとする。これらの技術は他の ULP 領域プロジェクトにおいては取り込まれていない技術であり、統合システムがユーザに見える機能を見せるための要素技術である。

② 研究実施方法

生活空間のすべてのモノをネットワーク接続可能にするために、ユビキタスセンサ端末のフルワイヤレス化(充電、電池交換不要)、超小型・薄型化を目標とし、以下の技術を研究開発することとした。

- エネルギー収穫による μW 以下の発電能力を前提とした、ナノ W 級の極低消費電力ワイヤレス回路技術
- 生活空間での常時エネルギー収穫を可能とする微小・低周波振動 MEMS エネルギー変換技術

上記のユビキタスセンサ端末によるセンシング情報をアプリケーションに使える情報に翻訳する技術では、センサ端末が、センシング対象、センシング頻度、通信頻度が限定される、極低ビットセンサ端末であることを念頭に、実世界イベントを単語レベルで検索できる技術を目指して下記の研究開発を行うこととした。

- 極低ビットイベント表現の構築

- 極低消費電力化センサーノードを用いた実証

③ 研究成果(H20 まで)

(i) 極低消費電力ワイヤレス端末・回路技術

キャリア信号を用いない超低電力オールデジタル化広帯域ベースバンド直接伝送方式を、本研究計画で対象とするワイヤレス端末に適用させることを目指し、下記項目を実施した。

(a) H19 年度に試作したオールデジタル化広帯域ベースバンド直接伝送方式の受信システムと市販の振動センサを実装した送信機テスト端末とを用いて、ドア開閉イベントセンシングデモシステムを構成し、独自無線方式を使った実システムによるイベントセンシング動作を確認した。

(b) オールデジタル化広帯域ベースバンド直接伝送方式の送信LSI(図 4.2.1)を試作して、正常動作を確認。マイクロワットレベルの消費電力を確認した。

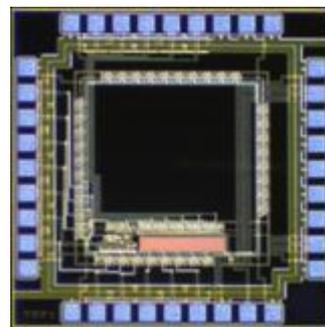


図 4.2.1 試作したLSI

(ii) MEMS デバイス技術: 自然環境に存在する振動に共振する MEMS 発電素子の見通しを確立

身の回りの振動からエネルギーを収穫する振動発電デバイスと、極低電力でモノの動きをセンシングする振動センサをターゲットに、MEMS 技術によるフルワイヤレスセンサノード用の振動デバイスの実現を目標に研究を進めた。H19 年度にて、環境に存在する振動条件から振動発電デバイスに要求される設計仕様を決定し、それを実現するためアスペクト比の大きく異なる対象への厚膜二重露光、金めっきプロセスの可能性を検証した。これらの結果をもとに、H20 年度は、開発プロセスを適用して、バネ部の設計幅 $5\mu\text{m}$ 、設計高さ $25\mu\text{m}$ 、長さ 1 から 5mm、最大可動電極サイズ $5\text{mm}\square$ の 500 倍のアスペクト比の差を持つめっき金からなる振動子を作製した(図 4.2.2)。この振動子について加振器を用いて外部から振動を与え、振動子の動作特性の解析を行った。この結果、作製した振動子のバネの硬さ、振動子の大きさともなって、300Hz から 2kHz での共振現象を確認した。さらに、振動による容量変化から電流が生成される原理を MEMS デバイスにて検証するために、振動子に外部電圧を印加した状態で、実際の環境に近い低い加速度(0.5G)にて MEMS 振動子を振動させた。

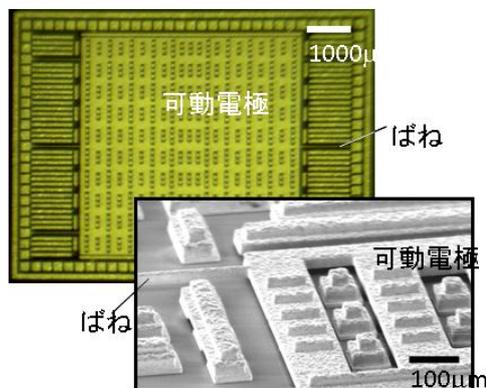


図 4.2.2 作製した振動 MEMS 素子

(iii) 極低ビットイベント表現技術

本研究開発の目的は、1 bit/sec.のセンサー情報を仮定した場合の実世界イベント検索システムの構築(図 4.2.3)を行うことにある。すなわち、極低ビットレートのセンサーノードからのセンサーデータを蓄積しそれを参照することによって、所望のイベントに関連する単語を入力とすることにより過去に起きた出来事(イベント)の詳細情報を表示するシステムの構築である。目標とする検索可能イベントは運動や照度などに関係した一般的表現である 20 種を

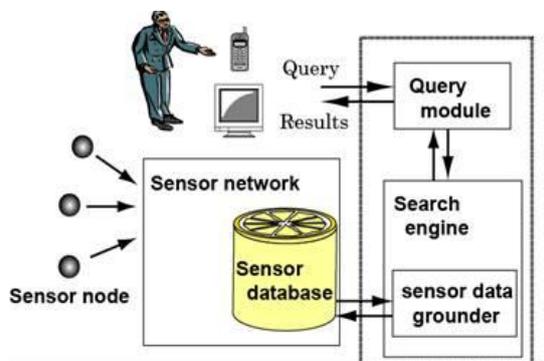


図 4.2.3 実世界イベント検索システム構成

想定する。(一つのイベントは平均して2.0秒から2.2秒であることがこれまでの経験でわかっている。1秒に1bitずつ、加速度と照度の併せて2bitが得られると仮定すると、1イベントあたり $2.0 \times 2 = 4$ bit、あるいは $2.2 \times 2 = 4.4$ bit、すなわち、得られる情報に冗長性がなければ約20種が検出可能であり、また、これが検出限界である)。そのシステム構築の一環として、上記20種のうちの半分程度のイベントについて、イベントごと(かつモノごと)にそのイベントが起きたか否かを判定するためのセンサーデータに対する閾値を設定することをH20年度の目標とした。各イベントについて起きたか否かを判定する閾値を決定するための実験を行い、データをもとにした最適閾値を決定した。具体的には、センサノードを添付したイス、キングファイル、セロハンテープの台、カップ、本、ホチキス、CD、掃除機の8種8物品について、それぞれ、become-greater-in-amount、become-smaller-in-amount、bring-into-different-state、cause-to-move、cause-to-stop、cause-to-be-slowed-down、change-state、change-location、drop-to-lower-place、go-under、not-moveの11種のイベントを実際に起こし、加速度データと照度データを取得した。さらに、それぞれのデータについて、イベントが実際に起きてセンサーデータがノイズレベル以上に変動した区間を抽出し、その区間のデータについて1000 msec.、500 msec.、250 msec.の間隔で加速度値・照度値を拾い上げ、モノごとイベントごとにその最大値と最小値を算出して、それを10等分した値をもとにもとのイベントが起きたか否かを判断するシミュレーションを行い、それぞれについて、precisionとrecallを計算し、最適な閾値を決定した。最適な閾値での、precisionとrecallの平均は、1000msec サンプリングで約49%と85%、500msec.サンプリングで49%、90%、250msec.サンプリングで48%、93%であった。

④ 当初計画では想定されていなかった新たな展開があった場合、その内容と展開状況と得られた成果

H20年度までに、フルワイヤレスセンサ端末の実現性とその低ビットセンサ情報を蓄積し、単語を入力に過去に起きたイベントを検索するシステムの基礎技術が得られた。これにより、目標として設定した環境知能をユビキタスに実現するシステムの実現性にある程度の見通しが得られた。領域プロジェクト成果の適用効果を表現できるULP統合システムの構築に重点を置くため、H21年度以降のNTTグループの研究を停止することとした。

(2)研究成果の今後期待される展開

環境知能は、モノやデキゴトといった「情報化以前の存在」を情報化・コンテンツ化し、誰でもがそれを利用できる社会の創出をビジョンとしている。実世界情報を自由に扱えるプラットフォームを創ることにより、現在の検索技術のさらに先に実世界情報と言う価値ある情報提供する新しいビジネスモデルを提案し、日本がネットワーク産業を先導することが期待できる。またネットワークが知的になることにより、情報弱者をサポートし、デジタルデバイドの解消にも貢献する。さらには、実世界のコンテンツ化という意味では、音声認識、映像認識等、日本が本来得意としてきた信号処理技術との連携も重要であり、日本の強み技術も組み込む形で、実世界情報のコンテンツ化をアピールできる可能性がある。さらに、環境知能をユビキタスに実現するネットワークプラットフォームはポストIPネットワークとなる可能性が高いため、ULP技術の革新と新ICTプラットフォーム構築への先駆けした着手により、米国に先導を許し続けているインターネットに対する破壊的イノベーションとして、日本のICT産業の抜本的な競争力向上につながる戦略を提示できる。

また、フルワイヤレス化技術はセンサノード端末、アクティブタグの超低消費電力化を実現に貢献する。ミューチップ(日立製作所)、フェリカ(ソニー)等、特徴あるパッシブタグ技術・商品化をリードする日本が、アクティブ型タグ、センサノードの分野においてもイニシアティブをとり、ユビキタス産業を牽引する存在になる可能性を高める。また爆発的な数量のセンサノードを前提とした産業を創生するのであれば、その維持に費やされる爆発的なエネルギー消費に対する環境・社会的問題への考察への責任が生じよう。センサ端末のフルワイヤレス化はその必要条件となる可能性をもつ。

4.3 硝酸酸化法を活用したシステム・ディスプレイ(大阪大学 小林グループ)

(1)研究実施内容及び成果

平成 17～22 年度の CREST-ULP 研究では、硝酸酸化 (Nitric Acid Oxidation of Si, NAOS) 法を用いて、ガラス基板上多結晶シリコン薄膜表面に硝酸酸化膜 (膜厚 1.4 nm) を形成してゲートリーク電流を効果的に低減することにより、薄膜トランジスタの CVD-SiO₂ ゲート酸化膜を 80 nm から 8.6nm に薄膜化でき、駆動電圧を 15 V から 1 V に低減することに成功した。この結果、薄膜トランジスタの超低消費電力化 (従来比 1/225) を達成した。また、硝酸酸化の研究の過程で、酸化膜の硝酸による改質 (膜の緻密さと半導体の信頼性向上に寄与する脱水) 効果を発見した。そこで、これらの応用例として、超低消費電力型の硝酸酸化ゲート酸化膜を利用したガラス基板上システム液晶ディスプレイ用ロジック回路の創製、さらには、電源レス・非接触 (SiO₂ 酸化膜で全体を覆う) で読み出す超低消費電力型恒久保存メモリの実現とその耐久性向上を確認する研究を推進した。

(1-1)回路マクロセルの研究開発

INV、BUF、NAND、NOR をはじめとする硝酸酸化法を活用した専用 TFT 用ロジックセルの設計・試作・評価に取り組み、回路セルライブラリの構築を行った。

(1-2)システム回路の研究開発

回路マクロセル試作の評価結果をベースに、システム・ディスプレイの提供可能な機能、システム回路構成の仕様検討を行った。下記システム構成で、従来シリコン (LSI) 上で実現していたディスプレイ・システム機能を提供するランダムロジック回路 (プロセッサ、周辺回路) を、10 年前にガラス基板上に形成した MPU (Z80) を用いて、仮検証を行った。液晶ディスプレイモジュールは既存品を用いた。

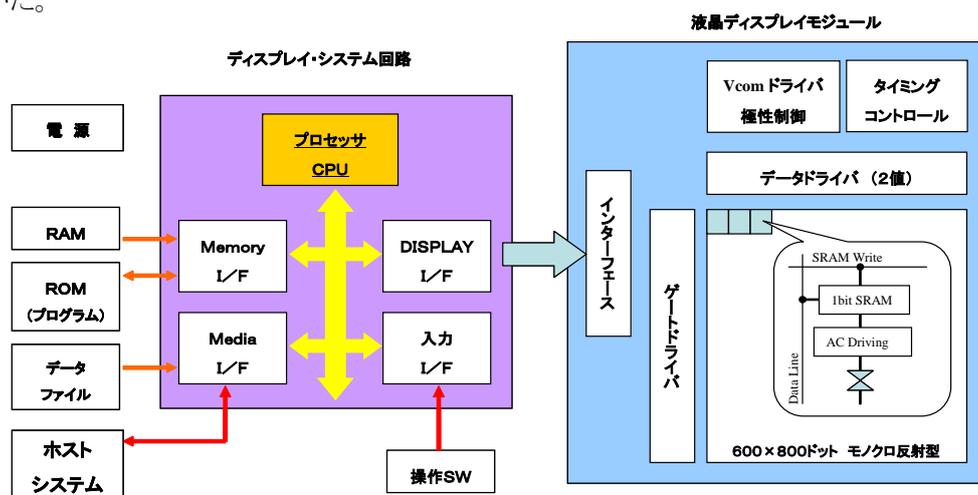


図 4.3.1 作製したシステム・ディスプレイの構成

作製したディスプレイモジュール仕様は、以下の通りである。

- 画面サイズ:5 型反射型白黒
- 解像度:SVGA (600×B/W×800 dots)
- 表示リフレッシュレート:1 Hz
- 駆動方式:画素内メモリにより表示データのトラフィックを低減して消費電力抑制
- Z80 と FPGA で駆動した場合の消費電力を比較

図 4.3.2 に実際に作製したデモ評価機の写真を示す。このように、反射型白黒液晶ディスプレイを作製し、電子ブック使用中の消費電力を測定することに成功した。ガラス基板上に作製した MPU の消費電力が～7.5mW であるのに対し、Si 基板上に作製した FPGA の消費電力は～150mW であり、ガラス基板上に作製した MPU の消費電力は、Si 基板上に作製した FPGA の消費電力の 1/20

であった。このように、ガラス基板上に作製した MPU では、SOI 効果により、消費電力を低コストで大幅に低減できることを定量的に確認した。

また、新たに反射型カラー液晶ディスプレイのデモ評価機を作製した。ディスプレイ・システム機能を提供するランダムロジック回路を、ガラス基板上に形成した MPU(改良型)で駆動し、Si 基板上に形成した FPGA で駆動した場合の消費電力と比較する。設計・作製したデモ評価機の構成を図 4.3.3 に示す。



図 4.3.2 反射型白黒液晶ディスプレイをガラス基板上と FPGA で駆動した時の消費電力を比較するデモ機

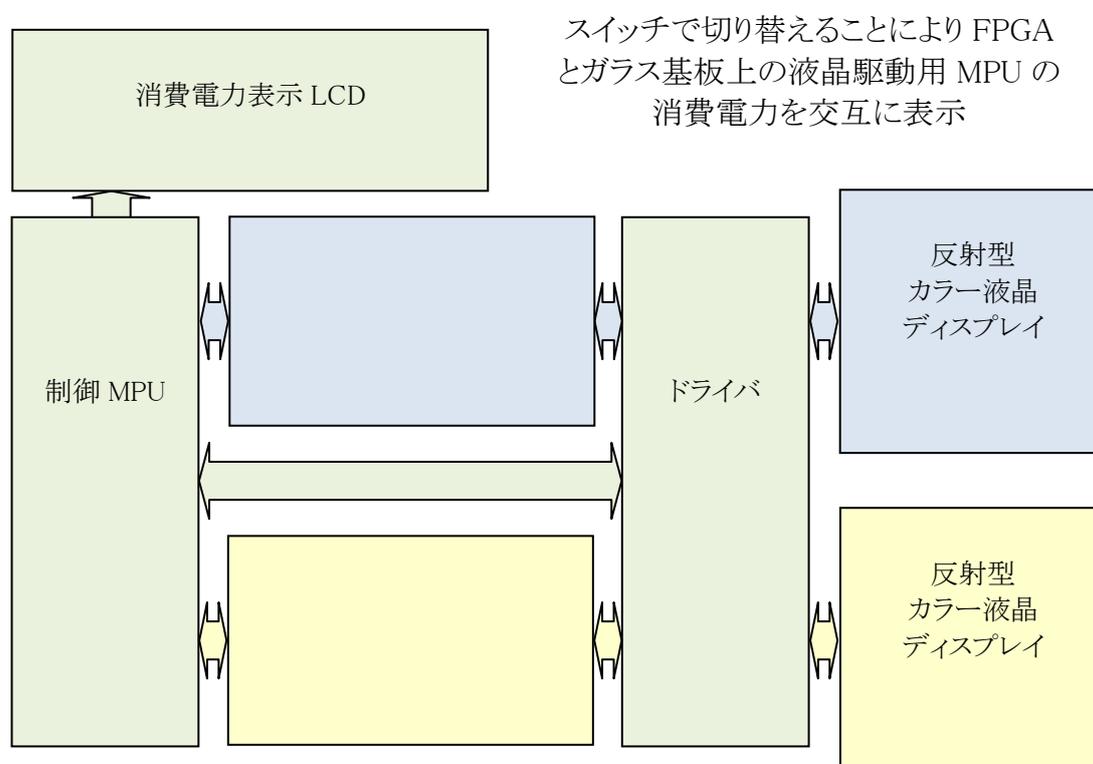
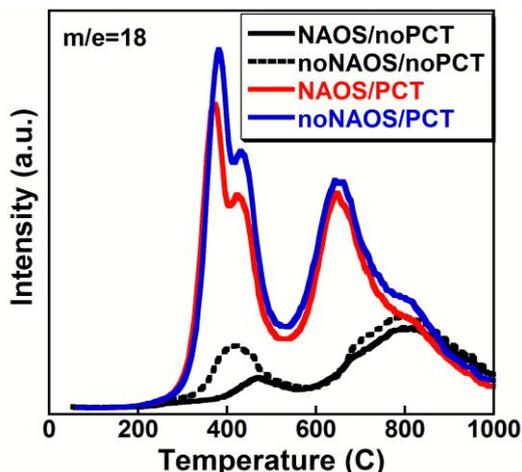


図 4.3.3 反射型カラー液晶ディスプレイ消費電力測定デモ機の構成

(1-3) 恒久保存メモリの開発(長期信頼性薄膜形成技術の開発)

恒久保存メモリの保護膜は、アルミニウムなどの金属配線を含む恒久保存メモリにおいて、寿命を大きく左右する極めて重要な材料である。そこで、小林研で開発し、ゲート酸化膜へ適用して、ゲートリーク電流を大きく低減することに成功した硝酸酸化法を、恒久保存メモリの保護膜に適用した。硝酸酸化は、68wt%の硝酸中 120°Cの低温で 1h 加熱をすることにより行った。耐湿性の評価は、140°C/85%RH の高温・加湿雰囲気中で 96 時間、加速耐湿性試験 (PCT) を行った、高密度プラズマ SiO₂ 保護膜付き Si を、昇温脱離法を用いて吸水量を測定することにより行った。この加速耐湿性試験は、100 年間通常環境で使用した場合と同等の劣化が起こる条件である。また、昇温脱離実験は、超高真空中で試料を 1°C/min の測定し、脱離してきた水分子の量を四重極質量分析器で定量することによって行った。図 4.3.4 に昇温脱離スペクトルの結果を示す。~400°C および 600~800°C におおきな水の脱離ピークが現れた。これらは、過去の報告から、マクロ・ポア・サイトおよ

び原子レベルの酸素欠陥サイトに吸着した水酸基が、構造変化を伴って水分子として再結合脱離したピークに帰属できる。また、水の吸着量は、表面の原子数を $\sim 5 \times 10^{14}$ 個と仮定すると、PCT 無し
の試料で約 10 原子層、PCT 有りの試料で約 30 原子層分の水が HDP-SiO₂ 薄膜中に含まれて
いることになる。特筆すべきは、HDP-SiO₂ 表面を硝酸酸化することにより、HDP-SiO₂ 表面が改質
され、水の吸着量を 10~20%減少させることに成功したことである。



NAOS	PCT	水の脱離量 (分子/cm ²)
有	無	5.2×10^{15}
無	無	6.1×10^{15}
有	有	1.6×10^{16}
無	有	1.8×10^{16}

図 4.3.4 加速耐湿試験を行う前後の HDP-SiO₂/Si(100)および
硝酸酸化改質した HDP-SiO₂/Si(100)基板からの水の脱離スペクトルと水分子の脱離量

(1-4) 恒久保存メモリの回路システムの開発

誘導結合型恒久保存メモリのための回路システムを開発した。慶応義塾大学黒田研究室で開
発される恒久保存メモリの「マスク ROM チップ」(5 mm×5 mm) 及び「無線給電・データ送受信チッ
プ」のデモを行う装置である。切り出されたチップは扱いやすいようにデモ用に専用基板へ裏側か
らワイヤボンドを行う。無線給電・データ送受信チップから出力されるデータは、制御基板にて処理
を行う。

外部からの電源を持たない ROM チップは無線給電・データ送受信チップから無線で電力を供
給され、整流平滑されることで必要な電力を得て電磁誘導方式で無線給電・データ送受信チップ
へ送出する。無線給電・データ送受信チップは受信データをデジタル変換して出力される。

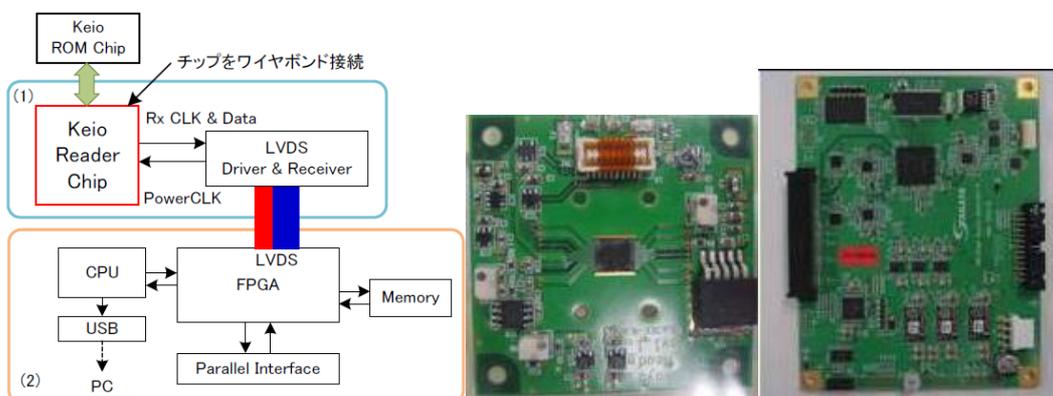


図 4.3.5 恒久保存メモリ回路の構成図と無線給電・データ送受信チップおよび
デジタル回路基板の写真

本機は無線給電・データ送受信チップに必要な電源供給やチップ間通信で出力されるデータを処理するための制御を行い PC にデータを USB 経由で送出する。

その他の主な性能は以下の通りである。

- PowerCLK:240MHz、1.8V
- Rxdata:240Mb/s、1.8V
- Rxclk:240Mb/s、1.8V
- データ蓄積容量:TBD
- USB 規格:USB1.1もしくは USB2.0(Full Speed)
- 電源仕様:+12Vもしくは+24V (20W)

(1-5)デモ機組み上げ

タッチパネルで操作を行い、大きなディスプレイへ映像を映し出せるインターフェースが装備されている。

(2)研究成果の今後期待される展開

ガラス基板上の大型 MPU が実現できれば、高価な SOI を使用せずに、超低消費電力 MPU の実用化が期待できる。(SOI 効果により、1/10~1/100、さらに、硝酸酸化膜利用により、1/10 の消費電力低減)また、将来的にはフレキシブル基板上での MPU に展開し、新たなアプリケーションと市場を開拓でき、日本の産業の発展にも貢献できる。そこで、この試作を通して、解決すべき課題を明確にし、次世代の超低消費電力デバイスを創製する。

恒久保存メモリにおいては、積層型メモリへの展開と、データ送受信チップ一面に ROM チップの配置に対応させてインダクタを設置した高速読出しシステムの開発が期待される。

また、この技術が実現されれば、現在、ハードディスクなどに約 10 年に 1 回行っているデータマイグレーション(移し替え)が不要になる。DVD を数十年保管するための真空チャンバや真空装置も、すぐに読み書きするためのフラッシュメモリも不要になる。さらに、電子で情報を蓄積するデジタルアーカイブは、従来のアナログアーカイブと比較して、一つのデータ欠損で商品価値がなくなるために情報の保管の完全性が求められる上に、データマイグレーションで使用されるメディアのコストが 10 倍かかる「デジタルジレンマ」があるが、マスク ROM を用いることによって不良部分を光学的に確認することにより、この「デジタルジレンマ」を解決できる。

必要とされているコンテンツは、以下の様に多岐に渡り、大きな需要が見込まれる。

- 国立国会図書館の全蔵書のデジタルアーカイブ化
- 市区町村で管理されている全戸籍原本のデジタル保存(総務省)。特に除籍簿については、2010 年 6 月の戸籍法施行規則改正により、80 年の保存期間が 150 年の保存期間に延長されているために、この種の記録メディアが必要。
- ハリウッド映画会社の所蔵映画フィルムのデジタルアーカイブ化
- 美術館や博物館の所蔵品および世界遺産などの所蔵品の高精細デジタルアーカイブ化(各文化事業団)
- その他にも、ヨーロッパ電子図書館のデジタルアーカイブ、グーグルデータセンターのサーバー、公文書(内閣府)、音楽資料、郷土資料、震災記録、脚本などの非出版物など

4.4 BoP 地域の IT 環境を革新するゼロ電力・メンテナンスフリー大容量ネットワークシステム(名古屋大学 佐藤グループ)

(1)研究実施内容及び成果

BoP 地域のように電力基盤、交通基盤が未整備であり、通信技術者も十分に確保できない地域において、分散配置された無線基地局やデータセンタを接続する大容量通信網を構築するには、消費電力の最小化とメンテナンスフリー化の達成が望まれる。これを実現する光ネットワークにおいて、任意の入出力ファイバ、任意の波長パスとノードの電気装置(ルータ、電気クロスコネクタ装置

等)とをフレキシブルに接続することが必要である。これを実現する上でキーとなる、集積化光適応フィルタ回路のチップを試作し、伝送実験によりその特性を検証した。

上記を達成するため従来は大規模なマトリクススイッチを用いた構成が検討されていたが、スイッチ規模が大きく実用的でない。そこで本研究では drop する光信号を段階的に選択する多段選択型チューナブルフィルタを考案し、コンパクトなデバイス構成で光パスの drop を実現した。本研究で提案した drop 方式、並びに達成されたスイッチ規模削減効果を図 4.4.1 に示す。提案チューナブルフィルタの構成は複数あるが、本研究では光信号の分波に 100GHz 間隔の波長群を分波する為の新機能 AWG (Arrayed Wavelength Grating) を使用して、2段階で信号を抽出するチューナブルフィルタを構成した。信号を選択するためのスイッチにはタップ型 8×1 TOSW (Thermo Optic Switch)を使用した。抽出したスペクトルのピーク値におけるロスが 12.0 [dB]であった。また、ロスが最大となるのは 191.7 [THz]を抽出した場合の 14.9 [dB]であった。全チャンネルを通じたロスの変動を 3 [dB] 未満に抑えることができ、所望の波長抽出機能が実現できた。また、伝送特性評価実験を行い、良好な伝送特性を確認し、本提案構成の有効性を実証した。

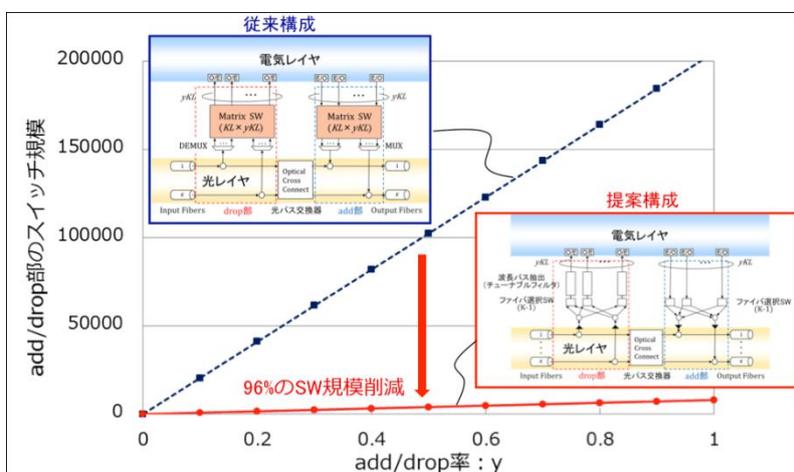


図 4.4.1 提案 drop 方式並びに達成されるスイッチ規模削減効果

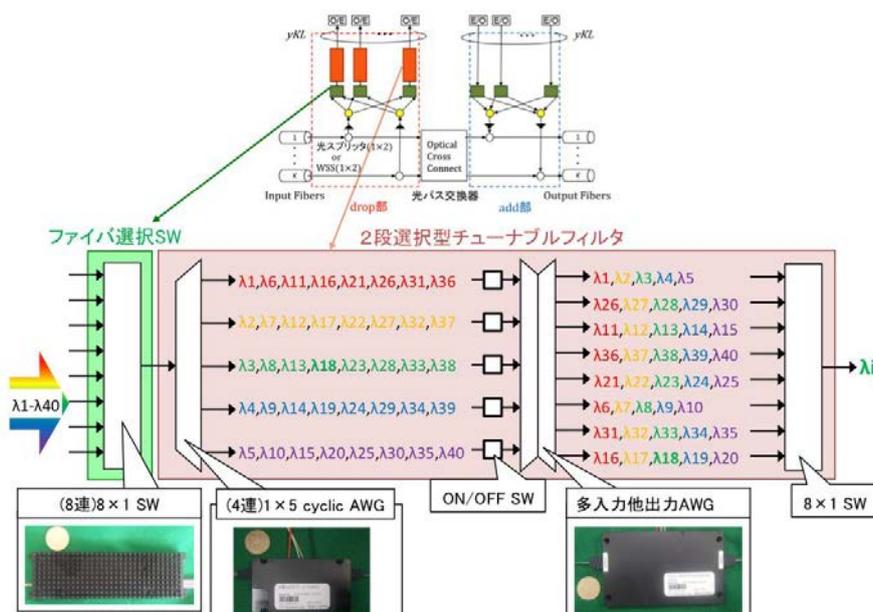


図 4.4.2 2段階選択型チューナブルフィルタプロトタイプ構成

また、さらに、上記構成で使用している AWG の有するルーティング特性を利用して、スイッチ規模のさらなる削減が可能であることを見いだした。図 4.4.3 に 9x9 と 10x10 のサイクリック AWG を用いて構成したチューナブルフィルタの構成を説明する。

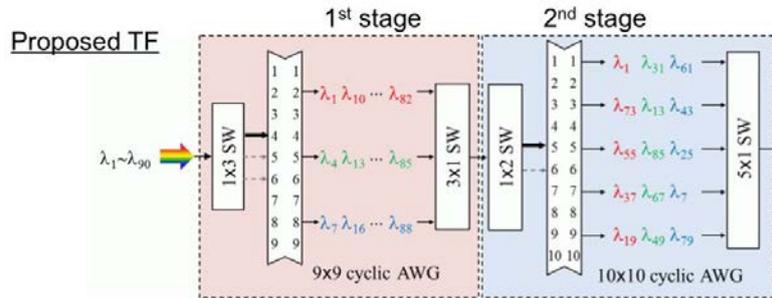


図 4.4.3 AWG 波長ルーティングを利用したチューナブルフィルタの構成

図 4.4.2 に示した提案構成と比較した図 4.3.3 の新構成のチューナブルフィルタのスイッチ規模削減効果を図 4.4.4 に示す。

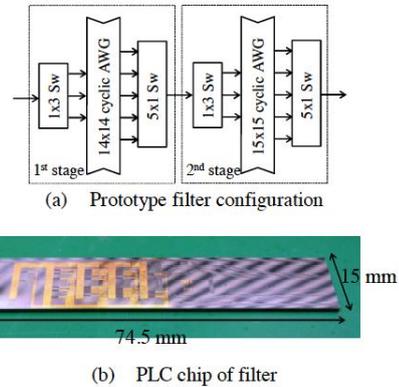
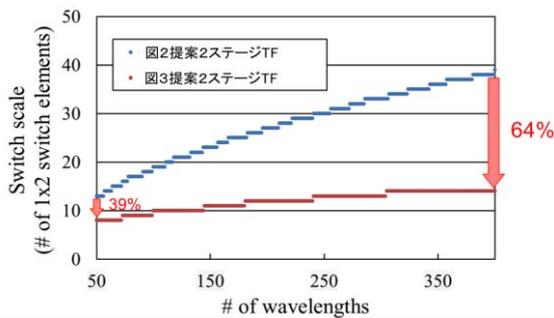


図 4.4.4 AWG 波長ルーティングを利用することによる更なるスイッチ規模の削減

図 4.4.5 試作 PLC チューナブルフィルタ

新提案構成を用いて、選択波長数を 192 チャンネル(波長間隔, $\Delta=25$ GHz)に拡大したチューナブルフィルタを、PLC を用いて試作した。試作したフィルタの構成並びにチップの写真を図 4.4.5 に示す。本回路では、14x14 と 15x15 のサイクリック AWG と 1x3 並びに 1x5 スイッチ各々 2 個が $15 \times 74.5 \text{ mm}^2$ のチップ上に集積化されている。ITU-T 25 GHz 間隔グリッド上の損失は、平均 10.1 dB、最大値で 13.4 dB であった。パスバンドのグリッドからのずれの最大値は 0.027 nm (3.3 GHz) と良好な特性が確認された。

(2)研究成果の今後期待される展開

通信網の低消費電力化において、波長によるルーティングを最大限利用することが、インパクトが大きい重要な方策である。しかしながら現状のネットワークにおいては、波長ルーティングの利用は限定的なものに留まっている。その大きな理由として、光クロスコネクタ(アドドロップマルチプレクサ)において光信号のアド・ドロップが自動で出来ず、フレキシビリティが実現されていないこと、スイッチの大規模化が達成されていないことが有る。本研究課題では、前者を解決するためのチューナブルフィルタの実現を目指し、これまでに無い新しい構成に基づくチューナブルフィルタを提案し、試作によりその特性を確認した。今後、装置への実装を含めて研究を進展させる予定である。これらの技術開発により、将来的なネットワークの電力消費を大幅に削減する為の基本技術が実現されることになる。尚、本研究に関する成果に関連して、電子情報通信学会東海支部学生研究奨励賞並びに IEEE 名古屋支部学生奨励賞を受賞している。

4.5 ULP 統合システム向け超低電力システム LSI の実証評価(東京大学 中村グループ)

(1)研究実施内容及び成果

本グループは、天野グループの「ULP統合システム向け超低電力システムLSIの開発の研究」と連携をとり、回路実装、アーキテクチャ・コンパイラ、システムソフトウェアの各階層が真に連携・協調することで革新的な電源制御を行う2つのVLSIチップとして、MIPS互換マイクロプロセッサGeysertと、電力効率指向アクセラレータCMA(Cool Mega Array)の開発、および、それらを3次元実装するシステムLSIを開発した。本グループの成果は、このプラットフォーム上で動作する、低電力効果を最大化するコンパイラ、OSなどの基本ソフトウェア、統合評価環境、の開発を行うとともに、統合システムと連携可能なデモシステムの構築を行った点である。また、リアルタイム処理中心の組込みシステムへの適用、ならびにAndroidのような携帯端末への適用についても検討を行った。

1. 統合評価環境の構築:

対象となる3次元実装システムLSIの実行時電力と性能を評価できる評価環境を構築した。この評価環境は、各階層の設計が電力削減に寄与する効果を、OS およびアプリケーションプログラム実行中にオンラインかつリアルタイムで詳細に採取可能とすることで実現されている。この方針を採用することで、評価環境で採取される情報をもとに、理想的な電源制御が行われた場合の電力効率の期待値と、開発した基本ソフトウェアによる電源制御の差が生じる原因を分析するが可能となり、本方式の有効性を明らかにすることができる。本研究の評価に用いるプラットフォームは、汎用マイクロプロセッサ Geysertと省電力アクセラレータCMAが3次元ワイヤレス接続されるシステムLSIである。そのため、次の機能を持つボードを作成した。評価基板を図 4.5.1 に示す。

(1)ワイヤレス積層したチップを主記憶、入出力装置と接続し、電圧電流を測定できる評価基板:

評価基板上に積層チップだけでなく、Geysert CPU 単体での稼働、あるいは Geysert CPU とアクセラレータCMAの二つを実装し有線結合しての動作が可能な設計となっている。論理モデル上は同一機能を維持しながら、ワイヤレス、有線などの結合方式ごとにオンラインで電力測定できる評価環境とした。評価基板上の電圧電流計測、電力制御は OS からオンラインかつリアルタイムに行える。この機能を用いて各種結合方式を比較評価することができる。

(2)Linux および組込み OS で検証できる計算機システムの実現と評価:

(1)の評価基板は、コネクタを通じて市販の FPGA 基板と接続できる。昨年度までは、市販の FPGA 基板上で Geysert および CMA アクセラレータをエミュレーションすることで基本データの収集と OS や応用プログラムのテストとデバッグを行った。今年度は、昨年度まで FPGA 上に実装されていた CPU コアやアクセラレータコアを実チップとし、主記憶装置、入出力装置をそのまま利用することで、ソフトウェアの変更なしに、実チップを用いてソフトウェアを実行することが可能となり、Linux および組込み OS で動作する各種ベンチマークにより実チップを用いた場合のデータを採取可能となった。

(3)各種性能評価モニタの実装:

計算機システムの定量的評価では、各種性能評価モニタによる計測データが必要不可欠である。実チップの実装では、天野グループの成果としてリークモニタを Geysert CPU にオンチップで搭載しており、ソフトウェアからの利用方式についてその有用性を確認できた。オンチップには、リークモニタの他、CPU 内部でしか入手できない情報、具体的にはキャッシュおよび TLB のヒットとミスのカウンタを実装しプログラム挙動の基本情報を取得し、プログラム挙動と電力の詳細な解析が可能となった。さらに、チップ外に演算器のスリープ情報を出力し、チップ外部でパワーゲーティングの挙動を観測できるようした。このスリープ情報を外部 FPGA でカウントし、OS から利用できるようになっている。

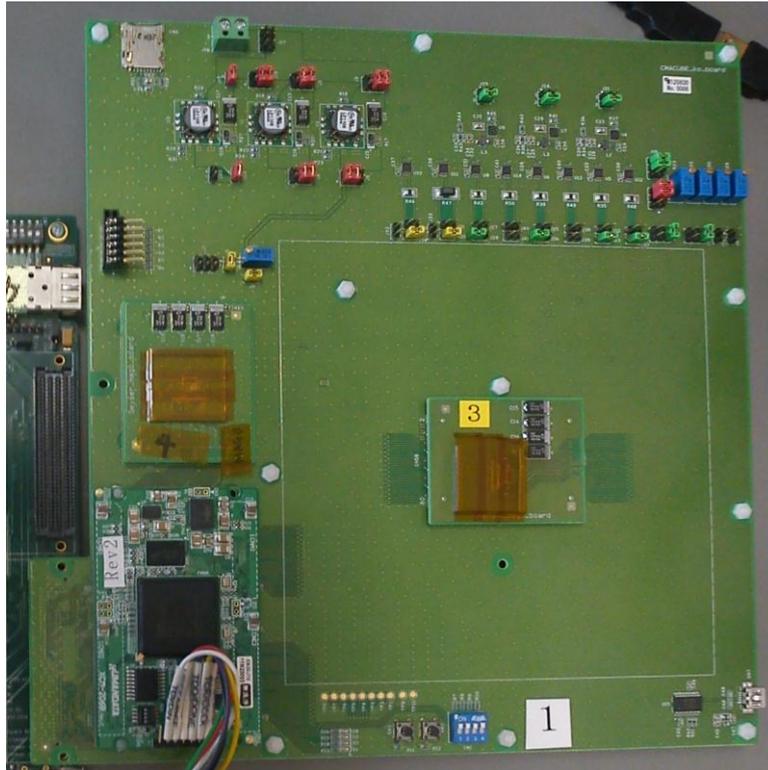


図 4.5.1 評価基板。ベース基板上に、二つのソケットを有し、Geyser CPU、CMA アクセラレータ、3次元実装システム LSI を装着できる。本図は、Geyser CPU(左)と積層基板を装着している。ベース基板上部の電源 IC で電圧電流測定できるほか、電圧も制御できる。左下の基板は主記憶・入出力装置と接続するための FPGA 基板であり、電圧電力計測、電圧を制御する。

2. ワイヤレス 3次元積層による省電力マルチコアアーキテクチャ向けの OS の開発と評価:

システムソフトウェアの研究として、3次元ワイヤレス接続システム LSI 向けの OS の詳細検討と実装を行い、評価した。これまで Geyser プロセッサと電力アクセラレータ CMA の特性を考えた資源管理は行ってきたが、加えてワイヤレス接続による 3次元実装システム LSI 向けとなる。ワイヤレス接続という特徴を活用する高性能かつ省電力の OS の資源管理として、コアへのプログラムの割当て、データレジデント性を向上させるデータ転送、ルータによる転送制御の最適化を行う OS の資源管理を実装し、システム全体で性能・省電力を達成できる方式を研究した。具体的には、次の二つのシステムソフトウェアを実装し、Geyser CPU における細粒度パワーゲーティングの実証、組込み OS と OpenCL ライブラリによる省電力アクセラレータの評価を行った。

(1) Geyser CPU の Linux および組込み OS における評価

細粒度パワーゲーティングを行う Geyser CPU で、Linux と組込み OS を実装した。これらの OS では、ハードウェアで実装されたリークモニタ、パワーゲーティングのカウンタの値を、オンラインで読みとり、OS のアロケータ、プロセススケジューラでパワーゲーティングの戦略を切り替える。パワーゲーティングが的確に作用するように、CPU、アクセラレータ、ワイヤレス結合を制御し、電力最適化を指向する資源管理とすることができた。

(2) OpenCL によるワイヤレスアクセラレータの抽象化・仮想化と組込み OS による資源管理

ワイヤレス結合された CMA については、アクセラレータのオープンな default standard の仕様である OpenCL の仕様により CMA の抽象化を行った。OpenCL とすることで、プログラミングの利便性を得るだけでなく、OS とのインタフェースを規定することで、電力最適化を行える OS の資源管理とすることができる。このような OpenCL ライブラリ的设计と実装を行うと同時に、CMA を仮想化し、

Geysler CPU と CMA アクセラレータが連携するだけでなく、電力性能が最適になるような実行管理を行う軽量でオーバヘッドの少ない組込み OS を実装した。

(3) TCP/IP のサポート

評価環境の入出力として、USB-HDD を接続し、2 次記憶装置を利用可能としたほか、FPGA にイーサネットの IP コアを導入し、TCP/IP ネットワークを利用できるようにした。この結果、統合グループが提案するシステム全体の省電力を行う基盤システムとして連携実現することができた。

3. Geysler と CMA を組み合わせた 3 次元実装システム LSI 向けコード生成技術:

走行時パワーゲーティングを実装した Geysler プロセッサと、多数のプロセッシングエレメントを並列に配置しそれらを低電圧で動作させることでダイナミック電力の削減を目指した電力効率アクセラレータである CMA を組み合わせた 3 次元実装システム LSI において、データレジデントを考慮してできる限り両者間のデータ移動を抑えつつ、各チップの低電力化手法を活用できるコード生成技術に関し、デモシステム上への実装を行った。また、我々がこれまでに開発した、システムソフトウェアと協調し温度に大きく依存する損益分岐時間に適応したコードを動的に選択する手法を、Geysler と CMA を 3 次元実装させる 3 次元実装システム LSI 上への適用を検討した。

4. デモシステムの構築:

最終年度にあたり、以上の各種成果を統合し、展示できる環境を構築した。各種実チップによる成果提示だけでなく、Linux などの実用 OS、アプリケーションプログラムなどにより、その成果を具体的かつ実用レベルで提示できた。特に、1. のハードウェア環境、2. および 3. のソフトウェア環境により、本チームが追及してきた省電力方式の有効性を、アプリケーションプログラム、OS、アーキテクチャ、回路を階層連携して示すことができただけでなく、統合チームへの省電力インターネットサーバのプラットフォームとして提供することができた。

5. リアルタイム細粒度パワーゲーティングの研究:

細粒度パワーゲーティングは、電源断と投入に伴うオーバヘッドが存在し、電源断と投入に伴う損益分岐の時間を考慮することは重要である。電力的には、損益分岐の時間を守るようにスリープを行えば、電力効果を高めることができるが、プログラムの実行時間としては不利になる。本研究では、OS においてデッドラインを守りながら省電力を最適化するリアルタイムの省電力方式を検討した。具体的にはタスクのデッドラインを守りながら、細粒度パワーゲーティングを行って電力的に有利になるようにスリープを行う組込み OS のリアルタイムスケジューリングアルゴリズムを考案し、組込み OS に実装した。

6. Android カーネルの移植:

開発したハードウェアプラットフォームは、サーバだけではなく、クライアント側、特に代表的な組込みシステムである携帯端末への適用も可能であり効果は大きいと考えられる。そこで、Geysler に Android カーネルと Dalvik VM の移植を試みた。既に Android カーネルの移植は完了し、シェルによる CUI (Character User Interface) での動作を確認している。Dalvik VM についてはまだ移植作業中であるが、携帯端末における本方式の有効性を明らかにする基盤は整った。

(2) 研究成果の今後期待される展開

汎用マイクロプロセッサ上で稼働する Linux からアクセラレータを利用することで高い電力性能を達成する方式は、学術上の研究としても、実用的側面からも有望な方式である。そのためのプラットフォームを提供できた点は今後のシステムソフトウェア研究の発展に大きく寄与できると期待される。なお、本プロジェクトで作成した Geysler プロセッサについては、Linux も動作する水準の RTL のコード、それから Linux のカーネルのソースコードが得られている。MIPS の知的財産の問題を除けば、本ソースコード類は、日本のアーキテクチャ、計算機システム研究の研究素材として十分利用可能な水準に到達している。また、リアルタイム処理中心の組込みシステムと同時に、Android の

ような携帯端末においても本方式を適用し、評価できる基盤が整った。

4.6 ULP 統合システム向け超低電力システムLSIの開発および恒久保存メモリの研究開発(慶応大学 天野グループ)

4.6.1 低消費電力ヘテロジーニアスマルチコアシステムの開発(慶應義塾大学 天野グループ)

(1)研究実施内容及び成果

低消費電力で高い性能を実現するためのアーキテクチャの中で、低消費電力のマイクロプロセッサに、アクセラレータを組み合わせたヘテロジーニアスマルチコアシステムは最も有望であり、各所で研究開発が進んでいる。我々の研究グループは、以下の特徴により、他の試みとは全く異なるシステムの実現を目指している。

1. 誘導結合によるチップ間無線通信を利用した、低電力で柔軟なマルチコアシステムの実現。

マルチコアシステムは、単一チップで実現する場合、高い性能を目指してコア数を増加するとチップサイズが大きくなり、コスト、電力の点で不利である。また、アクセラレータは目的用途によって最適なアーキテクチャ、サイズが異なる。目的用途に応じて必要な性能を最小のエネルギーで実現するためには、用途毎に、アクセラレータの種類と個数を変更できるシステムが望ましい。誘導結合によりワイヤレスチップ間無線を用いることで、基板くみ上げ時に自由に構成を変更可能なヘテロジーニアスマルチコアシステムが実現できる。このためには、誘導結合を用いてチップを重ねるだけでネットワークを構築できる新しい NoC(Network on Chip)アーキテクチャが重要である。本研究では、バブルフロー制御を用いて、結合網の形態によらずに自由にネットワークを構築できる手法を提案した。提案したネットワークは、実際のチップ上に実装し、部分的ではあるがその動作を確認した。さらに、このネットワークにおける低電力手法を検討した。誘導結合を用いたチップ間無線通信技術については黒田グループと連携している。

2. 組み合わせ回路を用いた大規模なプロセッサアレイを用いたアクセラレータアーキテクチャの提案。

アクセラレータアーキテクチャは、多数のプロセッサを用いて並列処理を行うことで、マルチメディア処理、画像処理など並列性の高いアプリケーションを比較的低いエネルギーで高速実行する。従来、SIMD 型アーキテクチャ、動的リコンフィギュラブルプロセッサなどの粗粒度アーキテクチャが用いられてきたが、いずれも途中結果のデータの格納用のレジスタ、再構成や命令の分配、大規模なクロックツリーなどで大きな電力を消費してきた。これに対して我々は、組み合わせ回路のみで大規模なプロセッサアレイを構成し、入出力のデータの割り当てをマイクロコントローラによって柔軟に行う仕組みをもったアクセラレータアーキテクチャ CMA(Cool Mega Array)を提案した。CMA は、プロセッサアレイは中間データの格納なしに、組み合わせ回路を用いて大規模なデータパス上で演算を行う。演算と、次の入力データのデータメモリからの読み出し、前回の結果の格納はパイプライン処理によって実行される。アレイ上の演算がデータメモリの読み書きよりも高速な場合は、アレイの電圧のみを下げることで、エネルギー効率を上げる。アレイの処理が遅い場合は、Wave Pipeline を用いてエネルギー効率を改善することができる。CMA は現在発表されたアクセラレータの中では最も高いエネルギー効率を実現することができる。

3. 細粒度パワーゲーティングとリークモニタを用いた CPU による統合制御

最近のプロセスでは漏れ電流の値が大きくなり、バッテリー駆動のシステムにおいて、この低減は重要な課題である。リーク電力を減らす方法のひとつにパワーゲーティングがある。この手法はすでにバッテリー駆動の製品に利用されているが、従来の方法はチップの大きな領域を長時間 ON/OFF にする粗粒度方式であった。これに対して我々の提案するプロセッサの演算装置は常時 OFF になっており、命令を解読したときに高速に電源を ON にし、実行後速やかに OFF にすることで、細粒度で電源を制御する。この方法に問題があり、ON/OFF を頻繁に行いすぎると場合によっては ON/OFF のためのエネルギーが、OFF にして減らすことのできるエネルギーを上回ってしまう。しかもこの条件はシステムの温度によって変化する。そこで、ワイヤレス積層するアクセラレータにリ

ークモニタを装備し、この温度に応じて、ON/OFFのポリシー、CMAのPEアレイの電圧などを制御する。細粒度パワーゲーティングに関しては宇佐美グループとの共同研究であり、ソフトウェアによる電力制御は並木グループ、中村グループとの共同研究である。この研究により世界初の細粒度パワーゲーティングを装備したプロセッサ Geyser の開発に成功し、今年度はさらに OFF 時のリーク電力を抑えた方式のチップを開発した。

(2)研究成果の今後期待される展開

誘導結合を用いたチップ間通信の利用技術の確立、チップを重ねただけで、ネットワークを構築可能なアーキテクチャ技術の確立は、ヘテロジーニアスマルチコアシステム以外にも、3次元SiP(System-in-Package)技術としての波及効果は大きい。この手法はカード型のビルディングブロック方式のシステム構成技術につながり、現在の半導体チップの利用に大きな変化をもたらす可能性がある。さらにチップの再利用技術にもつながる。

4.6.2 恒久保存メモリーデジタルロゼッタストーンの開発(慶應義塾大学 黒田グループ)

(1)研究実施内容及び成果

恒久保存メモリー、デジタルロゼッタストーンの開発を行った。マスク ROM を搭載したシリコンチップへの給電と通信に磁界結合を用いて非接触化することで、シリコンチップを SiO₂ もしくは SiN 等の非反応性の膜で完全密封する。これにより、マスク ROM の保存データの寿命を数 100 年から千年まで延長可能となり、恒久保存メモリーが実現できる。

本研究で、このコンセプトを実証するために、実際にマスク ROM、ROM データ読み出し用磁気結合データ送信器、ROM およびデータ送信器への給電用磁気結合電力受信器を搭載したシリコンチップを開発した。

データ読み出し用リーダチップから、誘導結合を介して ROM チップに非接触給電する。ROM チップには、電源供給を高速・高精度に検出するための電源モニタリング回路を搭載しており、ROM の電源が十分に安定したところで回路をリセットする。また、同時に給電用信号からクロックを再生し、リセット後の ROM 回路にこの再生クロックを入力することで、メモリアドレスカウンタが起動して ROM データを順次読み出すことができる。バースト転送生成用デジタルデータ多重回路を搭載し、ROM から出力されるパラレルデータをバーストデータに多重化し、高速にデータを読み出す。高速バーストデータは、誘導結合送受信器を介して、ROM チップからリーダチップへとデータを転送する。バーストデータ生成に使用した高速クロックも同じ誘導結合送受信器を用いて、データに並走してリーダチップへと転送し、この並走クロックによってデータの逆多重化を行う。非接触給電により電源のゆらぎが大きくかつデータとクロックのタイミングのゆらぎの大きいシステムであっても、データとクロックを同じ誘導結合送受信器で並走転送することで、高速かつ高信頼にデータの逆多重化が可能である。

試作した ROM チップとリーダチップを評価基板上に実装し、ROM チップへの非接触給電、ROM チップからの非接触データ読み出しまでの正常動作を確認した。大阪大学の小林グループと連携して、ROM チップ完全密封用の保護膜形成技術の検討と、試作チップを用いた実際の恒久保存メモリー読み出し装置に近いプロトタイプの開発を行った。



①起動



②トレイを開ける



③恒久保存メモリディスクをセットする



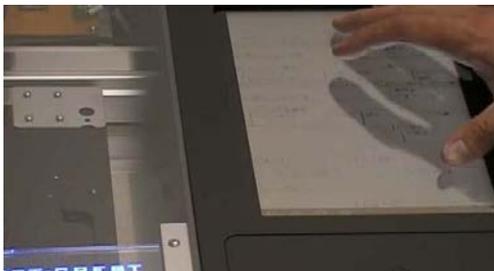
④ROM選択→無線給電・データ受信



⑤データリストからデータを選択



⑥動画表示

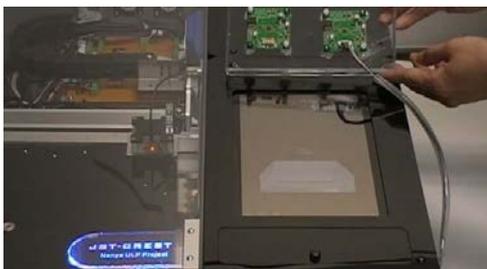


⑦静止画表示(公文書)



⑧静止画表示(絵画)

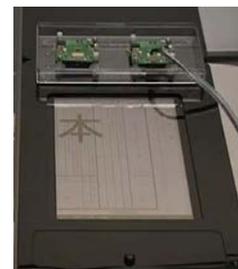
図 4.1.10 恒久保存メモリデモ機(共振型)



①起動



②動画表示



③静止画表示

図 4.1.11 恒久保存メモリデモ機(誘導型)

(2)研究成果の今後期待される展開

大容量のデータを保存するために、シリコン全体へのデータ書き込みを行い、かつ複数のウェハを積層して、大容量の恒久保存メモリ実現への発展が期待される。大容量メモリの製造歩留まりを考慮して、書き込みデータの形式や誤り訂正符号化等の検討を行うことでさらなる長期信頼性を得ることができる。また、積層ウェハへの選択的なアクセスを行うための、非接触給電・通信技術の検討が必要である。さらに、大容量データの高速読み出しのための多チャンネル並列アクセス技術の開発が今後期待される。

4.6.3 低リーク電力用パワーゲーティング、リークモニタの研究(芝浦工業大学 宇佐美グループ)

(1)研究実施内容及び成果

天野グループが実施する、細粒度パワーゲーティングとリークモニタを用いたCPUによる統合制御をチップレベルで具体的に実現するために、当グループでは、パワーゲーティングおよびリークモニタの回路技術、実装技術の研究を行った。とくに、パワーゲーティングで低リーク電力を達成する上で、電源遮断に用いる素子(パワースイッチ・トランジスタ)と遮断対象回路の接続方式、および、パワースイッチ・トランジスタの基板電圧制御方式を、どのように行えば効果的かについて、細粒度パワーゲーティングを装備したプロセッサ Geyser への具体的な適用を通じて、研究を行った。パワースイッチ・トランジスタと遮断対象回路の接続方式については、遮断対象回路の基板部分まで含め一括して接地から切り離す方式を、演算器に適用し、基板部分は遮断対象にしていなかった従来方式に比べ、さらにリーク電力を低減できるようにした。さらに、演算器部分の電源を独立させて外部端子に接続するように実装することにより、試作したチップで、演算器部分だけのリーク電流が測定できるようにした。シミュレーション評価では、従来方式よりも大幅にリーク電力を削減できることが確かめられた。チップが完成し、初期評価を行った結果、シミュレーション値に近いリーク削減効果が、実測で得られていることが分かった。さらに詳細評価を進める。

パワースイッチ・トランジスタの基板電圧制御方式に関する研究では、論理回路と同じ低閾値を使ってパワースイッチ・トランジスタを構成し、スリープ時にパワースイッチ・トランジスタのみに負の基板電圧を印加することで、オフ時のリーク電流をさらに低減化する方式を研究した。プロセッサ Geyser の乗算回路に適用し、DCT、QSORT、JPEGencode のアプリケーションプログラムを実行する場合を想定して、シミュレーション評価した。その結果、とくに低電圧において、従来方式よりも大幅にリークエネルギーを低減できることが分かった。

以上と並行して、環境条件(とくに温度)とともに著しく変化するリーク電流の大きさを動的に検出し、電源遮断機能の有効化/無効化を切り替えるための、リークモニタ回路の研究を行った。具体的には、オペレーティングシステム(OS)で制御可能なオンチップ・リークモニタの回路を研究開発し、プロセッサ Geyser の内部に実装し、チップ試作して、効果を実測する。現在、完成したチップで評価を進めており、室温から高温(85℃)の範囲で、ほぼ期待通りの回路動作が観測されている。今後、電源遮断対象である演算器のリーク電流値との相関について、さらなる詳細評価を行う。

(2)研究成果の今後期待される展開

LSI チップの低電力技術の中で、パワーゲーティング技術は無くてはならない技術として認められてきており、今後ますます技術の高度化が進むと考えられる。そのなかでも、電源遮断を適用する最適な粒度(時間的、空間的)の探求は本質的であり、電源遮断・復帰の制御技術とともに、それを実現する回路・実装技術が成功の鍵を握る。今後、さらなる低電源電圧を使って低消費エネルギー化を図る技術(超低電圧技術)が、重要な技術の方向性として存在するが、そこでは非アクティブ時のリーク電流の遮断技術が従来以上に重要となる。超低電圧 LSI での細粒度パワーゲーティング技術の研究開発が、今後期待される。

§5 成果発表等

(1)原著論文発表 (国内(和文)誌 5件、国際(欧文)誌 34件)

<国内>

(電通大グループ)

A-1. 今田美幸(NTT みらいねっと研究所), 磯村洋(電通大), 川喜田佑介(電通大), 金順暎(NTT みらいねっと研究所), 鈴木悦子(電通大), 市川晴久(電通大), “人とのつながりの強さに着目したプレゼンス表示制御”, 電情報通信学会 Vol. 95-B, No. 10, pp. 253-1263, Oct. 2012.

(高田グループ)

A-2. 立松知紘, 高瀬英希, 曾剛, 川島裕崇, 富山宏之, 高田広章, “実行トレースを用いた組み込みシステムにおけるタスク内 DVFS のためのチェックポイント抽出”, 情報処理学会論文誌, Vol. 52, No. 12, pp. 3729-3744, 2011 年 12 月

(後藤グループ)

(小池グループ)

(NTTグループ)

(小林グループ)

(佐藤グループ)

(中村グループ)

E-1. 小林弘明, 佐藤未来子, 天野英晴, 近藤正章, 中村宏, 並木美太郎, “Linux における細粒度パワーゲーティング制御向けコードの実行時管理機構”, 第 10 回先進的計算基盤システムシンポジウム(SACSIS'12)論文集, pp. 349-356, 2012 年 5 月

(天野グループ)

F-1. 小崎信明, 宇野理恵, 天野英晴, “超低消費粗粒度アクセラレータ CMA の PE アレイアーキテクチャの最適化”, 情報処理学会論文誌コンピュータシステム, 採録決定

F-2. 石井義史, Wheihan Wang, 天野英晴, “VLIW 型プロセッサにおける Mixed Power Gating の研究”, 情報処理学会論文誌コンピュータシステム, 採録決定

<国際>

(電通大グループ)

A-1. H. Ichikawa, M. Shimizu, K. Akabane, “Ubiquitous Networks with Radio Space Extension over Broadband Networks”, Trans. IEICE, Vol. E90-B, No. 12, pp. 3445-3451, 2007.

A-2. H. Ichikawa, M. Shimizu, K. Akabane, O. Ishida, and M. Teramoto, “A Ubiquitous Wireless Network Architecture and Its Impacts on Optical Networks”, Computer Networks, Vol. 52, pp. 1866-1872, 2008.

(高田グループ)

A-3. Hideki Takase, Gang Zeng, Lovic Gauthier, Hirotaka Kawashima, Noritoshi Atsumi, Tomohiro Tatematsu, Yoshitake Kobayashi, Shunitsu Kohara, Takenori Koshiro, Tohru Ishihara, Hiroyuki Tomiyama and Hiroaki Takada, "An Integrated Optimization Framework for Reducing the Energy Consumption of Embedded Real-Time Applications", in Proc. of International Symposium on Low Power Electronics and Design 2011 (ISLPED 2011), pp. 271-276, Fukuoka, Japan, Aug 2011.

A-4. Hideki Takase, Hiroyuki Tomiyama and Hiroaki Takada, "Partitioning and Allocation of Scratch-Pad Memory for Energy Minimization of Priority-Based Preemptive Multi-Task Systems", IEICE Transactions on Fundamentals of Electronics, Communications and Computer Sciences, Vol. E94-A, No. 10, pp. 1954-1964, Oct 2011.

- A-5.Hirotaka Kawashima, Gang Zeng, Hideki Takase and Hiroaki Takada, "Checkpoint Selection for DEPS Framework Based on Quantitative Evaluation of DEPS Profile", in Proc. of The 17th Workshop on Synthesis And System Integration of Mixed Information Technologies (SASIMI 2012), Beppu, Japan, pp. 174-179, Mar 2012.
- A-6.Hirotaka Kawashima, Gang Zeng, Hideki Takase, Masato Edahiro and Hiroaki Takada, "Efficient Algorithms for Extracting Pareto-optimal Hardware Configurations in DEPS Framework", IPSJ Transactions on System LSI Design Methodology, Vol. 5, No. 2, pp. 133-142, Aug 2012.

(後藤グループ)

- A-7.Jiu Xu, Ning Jiang, and Satoshi Goto, "Pedestrian Detection Based on Bidirectional Local Template Patterns", 2012 European Signal Processing Conference (EUSIPCO), Bucharest, Romania, August 27-31, 2012
- A-8.Ning Jiang, Jiu Xu and Satoshi Goto, "Pedestrian Detection Using Gradient Local Binary Patterns" IEICE TRANS. Fundamentals, vol.E95-A, no.8, pp.1280-1287, Aug. 2012.
- A-9.Dajiang Zhou, Gang He, Wei Fei, Zhixiang Chen, Jinjia Zhou, and Satoshi Goto, "A 4320p 60fps H.264/AVC intra-frame encoder chip with 1.41Gbins/s CABAC," Symposium on VLSI Circuits (VLSI), Honolulu, USA, pp. 154-155, June, 2012.
- A-10.Xin Jin and Satoshi Goto, " Hilbert Transform Based Workload Prediction and Dynamic Frequency Scaling for Power Efficient Video Encoding", IEEE Trans. on CAD of Integrated Circuits and Systems. (TCAD), 31(5), PP. 649-661, May, 2012. DOI: 10.1109/ TCAD.2011.2180383.
- A-11.Xin Jin and Satoshi Goto, "A 18.42 Times Faster Video Encoder Based on Retinex Theory", 29th PCS (Picture Coding Symposium) Proc., Poland, May. 7-9, 2012, pp. 473-476.
- A-12.Xuena Bao, Dajiang Zhou, Peilin Liu, and Satoshi Goto, "An Advanced Hierarchical Motion Estimation Scheme with Lossless Frame Recompression and Early Level Termination for Beyond High Definition Video Coding", IEEE Transactions on Multimedia (TMM), 14(2), pp. 237-249, April 2012.

(小池グループ)

(NTTグループ)

- B-1.T. Okadome, Y. Kishino, T. Maekawa, K. Kamei, Y. Yanagisawa, and Y. Sakurai, "The Event search engine", The International Journal of Cognitive Informatics and Natural Intelligence, Vol. 4, Issue 1, 2010.
- B-2.T. Sakata, Y. Okabe, K. Kuwabara, N. Sato, K. Ono, N. Shimoyama, K. Machida, and H. Ishii, "Surface Cleaning of Gold Structure by Annealing during Fabrication of Microelectromechanical System Devices", Japanese Journal of Applied Physics, Vol. 48, 2009.
- B-3.K. Kamei, Y. Yanagisawa, T. Maekawa, Y. Kishino, Y. Sakurai, and T. Okadome, "Incremental knowledge construction for real-world event understanding", The International Journal of Cognitive Informatics and Natural Intelligence, Vol. 4, Issue 1, 2010.
- B-4.M. Ugajin, T. Shimamura, S. Mutoh, and M. Harada, "Design and Performance of a Sub-Nano-Ampere Two-Stage Power Management Circuit in 0.35-um CMOS for Dust-Size Sensor Nodes", IEICE Trans. on Electronics, vol. E94-C, no. 7, 2011.

(小林グループ)

- C-1.Y. Kubota, T. Matsumoto, S.Imai, M. Yamada, H. Tsuji, K. Taniguchi, S.

- Terakawa and H. Kobayashi, "Sub-micrometer ultralow power TFT with 1.8 nm NAOS SiO₂/20 nm CVD SiO₂ gate stack structure", *IEEE Trans. Electron Dev.*, vol. 58, No. 4, pp. 1134-1140, 2011. (DOI: 10.1109/TED.2011.2108657)
- C-2.T. Fukushima, A. Ohnaka, M. Takahashi and H. Kobayashi, "Fabrication of low reflectivity poly-crystalline Si surfaces by structure transfer method", *Electrochem. Solid-State Lett.*, vol. 14, No. 2, pp. B13-15, 2011. (DOI: 10.1149/1.3515990)
- C-3.M. Takahashi, Y. Higashi, S. Ozaki and H. Kobayashi, "Chemical states of copper contaminants on SiO₂ surfaces and their removal by ppm-order HCN aqueous solutions", *J. Electrochem. Soc.*, vol. 158, No. 8, pp. H825-829, 2011. (DOI: 10.1149/1.3599832)
- C-4.T. Matsumoto, Y. Kubota, S. Imai and H. Kobayashi, "Nitric Acid Oxidation to Form a Gate Oxide Layer in Sub-Micrometer TFT", *Electrochem. Soc. Trans.*, vol. 35, No. 4, pp. 217-227, 2011. (DOI: 10.1149/1.3572285)
- C-5.P. Hockicko, P. Bury, P. Sidor, H. Kobayashi, M. Takahashi and T. Yanase, "Analysis of A-DLTS spectra of MOS structures with thin NAOS SiO₂ layers", *Cent. Eur. J. Phys.* Vol. 9, No. 1, pp. 242-249, 2011. (DOI: 10.2478/s11534-010-0038-4)
- C-6.S. Jurecka, H. Kobayashi, W.-B. Kim, M. Takahashi and E. Pincik, "Study of density of interface states in MOS structure with ultrathin NAOS oxide", *Cent. Eur. J. Phys.*, vol. 10, No. 1, pp. 210-217, 2012. (DOI: 10.2478/s11534-011-0092-6)
- C-7.Y. Kubota, T. Matsumoto, H. Tsuji, N. Suzuki, S. Imai and H. Kobayashi, "1.5 V-Operation Ultr-Low Power Circuit of Poly-Si TFTs Fabricated Using Nitric Acid Oxidation of Silicon (NAOS) Method", *IEEE Trans. Electron Devices*, 59 (2012) 385.
- C-8.S. Jurecka, H. Kobayashi, W.-B. Kim, M. Takahashi, E. Pincik, Study of density of interface states in MOS structure with ultrathin NAOS oxide, *Cent. Eur. J. Phys.*, 10 (2012) 210-217.
- C-9.S. Jurecka, H. Kobayashi, M. Takahashi, T. Matsumoto, E. Pincik, Properties of charge states in MOS structure with ultrathin oxide layer, *Appl. Surf. Sci.*, 258 (2012) 8409-8414.
- C-10.E. Pinčík, H. Kobayashi, J. Rusnák, M. Takahashi, M. Mikula, W.-B. Kim, M. Kučera, R. Brunner, S. Jurečka, Passivation of Si-based structures in HCN and KCN solutions, *Appl. Surf. Sci.* 258 (2012) 8397-8405.

(佐藤グループ)

- D-1.R. Hirako, H. Hasegawa, K. Sato, and M. Okuno, and O. Moriwaki, "Compact matrix-switch-based hierarchical optical path cross-connect with colorless waveband add/drop ratio restriction", *IEICE Special Issue on Photonic Network Technologies in Terabit Network Era*, 2011, *IEICE Trans. Commun.*, Vol. E94-B, No. 4, April 2011, pp. 918-927.
- D-2.K. Ishii, S. Mitui, H. Hasegawa, K. Sato, S. Kamei, M. Okuno, and H. Takahashi, "Development of hierarchical optical path cross-connect systems employing wavelength/waveband selective switches", *IEEE/OSA Journal of Optical Communications and Networking*, Vol. 3, Issue 7, pp. 559-567, July 2011.
- D-3.T. Niwa, H. Hasegawa, and K. Sato, "Novel wavelength tunable filter applying multi-stage selection for colorless, directionless, and contentionless ROADMs", *IEICE Electronics Express*, vol. 9, No. 16, August 2012, pp. 1297-1303.

(中村グループ)

E-1.S. Takeda, S. Miwa, K. Usami and H. Nakamura, "Stepwise Sleep Depth Control for Run-Time Leakage Power Saving", Proc. GLSVLSI'12 (Great Lakes Symposium on VLSI 2012), pp. 233-238, May. 2012.

(天野グループ)

F-1.M. Saito, N. Miura, and T. Kuroda, "Asynchronous Pulse Transmitter for Power Reduction in Inductive-Coupling Link", Japanese Journal of Applied Physics (JJAP), Vol. 51 No. 2, Apr. 2012.

F-2.N. Miura, M. Saito, and T. Kuroda, "A 1TB/s 1pJ/b 6.4mm²/TB/s QDR Inductive-Coupling Interface Between 65-nm CMOS Logic and Emulated 100-nm DRAM", IEEE Journal on Emerging and Selected Topics in Circuits and Systems (JETCAS), vol. 2, no. 2, pp. 249-256, June 2012.

F-3.Y. Take, H. Matsutani, M. Koibuchi, T. Kuroda, H. Amano, "3-D NoC Inductive Coupling Links for Building Block SoCs", IEEE Trans. on Computers, Accepted.

(2)その他の著作物(総説、書籍など)

(電通大グループ)

(高田グループ)

(後藤グループ)

(小池グループ)

(NTTグループ)

(小林グループ)

C-1.松本健俊, 小林光:第5章 表面プラズモンおよび太陽電池分野のナノ構造素子, 2. シリコン太陽電池表面の反射率低減技術. ナノ構造光学素子開発の最前線, シーエムシー出版, (2011年7月) p. 152-166.

C-2.松本健俊, 小林光, "硝酸酸化極薄膜とCVD-SiO₂薄膜の積層型ゲート酸化膜を用いた超低消費電力型薄膜トランジスタの創製", 表面科学, vol. 32, No. 6, pp. 355-360, 2011.

(佐藤グループ)

(中村グループ)

(天野グループ)

(3)国際学会発表及び主要な国内学会発表

① 招待講演 (国内会議 12件、国際会議 18件)

<国内>

(電通大グループ)

A-1. 市川晴久(電気通信大学), "ユビキタスネットワークへの胎動と半導体産業", LSIの未来を考える 石垣ワークショップ, 電子情報通信学会集積回路研究専門委員会, 2008年3月7日.

A-2. 市川晴久, 坂本仁明, 川喜田佑介, 鈴木悦子(電気通信大学), "新時代のユビキタスネットワーク", デザインガイア 2008, 電子情報通信学会 VLSI 設計技術研究会, 信学技報, Vol. 108, No. 302, ICD2008-96, pp. 45-50, 2008年11月19日.

A-3. 市川晴久(電気通信大学), "インターネットの次はユビキタスネットワーク?", 電気通信大学フォーラム 2009, 電気通信大学, 2009年11月21日.

A-4. 市川晴久(電気通信大学), "Beyond Web Squared", SFC IRL(Internet Research Lab) Seminar, 慶応義塾大学, 2009年12月9日.

A-5. 市川晴久(電気通信大学), "ユビキタスセンサーネットワーク", 第53回移動体通信研究会, 電気通信大学, 2010年8月19日.

(高田グループ)
(後藤グループ)
(小池グループ)

A-6. 小池汎平(産総研), Flex Power FPGA の開発 ～ しきい値を細粒度でプログラム可能な低消費電力FPGA ～, 映像情報メディア学会情報センシング研究会, 東京, 2012年9月28日

(NTTグループ)

B-1.岡留剛, 岸野泰恵, 前川卓也, 柳沢豊, 亀井剛次, 櫻井保志, 須山敬之, “センサ情報からの実世界言語化・可視化・コンテンツ化”, 電子情報通信学会ソサイエティ大会, 明治大学(東京), 2008年9月2日.

B-2.武藤伸一郎, 森村浩季, “人にやさしい生体支援システム基盤技術～生活を支えるセンサーネットワークとその基盤技術を中心にして～”, 2012応用物理学会特別企画シンポジウム「震災復興に向けて応用物理が取り組むべき技術課題」, 2012年秋季 第73回応用物理学会学術講演会, 愛媛大学(松山), 2012年9月11日.

(小林グループ)

C-1.小林光, 結晶シリコン太陽電池製造における洗浄・表面処理技術の効率化, サイエンス&テクノロジー主催セミナー, 大阪, 2011年6月29日.

C-2.T. Matsumoto, M. Yamada, H. Tsuji, K. Taniguchi, Y. Kubota, S. Imai, S. Terakawa, H. Kobayashi, Ultra-low power TFTs with 10 nm stacked gate insulator fabricated by the nitric acid oxidation of Si (NAOS) method, 第11回関西コロキウム電子デバイスワークショップ, 大阪, 2011年10月21日.

C-3.高橋昌男, シリコン基板表面の表面欠陥・金属汚染除去, 化学工学会 反応工学部会 CVD 反応分科会 研究会, 東京, 2011年10月26日.

C-4.小林光, Si ナノ粒子と化学的手法を導入した太陽電池, Electronic Journal 第1351回 Technical Seminar, 東京, 2012年8月20日.

(佐藤グループ)
(中村グループ)
(天野グループ)

<国際>

(電通大グループ)

A-1. H. Ichikawa (University of Electro-Communications), “ADUN: Appliance Defined Ubiquitous Network -Network Infrastructure for Real World Sensing-”, Internet of Things (IOT), Zurich, Switzerland, 26-28, March, 2008.

A-2. H. Ichikawa (University of Electro-Communications), “Towards Societies over Real Object Web –ADUN: Network Infrastructure for Real World Sensing –”, World e-Government Forum, Soul Korea, 7-9, July, 2008.

A-3. H. Ichikawa (University of Electro-Communications), “ADUN: Appliance Defined Ubiquitous Network”, Conference on the topic of Internet of Things, LAAS-CNRS, Toulouse, France, October, 2008.

(高田グループ)
(後藤グループ)
(小池グループ)

A-4.Hanpei Koike (AIST), Development of Flex Power FPGA - Ultra-low-power FPGA with Fine-Grained Field-Programmable Threshold Voltage, 2012 USENIX VAIL Computer Elements Workshop, Vail, CO. U.S.A., 2012年6月26

目

(NTTグループ)

- B-1.H. Morimura, S. Mutoh, H. Ishii, and K. Machida (NTT), "Integrated CMOS-MEMS Technology and Its Applications", The 2008 International Conference on Solid State and Integrated Circuit Technology (ICSICT 2008), China, 20-23, October, 2008.

(小林グループ)

- C-1.H. Kobayashi, T. Matsumoto, S. Imai, Nitric acid oxidation method to form a gate oxide layer in sub-micrometer TFT, 219th ECS meeting, Montreal, Canada, May 1-6, 2011.
- C-2. H. Kobayashi, Ultra-low power thin film transistors with gate oxide formed by nitric acid oxidation method, 17th International Conference of Applied Physics of Condensed Matter, Novy Smokovec, Slovakia, June 22-24, 2011.
- C-3.H. Kobayashi, Ultra-low power thin film transistors fabricated by use of nitric acid oxidation method, IIV International Workshop on Semiconductor Surface Passivation, Krakow, Poland, September 11-15, 2011.
- C-4.Hikaru Kobayashi, "New chemical methods for improvement of energy conversion efficiency of crystalline Si solar cells", 2011 International Symposium on Green Energy Materials and Devices, Korea, Nov. 8-9, 2011.
- C-5. T. Matsumoto, J. Furukawa, M. Maeda, S. Terakawa, S. Imai, H. Kobayashi, Photoluminescence of Si Nanoparticles Produced from Si Swarf with Photochemical Reactions, 2012 RCIQE International Seminar, Hokkaido, March 5-6, 2012.
- C-6.H. Kobayashi, T. Matsumoto, M. Takahashi, W.-B. Kim, New surface technologies for improvement of conversion efficiencies of crystalline Si solar cells, Progress in Applied Surface, Interface and Thin Film Science 2012, Florence, Italy, May 14-18, 2012.
- C-7.S. Imai, T. Matsumoto, Y. Kubota, H. tsuji, N. Suzuki, S. Terakawa, H. Kobayashi, Thin film transistors (TFTs) with stacked gate oxide formed by the nitric acid oxidation of Si (NAOS) method and application to low power liquid crystal displays (LCD) and ring oscillator, Progress in Applied Surface, Interface and Thin Film Science 2012, Florence, Italy, May 14-18, 2012.
- C-8.T. Matsumoto, Y. Yamada, H. Tsuji, K. Taniguchi, Y. Kubota, S. Imai, S. Terakawa, H. Kobayashi, Application of Ultra-thin SiO₂ layer formed by the nitric acid oxidation of Si, Progress in Applied Surface, Interface and Thin Film Science 2012, Florence, Italy, May 14-18, 2012.

(佐藤グループ)

- D-1.K. Sato, "Role of optics in creating future transport networks", 13th International Conference on Transparent Optical Networks, ICTON 2011, Stockholm, June 27-30, 2011.
- D-2.K. Sato, "The role of multi-granular optical paths", ACP 2011 (Asia Communications and Photonics Conference and Exhibition 2011), 8310-01, Shanghai, November 13-16, 2011.

(中村グループ)

(天野グループ)

- F-1.T. Kuroda, "ThruChip Interface for Energy Efficient Electronics", 8th International Nanotechnology Conference on Communication and Cooperation (INC8), Tsukuba, May. 9, 2012.

F-2.T. Kuroda, “ThruChip Interface for Memory Stacking”, IEEE International Memory Workshop (IMW2012), Tutorial, Milano, May. 20, 2012.

F-3.H.Amano, “An NoC architecture for Inductive Coupling interconnect”, IEEE 6th International Symposium on Embedded Multicore SoCs, Aizu, Sept. 21, 2012.

② 口頭発表 (国内会議 72 件、国際会議 30 件)

<国内>

(電通大グループ)

A-1.松葉久嗣(電気通信大学), 金順暎, 今田美幸(NTT), 川喜田佑介, 坂本仁明, 市川晴久(電気通信大学), “推論による携帯電話のためのプレゼンス自動生成手法”, 2009 年電子情報通信学総合大会, 松山市, B-7-26, pp170, 2009 年 3 月 17 日~20 日.

A-2. 山根寛(電気通信大学), 金順暎, 今田美幸(NTT), 川喜田佑介, 坂本仁明, 市川晴久(電気通信大学), “受信サイド適合型プレゼンス提示手法とその実装”, 2009 年電子情報通信学総合大会, 松山市, B-7-111, pp255, 2009 年 3 月 17 日~20 日.

A-3. 坂本仁美, 川喜田佑介, 神山和人, 坂本仁明, 市川晴久(電気通信大学), “Appliance Defined Ubiquitous Network の遅延量定量化の検討”, 電子情報通信学会ソサエティ大会, 新潟, 2009 年 9 月 15 日~18 日.

A-4.堀内公平, 川喜田佑介, 川喜田祐介, 市川晴久(電気通信大学), “リバースクラウド: ユーザストレージで構成するクラウドコンピューティングの検討”, 電子情報通信学会ソサエティ大会, 新潟, 2009 年 9 月 15 日~18 日.

A-5. 小西慧, 川喜田佑介, 神山和人, 服部聖彦, 市川晴久(電気通信大学), “組合せ出現頻度による欠落被写体IDの補完手法”, 電子情報通信学会ソサエティ大会, 新潟, 2009 年 9 月 15 日~18 日.

A-6. 山根寛, 川喜田佑介, 神山和人, 坂本仁明, 市川晴久(電気通信大学), “Sparse-MAC: 単方向通信 RFID との互換性を考慮した大容量通信方式の検討”, 電子情報通信学会ソサエティ大会, 新潟, 2009 年 9 月 15 日~18 日.

A-7.松葉久嗣, 川喜田佑介(電気通信大学), 金順暎, 今田美幸(NTT), 鈴木悦子, 坂本仁明, 市川晴久(電気通信大学), “事前設定スケジュールを用いた欠損イベント推定手法”, 電子情報通信学会ソサエティ大会, 新潟, 2009 年 9 月 15 日~18 日.

A-8. 山根寛, 川喜田佑介, 鈴木悦子, 神山和人, 市川晴久(電気通信大学), “Sparse-MAC: 短方向通信 RFID との互換性を考慮した大容量通信方式の提案と有効性検討”, 電子情報通信学会 信学技法, Vol. 109, No. 382, 2010 年 1 月 22 日.

A-9. 松葉久嗣, 川喜田佑介, 鈴木悦子, 神山和人, 市川晴久(電気通信大学), “事前設定スケジュールと位置情報を用いた欠損イベント推定手法”, 電子情報通信学会 信学技法, Vol. 109, No. 382, pp111-116. 2010 年 1 月 22 日.

A-10.今田美幸, 佐藤優, 金順暎(NTT), 川喜田佑介, 鈴木悦子, 市川晴久(電気通信大学), “プレゼンス表示自律的切り替え手法の提案”, 電子情報通信学会 信学技法, Vol. 109, No. 382, pp7-12. 2010 年 1 月 22 日.

A-11. 小西慧, 川喜田佑介, 神山和人, 市川晴久(電気通信大学), “センシングデータに基づくモノの自動認識法”, 電子情報通信学会 信学技報, Vol. 110, No. 50, USN2010-8, pp. 35-40, 東京, 2010 年 5 月 14 日.

A-12.神山和人, 梶本裕之, 市川晴久, “周辺奥行き情報を触覚情報に変換するラインセンシング触覚インターフェース”, ロボティクス・メカトロニクス講演会 2010 講演概要集, 旭川市, 2010 年 6 月.

A-13. 金ジョンウク, 川喜田佑介, 神山和人, 市川晴久(電気通信大学), “Appliance Defined Ubiquitous Network における電波空間情報配信機構の設計”, 電子情報通信学会ソサエティ大会, 大阪, 2010 年 9 月 14 日.

A-14.阿部有希, 川喜田佑介(電気通信大学), 今田美幸(NTT), 鈴木悦子, 市川晴久(電気

- 通信大学), “Eメールの送受信履歴を用いた新密度推定手法”, 電子情報通信学会ソサイエティ大会, 大阪, 2010年9月14日.
- A-15. 松葉久嗣, 川喜田佑介(電気通信大学), 今田美幸(NTT), 鈴木悦子, 市川晴久(電気通信大学), “SVMによるRFID屋内領域推定手法”, 電子情報通信学会ソサイエティ大会, 大阪, 2010年9月14日.
- A-16. 野並裕三, 川喜田佑介, 鈴木悦子, 市川晴久(電気通信大学), “色情報を用いた書類写真の特徴量算出手法”, 電子情報通信学会ソサイエティ大会, 大阪, 2010年9月15日.
- A-17. 市川晴久(電気通信大学), “Findings of GJS 2010”, 電子情報通信学会ソサイエティ大会, 大阪, 2010年9月15日.
- A-18. 林予竹, 川喜田佑介, 鈴木悦子, 神山和人, 市川晴久(電気通信大学), “K2 アルゴリズムによる衣服コーディネートシステム”, 電子情報通信学会ソサイエティ大会, 大阪, 2010年9月16日.
- A-19. 堀内公平, 服部聖彦, 川喜田佑介, 市川晴久(電気通信大学), “転送先振り分けシステムによるリバースクラウドのデータ転送速度の評価”, 電子情報通信学会ソサイエティ大会, 大阪, 2010年9月16日.
- A-20. 山田脩士, 神山和人, 川喜田佑介, 市川晴久(電気通信大学), “WEBコンテンツキャッシュシステムの電力測定に関する検討”, 電子情報通信学会ソサイエティ大会, 大阪, 2010年9月17日.
- A-21. 川崎雄介, 神山和人, 川喜田佑介, 市川晴久(電気通信大学), “ADUN (Appliance Defined Ubiquitous Network) サーバ消費電力推定方式の検討”, 電子情報通信学会ソサイエティ大会, 大阪, 2010年9月17日.
- A-22. 山下澄枝, 川喜田佑介, 鈴木悦子(電気通信大学), 今田美幸(NTT), 神山和人, 市川晴久(電気通信大学), “Twitterのための単語の出現頻度を利用したツイート有益度推定”, 電子情報通信学会, 信学技法, Vol. 110, No. 301, AI2010-32, pp7-11, 春日市, 2010年11月19日.
- A-23. 松葉久嗣, 川喜田佑介(電気通信大学), 今田美幸(NTT), 鈴木悦子, 市川晴久(電気通信大学), “RFID屋内領域推定のためのパラメータ自動設定手法”, 電子情報通信学会, 信学技報, Vol. 110, No. 378, USN2010-38, pp. 1-6, 広島市, 2011年1月22日.
- A-24. 山根寛, 川喜田佑介, 市川晴久(電気通信大学), 羽田久一, 三次仁(慶應義塾大学), “ZigBeeを用いた家庭内機器情報一斉読み取り方式の検討”, 電子情報通信学会, 信学技報, Vol. 110, No. 378, USN2010-38, pp. 143-148, 広島市, 2011年1月22日.
- A-25. 松葉久嗣, 川喜田佑介(電気通信大学), 今田美幸(NTT), 鈴木悦子, 市川晴久(電気通信大学), “在室情報とスケジュール情報を用いたイベント状態推定手法”, 信学総大予稿集, B-20-55, p650, 東京, 2011年3月16日.
- A-26. Yu-chu Lin, Yuusuke Kawakita, Etsuko Suzuki, Haruhisa Ichikawa (The University of Electro-Communications), “Clothing Recommendation with Uniform Frequency”, Proc. of IEICE General Conference, A-6-12, p147, 東京, 2011年3月16日.
- A-27. 上村弦也, 川喜田佑介(電通大), 三次仁(慶大), 市川晴久(電通大), “WiMAX マルチキャストを用いたデータ配信方式の検討”, 情報ネットワーク研究会, 東京, 2011年5月.
- A-28. 野並裕三, 川喜田佑介, 鈴木悦子, 市川晴久(電通大), “書類写真の色情報を用いたフォルダサムネイル自動選出手法”, ユビキタスネットワーク研究会, 福岡, 2011年7月.
- A-29. 小西慧, 川喜田佑介, 市川晴久(電通大), “気象統計情報による分散データセンタサイト建設適地選定手法”, 電子情報通信学会ソサイエティ大会, 札幌, 2011年9月.
- A-30. 阿部有希, 川喜田佑介, 市川晴久(電通大), “モジュール型データセンターにおける空調機器使用状況に基づいた消費電力シミュレーション”, 電子情報通信学会ソサイエティ大会, 札幌, 2011年9月.
- A-31. 木村涼平, 川喜田佑介, 神山和人, 市川晴久(電通大), “GNU Radioにおけるバッファ

- オーバフロー発生原因の検討”, 電子情報通信学会ソサイエティ大会, 札幌, 2011 年 9 月.
- A-32.今井健太郎, 神山和人, 川喜田佑介, 市川晴久(電通大), “無線 LAN アクセスポイントへの太陽電池適応性の検討”, 電子情報通信学会ソサイエティ大会, 札幌, 2011 年 9 月.
- A-33.阿部匡成, 神山和人, 川喜田佑介, 市川晴久(電通大), “インターネットキャッシュシステムにおける WEB コンテンツキャッシュ可能率の検討”, 電子情報通信学会ソサイエティ大会, 札幌, 2011 年 9 月.
- A-34.阿部有希, 小西慧, 川喜田佑介, 市川晴久(電通大), “外気と排気を利用するモジュール型データセンターにおける消費電力シミュレーション”, インターネットコンファレンス 2011, 福岡, 2011 年 10 月.
- A-35.大渡裕太, 寺田直美, 神山和人, 川喜田佑介, 市川晴久, “推薦システムを用いた個人の所有物リストの推定手法の検討”, 電子情報通信学会ソサイエティ大会, 富山, 2012 年 9 月 11 日~14 日.
- A-36.松本彩香, 寺田直美, 神山和人, 川喜田佑介, 市川晴久, “RF タグのグルーピングに基づくモノの放置検出の提案”, 電子情報通信学会ソサイエティ大会, 富山, 2012 年 9 月 11 日~14 日.
- A-37.金山晃大, 神山和人, 寺田直美, 川喜田佑介, 市川晴久, “インターネットキャッシュシステムのための Web コンテンツ高速クローリング手法の検討”, 電子情報通信学会ソサイエティ大会, 富山, 2012 年 9 月 11 日~14 日.
- A-38.阿部有希, 川喜田佑介, 寺田直美, 神山和人, 市川晴久, “センシングデータに基づくモノ探し支援システム”, 電子情報通信学会ソサイエティ大会, 富山, 2012 年 9 月 11 日~14 日.
- A-39.小山桂佑, 神山和人, 寺田直美, 川喜田佑介, 市川晴久, “Web コンテンツ予測のためのアクセスログ解析”, 電子情報通信学会ソサイエティ大会, 富山, 2012 年 9 月 11 日~14 日.
- A-40.山本峻丸, 神山和人, 寺田直美, 川喜田佑介, 市川晴久, “ペアリング RF タグによるモノ管理支援の提案”, 電子情報通信学会ソサイエティ大会, 富山, 2012 年 9 月 11 日~14 日.
- A-41.熊谷啓, 寺田直美, 神山和人, 川喜田佑介, 市川晴久, “電波空間データ広域配信システムにおけるネットワーク環境の影響に関する評価”, 電子情報通信学会ソサイエティ大会, 富山, 2012 年 9 月 11 日~14 日.

(高田グループ)

- A-42.三輪遼平(名大), 組込みシステムにおける消費エネルギー削減のためのスラック時間の活用, 組込技術とネットワークに関するワークショップ(ETNET)2012, 松島, 2012 年 3 月.
- A-43.高瀬英希(名大), スクラッチパッドメモリの実行時管理機能を有するリアルタイム OS の実装および評価, デザインガイア 2011, 宮崎, 2011 年 11 月.

(後藤グループ)

(小池グループ)

(NTTグループ)

- B-1.町田克之, 森村浩季, 石井仁, 武藤伸一郎(NTT), “集積化CMOS-MEMS技術とその応用”, シームレス実装技術と三次元実装技術, 電気学会 電子材料研究会, 東京 2008 年 5 月 19 日.
- B-2. 桑原啓, 佐藤昇男, 森村浩季, 小館淳一, 町田克之, 佐藤康博, 石井仁(NTT), “集積化 RF CMOS-MEMS 技術”, 第1回 集積化 MEMS 研究会, 豊橋, 2008 年 7 月 10 日.
- B-3. 桑原啓, 佐藤昇男, 森村浩季, 小館淳一, 亀井敏和, 町田克之, 石井仁(NTT), “RF

- CMOS-MEMS の検討(5):RF MEMS 素子と CMOS 基板の電氣的結合の低減”, 2008 年秋季第 69 回応用物理学会学術講演会, 2008 年 9 月 2 日.
- B-4. 鈴木賢司, 宇賀神守, 原田充(NTT), “デジタル回路で構成した 300MHz 帯無線送信機 LSI と低電力センサー端末への適用”, 電子情報通信学会集積回路研究会, 北海道, 2008 年 10 月 22-24 日.
- B-5. 島村俊重, 森村浩季, 宇賀神守, 武藤伸一郎, 原田充, “超小型バッテリーレスセンサーノードのプロトタイプと振動検出回路の評価”, 第72回応用物理学会学術講演会, 2011 年 9 月.
- B-6. 島村俊重, 森村浩季, 宇賀神守, 武藤伸一郎, 原田充, “超小型バッテリーレスセンサーノードのためのサブナノワット振動検出原理”, 第72回応用物理学会学術講演会, 2011 年 9 月.
- B-7. 宇賀神守, 島村俊重, 森村浩季, 武藤伸一郎, 原田充, “エネルギーハーベスティングによる無線センサ端末動作を実現するサブ nW 回路技術(招待講演)”, 電子情報通信学会技術研究報告, 集積回路研究会, 2011 年 8 月.
- B-8.T.Shimamura, M. Ugajin, K. Kuwabara, K. Takagahara, K. Suzuki, H. Morimura, M. Harada and S. Mutoh, “MEMS-switch-based Power Management with Zero-power Voltage Monitoring for Energy Accumulation Architecture on Dust-size Wireless Sensor Nodes”, 電子情報通信学会技術研究報告, シリコンアナログ RF 研究会, 2011 年 8 月.

(小林グループ)

- C-1.高橋昌男, シアン化法によるシリコン表面パッシベーションにおける科学結合, 第 24 回 DV-X α 研究会, 静岡, 2011 年 8 月 8 日~8 月 10 日.
- C-2.金昌鎬, 金佑柄, 高橋昌男, 小林光, 硝酸酸化法によるシリコン太陽電池の高効率化: 表面パッシベーション効果の評価, 第 72 回応用物理学会学術講演会, 山形, 2011 年 8 月 29 日~9 月 2 日.
- C-3.松本健俊, 山田幹浩, 辻博史, 谷口研二, 久保田靖, 今井繁規, 寺川澄雄, 小林光, 硝酸酸化膜を界面層とした極薄積層型ゲート酸化膜を持つ超低消費電力型薄膜トランジスタの創製と液晶ディスプレイへの応用, 第72回応用物理学会学術講演会, 山形, 2011 年 8 月 29 日~9 月 2 日.
- C-4.高橋昌男, 井川麻衣, 小林光, 太陽電池電極用アルミニウムのシリコン基板との反応性(2)シリコン基板への Al 拡散, 第 72 回応用物理学会学術講演会, 山形, 2011 年 8 月 29 日~9 月 2 日.
- C-5.松本健俊, 高橋昌男, 小林光, “新規化学プロセスの開発によるシリコン太陽電池の高性能化”, ポストシリコン物質・デバイス創製基板技術アライアンス G2 報告会, 北海道, 2011 年 10 月 7~8 日.
- C-6.前田譲章, 松本健俊, 小林光, 物理粉碎したシリコンナノ粒子の表面観察と pn 接合の形成, 物理学会 2011 年秋季大会, 富山, 2011 年 9 月 21 日~24 日.
- C-7.趙惠淑, 松本健俊, 小林光, SiC(0001)表面(Si 面)と SiC(000-1)表面(C 面)の気相硝酸酸化反応のメカニズムの解明, 物理学会 2011 年秋季大会, 富山, 2011 年 9 月 21 日~24 日.
- C-8.Francisco C. Franco Jr., Woo-Byoung Kim, Hikaru Kobayashi, Initial Stages of Oxidation of HF Passivated Si(100) Evaluated by Carrier Lifetime, 物理学会 2011 年秋季大会, 富山, 2011 年 9 月 21 日~24 日.
- C-9.古川淳一, 松本健俊, 小林光, シリコン切粉からナノ粒子の創製と青色発光, 第 59 回応用物理学関係連合講演会, 東京, 2011 年 3 月 15 日~18 日.
- C-10.前田譲章, 松本健俊, 小林光, 切粉からのシリコンナノパーティクル創製と太陽電池への応用, 第 59 回応用物理学関係連合講演会, 東京, 2011 年 3 月 15 日~18 日.
- C-11.松本健俊, 山田幹浩, 辻博史, 谷口研二, 久保田靖, 今井繁規, 寺川澄雄, 小林光,

硝酸酸化ゲート酸化膜を持つ超低消費電力型薄膜トランジスタ:液晶ディスプレイとリングオシレータへの応用, 第 59 回応用物理学関係連合講演会, 東京, 2011 年 3 月 15 日～18 日.

C-12.王カイ, 松本健俊, 高橋昌男, 小林光, シアン化処理法を用いた欠陥除去と洗浄による太陽電池用シリコン基板のライタイムの向上, 日本物理学会大 67 回年次大会, 神戸, 2012 年 3 月 24 日～27 日.

C-13.今村健太郎, 松本健俊, 小林光, シリコン源を用いた硝酸酸化 (NAOS) 法による SiO₂/Si 構造の低温創製, 第 73 回応用物理学学会学術講演会, 愛媛, 2012 年 9 月 11 日～14 日.

C-14.高橋昌男, 喜村勝矢, 柳生真依, 小林光, 太陽電池用シリコンウェーハの欠陥消滅型洗浄:表面汚染金属除去と少数キャリアライフタイムの増加, 第 73 回応用物理学学会学術講演会, 愛媛, 2012 年 9 月 11 日～14 日.

(佐藤グループ)

D-1.丹羽, 平光, 長谷川, 佐藤, “光クロスコネクトノードでのフレキシブルな信号終端を実現する多段選択型チューナブルフィルタの特性評価”, 平成 23 年度電気関係学会東海支部連合大会, 三重大学, B5-4, 2011 年 9 月 26-27 日.

D-2.平光, 石井, 長谷川, 佐藤, 高橋, 奥野, “効率的なグルーミング制約を実現する階層型光クロスコネクトノードアーキテクチャ”, 電子情報通信学会 フォトニックネットワーク研究会, vol. 111, no. 93, PN2011-11, 和歌山, pp. 55-60, 2011 年 6 月.

D-3.坂, 石井, 長谷川, 佐藤, 高橋, 奥野, “大容量波長群クロスコネクト装置の伝送実験”, 電子情報通信学会 フォトニックネットワーク研究会学生ワークショップ, 函館, pp. 17-19, 2011 年 8 月.

D-4.丹羽, 平光, 長谷川, 佐藤, “多段選択型チューナブルフィルタを用いた Colorless/Directionless/Contentionless drop 部のアーキテクチャとスイッチ規模評価”, 電子情報通信学会 フォトニックネットワーク研究会学生ワークショップ, 函館, pp. 13-15, 2011 年 8 月.

(中村グループ)

E-1.坂本龍一(東京農工大学), 望月秋人, 小林弘明, 高橋昭宏, 佐藤未来子, 天野英晴, 中村宏, 並木美太郎:組込み向けメニーコアアクセラレータ用 OpenCL の設計と組込み OS の実装, 情報処理学会第 121 回システムソフトウェアとオペレーティング・システム研究発表会・第 200 回計算機アーキテクチャ研究発表会合同研究会, Vol.2012-OS-121&2012-ARC-200, No. 2, pp. 1-10, 沖縄, 2012-05-07.

E-2.嶋田裕巳(東京農工大学), 小林弘明, 高橋昭宏, 坂本龍一, 佐藤未来子, 近藤正章, 天野英晴, 中村宏, 並木美太郎:リアルタイム OS における細粒度パワーゲーティング制御の設計と実装, 情報処理学会第 121 回システムソフトウェアとオペレーティング・システム研究発表会・第 200 回計算機アーキテクチャ研究発表会合同研究会, Vol.2012-OS-121&2012-ARC-200, No.16, pp.1-8, 沖縄, 2012-05-08.

(天野グループ)

F-1.木村優之, 天野英晴, “コンテキストメモリの排除による動的リコンフィギャラブルプロセッサの低電力、省電力化”, 先進的システムシンポジウム, 神戸, 5 月 16 日, 2012.

<国際>

(電通大グループ)

A-1.S. Konishi, Y. Kawakita, H. Ichikawa (UEC), "Method for Estimation of Distance between Objects and its Application for Finding Lost Objects", Consumer Communications & Networking Conference (CCNC) 2011, Las Vegas,

January 14-17, 2012.

A-2.Lin Yu-Chu, Yuusuke Kawakita, Etsuko Suzuki, Haruchia Ichikawa, "Personalized Clothing-Recommendation System based on a Modified Bayesian Network", SAINT EUCASS 2012, Izmir, July 16, 2012.

A-3.Yu-Chu Lin, Yuusuke Kawakita, Etsuko Suzuki, Haruhisa Ichikawa, "Personalized Clothing-Recommendation System based on a Modified Bayesian Network", IWMST 2012, Tokyo, Aug 30, 2012.

(高田グループ)

(後藤グループ)

(小池グループ)

(NTTグループ)

B-1. T. Maekawa, Y. Yanagisawa, Y. Sakurai, Y. Kishino, K. Kamei, and T. Okadome (NTT), Web Page Retrieval in Ubiquitous Sensor Environments, Proceedings of the 31st Annual International ACM SIGIR Conference (SIGIR2008), 759-760, Singapore, 20-24, July, 2008.

B-2. K. Kuwabara, K. Kudou, N. Sato, H. Morimura, J. Kodate, and H. Ishii (NTT), "Method of Extravting RF Characteristics for CMOS-MEMS Inductors", 2008 Int'l Conf. Solid State Devices and Materials (SSDM), Tsukuba, Japan, September 2008.

B-3. K. Kamei, Y. Yanagisawa, T. Maekawa, Y. Kishino, Y. Sakurai, and T. Okadome (NTT), A labeling tool for a sensor networked environment with a real-world knowledge construction method, UbiComp 2008 Adjunct Proceedings - The poster session of the 10th International Conference on Ubiquitous Computing (ubicomp2008), 12-13, Soul, Korea, 21-24, September, 2008.

B-4. Y. Kishino, Y. Sakurai, K. Kamei, Y. Yanagisawa, T. Maekawa, and T. Okadome (NTT), Data gathering in high-density wireless sensor networks using hierarchical clustering, IEEE International Symposium on Wireless Communication Systems 2008 (ISWCS'08), 547-551, Reykjavik, Iceland, 21-24, October, 2008.

B-5. Y. Kishino, Y. Sakurai, K. Kamei, Y. Yanagisawa, T. Maekawa, and T. Okadome (NTT), Efficient Data Gathering in High-Density Wireless Sensor Networks, Proc. of International Conference Pervasive Computing (PERVASIVE 2009), LBR paper, Nara, Japan, 11-14, May 2009.

B-6.14. N. Sato, K. Ono, T. Shimamura, K. Kuwabara, M. Ugajin, S. Mutoh, H. Morimura, H. Ishii, J. Kodate and Y. Sato: Energy Harvesting By MEMS Vibrational Devices With Electrets, Transducers 2009, June, 2009.

B-7. K. Suzuki, M. Ugajin, J. Kodate, and M. Harada (NTT), "300-MHz-Frequency-Band Impulse-Radio Receiver Architecture with All-Digital Compensation for Clock Jitter and Frequency Variation", EuMA2009, pp339-342, Rome, Italy, 28-2, September-October, 2009.

B-8. T. Shimamura, M. Ugajin, K. Suzuki, K. Ono, N. Sato, K. Kuwabara, H. Morimura, and S. Mutoh (NTT), "Nano-Watt Power Management and Vibration-sensing on Dust-size Battery-less Sensor Nodes for Ambient Intelligence Application", ISSCC 2010, San Francisco, USA, 7-11, Feburary, 2010.

(小林グループ)

C-1.T. Matsumoto, H.-S. Joe, W-B. Kim, H. Kobayashi, Low temperature oxidation of 4H-SiC surfaces by nitric acid vapor oxidation of SiC (NAVOS) method, The 6th International Symposium on Surface Science, Tokyo, December 11-15,

2011.

C-2.F. Franco, Jr., W.-B. Kim, H. Kobayashi, Dependence minority carrier lifetime on humidity for initial oxidation of Si, The 6th International Symposium on Surface Science, Tokyo, December 11-15, 2011.

C-3.M. Takahashi, T. Fukushima, Y. Seino, A. Ohnaka, H. Kobayashi, Fabrication of low reflectivity Si surfaces with the inverted pyramidal structure by use of Pt catalytic activity, The 6th International Symposium on Surface Science, Tokyo, December 11-15, 2011.

(佐藤グループ)

D-1.T. Ban, K. Ishii, H. Hasegawa, K. Sato, H. Takahashi, and M. Okuno, "Development of large capacity ultra-compact waveband cross-connect", 16th Opto-Electronics and Communications Conference, OECC 2011, 6A1-2, Kaohsiung, Taiwan, July 4-8 2011.

D-2.R. Hirako, K. Ishii, H. Hasegawa, K. Sato, H. Takahashi, and M. Okuno, "Development of single plc-chip waveband selective switch that has extra ports for grooming and termination", 16th Opto-Electronics and Communications Conference, OECC 2011, 7E1-4, Kaohsiung, Taiwan, July 4-8 2011.

D-3.R. Hirako, K. Ishii, H. Hasegawa, K. Sato, H. Takahashi, and M. Okuno, "Compact hierarchical optical cross-connect utilizing newly designed waveband selective switch with extra ports for grooming", ECOC 2011 - 37th European Conference and Exhibition on Optical Communication, Th.12.A.4, Geneva, September 18-22, 2011.

D-4.T. Niwa, R. Hirako, H. Hasegawa, K. Sato, M. Okuno, and T. Watanabe, "Compact Wavelength Tunable Filter Fabricated on a PLC Chip that Realizes Colorless/Directionless/Contentionless Drop Function in Optical Cross-Connect", OFC/NFOEC 2012, OTh3D.6, Los Angeles, March 4-8, 2012.

D-5.T. Niwa, H. Hasegawa, and K. Sato, "Compact tunable filter realized with combination of wavelength routing and switch function", Photonics in Switching 2012 (PS 2012), Th-S23-O06, Corsica, September 11-14, 2012.

D-6.K. Ishii, H. Hasegawa, and K. Sato, "Formulation of MUX/DEMUX functions for multiple input-output port cyclic AWG", ACP 2012, Guangzhou (Canton), China, November 7-10, 2012.

(中村グループ)

E-1.Hiroaki Kobayashi (TUAT): Linux Power Management on a Fine-Grain Power-Gating Processor, Linux Community 101 For Students in LinuxCon Japan 2012, Yokohama Japan, June 6, 2012.

E-2.Sakamoto Ryuichi (TUAT), Sato Mikiko, Koizumi Yusuke, Amano Hideharu, Namiki Mitaro: An OpenCL Runtime Library for Embedded Multi-Core Accelerator, IEEE 18th International Conference on Embedded and Real-Time Computing Systems and Applications (RTCSA) 2012, pp. 419-422, Souel, South Korea, 2012.

(天野グループ)

F-1.W. Wang, Y. Ohta, Y. Ishii, K. Usami, H. Amano, "Trade-off analysis of Fine-grained Power Gating for Functional Units in a CPU", CoolCHips XV, April 20, Yokohama, 2012.

F-2.M. Koibuchi, H. Matsutani, H. Amano, F. Hsu, H. Casanova, "A Case for Random Shortcut Topologies for HPC Interconnects", International Symposium on Computer Architecture, June 10, Portland, 2012.

F-3.R. Mitsuhashi, M. Kudo, K. Usami, "Leakage Energy Reduction of

- Sub-Threshold Circuits by Body Bias Control for Power Switch”, The 27th International Technical Conference on Circuits/Systems, Computers and Communications (ITC-CSCC'12), Sapporo, Jul. 17, 2012.
- F-4.T. Nakamura, H. Matsutani, M. Koibuchi, K. Usami, H. Amano, “Fine-Grained Power Control Using A Multi-Voltage Variable Pipeline Router”, IEEE 6th International Symposium on Embedded Multicore SoCs, Aizu, Sept. 21, 2012.
- F-5.M. Kimura, H. Amano, “Removing Context Memory from a Multi-Context Dynamically Reconfigurable Processor”, IEEE 6th International Symposium on Embedded Multicore SoCs, Aizu, Sept. 22, 2012.
- F-6.M. Saito, N. Miura, and T. Kuroda, “Analysis and Design of Coil with Feed Line for ThruChip Interface”, JSAP International Conference on Solid State Devices and Materials (SSDM'12), Kyoto, Sep. 27, 2012.
- F-7.T. Katagiri, K. Hironaka, H. Amano, “Extension of memory controller equipped with MuCCRA-3-DP: Dynamically Reconfigurable Processor Array”, The workshop on Renewable Computing Systems, Melbourne, Sept. 28, 2012.
- F-8.H. Amano, “Castle of Chips: a new chip stacking structure with wireless inductive coupling for large scale 3-D multicore systems”, The workshop on Renewable Computing Systems, Melbourne, Sept. 28, 2012.

③ ポスター発表 (国内会議 9 件、国際会議 16 件)

<国内>

(電通大グループ)

- A-1.磯村洋, 川喜田佑介(電気通信大学), 金順暎, 今田美幸(NTT), 鈴木悦子, 市川晴久(電気通信大学), “個人属性を用いたユーザ適合型プレゼンス表示推定”, 電子情報信学会, 信学技法, 信学技報, Vol. 110, No. 378, USN2010-48, pp. 53-54, 広島市, 2011 年 1 月 20-21 日.
- A-2.阿部有希, 小西慧, 川喜田佑介, 市川晴久(電通大), “外気と排気を利用するモジュール型データセンターにおける消費電力シミュレーション”, インターネットコンファレンス 2011, 福岡, 2011 年 10 月.

(高田グループ)

- A-3.高瀬英希(名大), スクラッチパッドメモリの実行時管理機能を有するリアルタイム OS, 第 13 回組込みシステム技術に関するサマーワークショップ(SWEST13), 下呂, 2011 年 9 月.

(後藤グループ)

(小池グループ)

(NTTグループ)

- B-1.N. Sato, K. Ono, T. Shimamura, K. Kuwabara, M. Ugajin, S. Mutoh, H. Morimura, H. Ishii, J. Kodate and Y. Sato (NTT), “Energy Harvesting By MEMS Vibrational Devices With Electrets”, Transducers 2009, Denver, USA, 21-25, June, 2009.

(小林グループ)

- C-1.前田譲章, 松本健俊, 小林光, 物理粉碎したシリコンナノ粒子の表面観察と電子材料への応用, ナノ学会第9回大会, 北海道, 2011 年 6 月 2 日~4 日.
- C-2.前田譲章, 松本健俊, 小林光, 非真空系プロセスによる Si ナノパーティクルの作製と p-n 接合の形成, 第30回電子材料シンポジウム, 滋賀, 2011 年 6 月 29 日~7 月 1 日.
- C-3.松本健俊, 高橋昌男, 小林光, シリコン太陽電池の高効率化のための新規化学プロセスの開発とシリコン切削屑を用いた太陽電池の創製, 第 67 回大阪大学産業科学研究所学

術講演会, 大阪, 2011 年 11 月 22 日.

C-4.松本健俊, 今井繁規, 小林光, 結晶型太陽電池の高効率化のための新規化学プロセスの開発とシリコン切削層を用いた太陽電池の創製, 中国地域太陽電池フォーラム 2011, 広島, 2011 年 12 月 13 日.

C-5.前田譲章, 松本健俊, 小林光, 切粉からのシリコンナノ粒子の作製と太陽電池応用, ナノ学会第 10 回大会, 大阪, 2012 年 6 月 14 日~16 日.

(佐藤グループ)

(中村グループ)

(天野グループ)

<国際>

(電通大グループ)

A-1.Genya Kamimura, Yuusuke Kawakita, Etsuko Suzuki, Kazuto Kamiyama, Haruhisa Ichikawa (The University of Electro-Communications), "Simulation Evaluation of WiMAX Multicast Link", Internet of Things 2010, Tokyo, Nov. 29-Dec. 1, 2010.

(高田グループ)

(後藤グループ)

(小池グループ)

(NTTグループ)

(小林グループ)

C-1.M. Maeda, T. Matsumoto, H. Kobayashi, Fabrication of Si Nanoparticles by Non-vacuum Simple Method and Formation of pn-junction, 30th Electronic Materials Symposium, Shiga, June 29 - July 1, 2011.

C-2.H. Kobayashi, International Symposium on technology Innovation and Integration Information Systems with Ultra-Low-Power (JST-CREST), Fukuoka, August 1, 2011.

C-3.T. Matsumoto, Y. Kubota, M. Yamada, H. Tsuji, K. Taniguchi, S. Imai, S. Terakawa, H. Kobayashi, Ultra-low power thin film transistors and liquid crystal displays with ultrathin gate oxide layer fabricated by the NAOS (Nitric Acid Oxidation of Si) method, 7th Handai Nanoscience and Nanotechnology International Symposium, Osaka, November 10-11, 2011.

C-4.M. Maeda, T. Matsumoto, H. Kobayashi, Photovoltaic effect of Si nanoparticles fabricated by non-vacuum simple method, 7th Handai Nanoscience and Nanotechnology International Symposium, Osaka, November 10-11, 2011.

C-5.M. Maeda, T. Matsumoto, H. Kobayashi, Photovoltaic effect of Si nanoparticles fabricated by non-vacuum pulverizing method, The 15th SANKEN International Symposium and the 10th SANKEN Nanotechnology Symposium, Osaka, Jan. 12-13, 2012.

C-6.F. Franco Jr., W.-B. Kim, H. Kobayashi, Humidity condition dependence of the initial stages of Si oxidation, The 15th SANKEN International Symposium and the 10th SANKEN Nanotechnology Symposium, Osaka, Jan. 12-13, 2012.

C-7.J. Furukawa, T. Matsumoto, H. Kobayashi, Blue luminescent Si nanoparticles from Si swarf, The 15th SANKEN International Symposium and the 10th SANKEN Nanotechnology Symposium, Osaka, Jan. 12-13, 2012.

C-8.T. Matsumoto, Y. Kubota, M. Yamada, H. Tsuji, K. Taniguchi, S. Imai, S. Terakawa, H. Kobayashi, The 15th SANKEN International Symposium, Osaka, Jan. 12-13. Ultra-low power thin film transistors with ultrathin gate oxide layer fabricated by the NAOS (Nitric Acid Oxidation of Si) method and application to

mobile electronic devices, The 15th SANKEN International Symposium and the 10th SANKEN Nanotechnology Symposium, Osaka, Jan. 12-13, 2012.

C-9.M. Maeda, T. Matsumoto, S. Terakawa, S. Imai, H. Kobayashi, Fabrication of Si Nanoparticles from Si Swarf and Application to Photovoltaic Cells, 2012 RCIQE International Seminar, Hokkaido, March 5-6, 2012.

C-10.M. Maeda, T. Matsumoto, H. Kobayashi, Photovoltaic effect of Si nanoparticles fabricated from Si swarf and improvement of the performance by nitric acid oxidation of Si, Progress in Applied Surface, Interface and Thin Film Science 2012, Florence, Italy, May 14-18, 2012.

(佐藤グループ)

(中村グループ)

E-1.Yumi Shimada (TUAT), Hiroaki Kobayashi, Akihiro Takahashi, Ryuiti Sakamoto, Mikiko Sato, Masaaki Kondo, Hideharu Amano, Hiroshi Nakamura, and Mitaro Namiki: A Fine-Grained Power Gating Control for a Real Time Operating System, IEEE Symposium on Low-Power and High-Speed Chips (CoolChips) XV, Poster, Yokohama, Japan, April 18-20, 2012.

(天野グループ)

F-1.Y. Koizumi, E. Sasaki, H. Amano, H. Matsutani, Y. Take, T. Kuroda, R. Sakamoto, M. Namiki, K. Usami, M. Kondo, H. Nakamura, "CMA-Cube: a scalable reconfigurable accelerator with 3-D wireless inductive coupling interconnect", The International Conference on Field Programmable Logic and Applications, Oslo, Aug. 27, 2012.

F-2.Y. Koizumi, H. Amano, H. Matsutani, N. Miura, T. Kuroda, R. Sakamoto, M. Namiki, K. Usami, M. Kondo, H. Nakamura, "Image processing using an ultra low power heterogeneous multi core system using 3-D wireless inductive coupling Interconnect", The International Conference on Field Programmable Technologies, Seoul, Dec. 2012 (Accepted).

(4)知財出願

①国内出願 (14 件)

(電通大グループ)

(高田グループ)

(後藤グループ)

(小池グループ)

(NTTグループ)

B-1.磁気方位センサのキャリブレーション装置, 方法およびプログラム, 亀井剛次, 岡留剛, 柳沢豊, 前川卓也, 岸野泰恵, 櫻井保志, 日本電信電話株式会社, 2008年11月7日, 特許2008-286447.

B-2.センサノード装置およびセンサーノードシステム, 島村俊重, 武藤伸一郎, 佐藤昇男, 宇賀神守, 鈴木賢司, 小野一善, 日本電信電話株式会社, 2008年11月21日, 特許2008-297829.

B-3.センサノード装置およびセンサーノードシステム, 島村俊重, 武藤伸一郎, 佐藤昇男, 宇賀神守, 鈴木賢司, 小野一善, 日本電信電話株式会社, 2008年11月21日, 特許2008-297832.

B-4.蓄電装置, 宇賀神守, 鈴木賢司, 原田充, 日本電信電話株式会社, 2009年3月23日, 特許2009-070012,

B-5.電圧検知回路, 宇賀神守, 鈴木賢司, 日本電信電話株式会社, 2009年3月23日, 特許2009-070013.

B-6.無線送信機, 宇賀神守, 鈴木賢司, 日本電信電話株式会社, 2009年3月30日, 特許

2009-081450.

(小林グループ)
(佐藤グループ)
(中村グループ)
(天野グループ)

②海外出願 (6件)

(電通大グループ)
(高田グループ)
(後藤グループ)
(小池グループ)
(NTTグループ)
(小林グループ)
(佐藤グループ)
(中村グループ)
(天野グループ)

③その他の知的財産権

(電通大グループ)
(高田グループ)
(後藤グループ)
(小池グループ)
(NTTグループ)
(小林グループ)
(佐藤グループ)
(中村グループ)
(天野グループ)

(5)受賞・報道等

①受賞

(電通大グループ)

A-1. インターネットカンファレンス2011 学生奨励賞, 阿部有希, 2011年10月28日, “外気と排気を利用するモジュール型データセンターにおける消費電力シミュレーション“

(高田グループ)

A-2. 高瀬英希, 平成23年名古屋大学学術奨励賞

(後藤グループ)

A-3.VLSI-DAT 最優秀論文賞(2012年4月23日): Zhixiang Chen, Xiao Peng, Xiongxin Zhao, Qian Xie, Leona Okamura, Dajiang Zhou and Satoshi Goto, “A Macro-Layer Level Fully Parallel Layered LDPC Decoder SoC for IEEE 802.15.3c Application”, 2011 IEEE International Symposium on VLSI Design, Automation and Test (VSLI-DAT 2011)

A-4.半導体オブ・ザ・イヤー・半導体デバイス部門 優秀賞(2012年6月13日):スーパーハイビジョン用ビデオ復号LSI

(小池グループ)
(NTTグループ)

(小林グループ)

C-1.The 15th SANKEN International Symposium and the 10th SANKEN Nanotechnology Symposium Best Poster Award, M. Maeda, T. Matsumoto, Jan. 12-13, 2012, H. Kobayashi, Photovoltaic effect of Si nanoparticles fabricated by non-vacuum pulverizing method.

(佐藤グループ)

D-1.平成 22 年度電子情報通信学会東海支部学生研究奨励賞, 平光亮介, 平成 23 年 6 月 3 日.

D-2.IEEE 名古屋支部学生奨励賞, 丹羽朝信, 平成 24 年 1 月 23 日, “光クロスコネクトノードでのフレキシブルな信号終端を実現する多段選択型チューナブルフィルタの特性評価”

(中村グループ)

E-1.Yumi Shimada: Best Feature Award (Poster), A Fine-Grained Power Gating Control for a Real Time Operating System, Yumi Shimada, Hiroaki Kobayashi, Akihiro Takahashi, Ryuiti Sakamoto, Mikiko Sato, Masaaki Kondo, Hideharu Amano, Hiroshi Nakamura, and Mitaro Namiki, April 18-20, 2012. Yokohama, Japan.

E-2.情報処理学会 2012 年度コンピュータサイエンス領域賞:小林弘明, OS における細粒度パワーゲーティング向けオブジェクトコードの実行時管理機構の研究 [2011-ARC-195(2011/4/13)] (計算機アーキテクチャ研究会), 2012

(天野グループ)

F-1.情報処理学会 CS 領域奨励賞, 小崎信明, “CMA:超並列低消費電力アクセラレータ”

F-2.VDEC LSI デザインアワード奨励賞, 伊澤麻衣, “超低電力アクセラレータ CMA-2”

F-3.電子情報通信学会 CPSY 若手優秀研究賞, 石井義史, “VLIW プロセッサにおける混合粒度パワーゲーティング手法の提案”

F-4.先進的コンピューティングシステムシンポジウム 2012 優秀論文賞, 木村優之, “コンテキストメモリの排除による動的リコンフィギャラブルプロセッサの低電力、省電力化”

②マスコミ(新聞・TV等)報道

(電通大グループ)

(高田グループ)

(後藤グループ)

(小池グループ)

(NTT グループ)

(小林グループ)

C-1.読売新聞, 太陽電池効率アップ競う, 2012 年 1 月 16 日.

C-2.日刊工業新聞, 極低消費電力薄膜トランジスタの開発ー材料とプロセスー, 2012 年 7 月 30 日.

(佐藤グループ)

(中村グループ)

(天野グループ)

③その他

(電通大グループ)

A-1. 市川晴久, “NGN の次、新世代ネットワークの動向と進展”, ファイバーオプティクス EXPO, 2008 年 1 月.

A-2. 市川晴久, “次世代ネットワーク技術の展望”, 日本データ通信, 175, 7, 2010 年 9 月.

- A-3. 市川晴久, “ユビキタスセンサーネットワーク”, CHOFU Network 経験・知識・心をつなぐ会報誌, 22, 11-14, 2010年12月.
- A-4. 市川晴久, “電波空間仮想化によるユビキタスネットワーク基盤”, 電気通信大学産学官連携センター, 東京, 2011年7月.
- A-5. H. Ichikawa, “Starategic Integration of Ultra-Low Power Technologies”, International Symposium on Technology Innovation and Integration for Information Systems with Ultra-Low-Power (JST-CREST), Fukuoka, August 1, 2011.

(高田グループ)
(後藤グループ)
(小池グループ)
(NTTグループ)
(小林グループ)

- C-1.H. Kobayashi, Ultralow power TFT fabricated by use of nitric acid oxidation method, International Symposium on Technology Innovation and Integration for Information Systems with Ultra-Low-Power (JST-CREST), Fukuoka, August 1, 2011.

(佐藤グループ)

- D-1.K. Sato, “Ultra Low Power Optical Routing Network”, International Symposium on Technology Innovation and Integration for Information Systems with Ultra-Low-Power (JST-CREST), Fukuoka, August 1, 2011.

(中村グループ)
(天野グループ)

(6)成果展開事例

①実用化に向けての展開

(電通大グループ)
(高田グループ)
(後藤グループ)

- ・文部科学省「大学発新産業創出プログラム」に採択され、現在実施中。「次世代ハイビジョン用画像デコーダ LSI の事業化」(H.24～H.26)
- ・文部科学省「地域イノベーション戦略プログラム」に採択され、現在実施中。「3次元 LSI 画像チップの研究」、「次世代画像符号化(HEVC)の低消費電力化の研究」(H.24～H.28)

(小池グループ)
(NTTグループ)
(小林グループ)
(佐藤グループ)
(中村グループ)
(天野グループ)

②社会還元的な展開活動

(電通大グループ)

- ・本研究をインターネット(URL: <http://www.ichikawa.hc.uec.ac.jp/pukiwiki/index.php?ULPsystem>)で公開し、一般に情報提供している。
- ・九州大学、バングラデシュ NPO の Grameen Communications、トヨタ自動車との共同企画であるバングラデシュ農民向け ICT サービス展示するツアーで、P&P インターネットシステム

プロトタイプを展示、紹介し、来訪者にブロードバンドインターネットを体験してもらうことができた。この活動を発展させるため、九州大学、Grameen Communications、電気通信大学の3者共同研究を準備中である。

(高田グループ)
 (後藤グループ)
 (小池グループ)
 (NTTグループ)
 (小林グループ)

・セミナーなどで、研究者に対し本研究で開発した硝酸酸化法について紹介・指導を行っている。

(佐藤グループ)
 (中村グループ)
 (天野グループ)

§6 研究期間中の活動

(電通大グループ)
 (高田グループ)
 (後藤グループ)
 (小池グループ)
 (NTTグループ)
 (小林グループ)
 (佐藤グループ)
 (中村グループ)
 (天野グループ)

(電通大グループ)

年月日	名称	場所	参加人数	概要
2011/9/13	Base of Pyramid のための情報通信技術	北海道大学 S 棟	40 人	電子情報通信学会ソサイエティ大会パネルセッション

(高田グループ)
 (後藤グループ)
 (小池グループ)
 (NTTグループ)
 (小林グループ)

年月日	名称	場所	参加人数	概要
H23 年 7 月 22 日	半導体新規化学プロセス研究会	大阪大学	20 人	半導体デバイス技術の最新動向に関する研究会
H23 年 10 月 14 日	JST-SPP 一条高校科学講演会	奈良市立一条高校	50 人	奈良市立一条高校2年生のための公開授業
H23 年 11 月 8 日	JST-SPP 一条高校サイエンスセミナー	大阪大学	50 人	奈良市立一条高校2年生のための公開授業
H23 年 11 月 22 日	半導体新規化学プロセス研究会	大阪大学	39 人	半導体デバイス技術の最新動向に関する研究会
H24 年 3 月 16 日	半導体新規化学プロセス研究会	大阪大学	35 人	半導体デバイス技術の最新動向に関する研究会

H24年 4月16日	ULP研究会	JST 東京 本部	約50人	研究報告
H23年 7月2日	半導体新規化学プロセス 研究会	大阪大学	45人	半導体デバイス技術の最新 動向に関する研究会
H23年 11月9日	JST-SPP 一条高校サイエ ンスセミナー	大阪大学	50人	奈良市立一条高校2年生 のための公開授業

(佐藤グループ)
(中村グループ)
(天野グループ)

§7 結び

(電通大グループ)

本研究プロジェクトのミッションは、ULP 領域全プロジェクトの研究成果を戦略的に統合して分かりやすくデモすることであった。このミッションは当初、予想した通り、極めて困難であったが、その解決努力を通じて中長期的研究の戦略的な展開方法論を考案、具体化し、要素技術研究としても高度な技術課題を抽出することができた。

求める戦略は、国民の社会的課題解決と我が国の産業競争力強化につながる戦略でなければならない。ULP 領域が目指す消費電力あたりの処理性能を100倍から1000倍に超低消費電力化する技術が適用されるべき社会的課題の選択、超低消費電力化技術によって我が国の産業が世界的競争に勝っていく戦略の設計は、課題解決型の基礎研究戦略立案活動であり、企業も大学も十分には検討してきていない問題である。基礎研究から実用化への流れを前提とする、いわゆる R&D リニアモデルの限界が言われて久しく、リニアモデルに代わる研究開発パラダイムの開発は、技術立国を標榜する我が国にとって最重要課題の一つである。

戦略設計に加え、「統合」も領域研究は基礎研究が多いため基本的に困難であった。デバイスレベルからシステムレベルまで技術レベルも想定ターゲットも広範囲な領域プロジェクト成果に対し、戦略的ターゲットを統合ターゲットとして設定し、現時点では技術的な統合は不可能であるにも関わらず統合を表現し、成果の重要性を説明し、技術発展の方向を示すことが求められる。

これらの困難を乗り越え、戦略立案と「統合」の道を見出すため、外部有識者に協力をお願いして石垣島で合宿討論を行った。BoP のキーワードはそこで教えていただき、さらに、研究代表者がプログラム委員長を担当した日独シンポジウムを通じて、BoP の重要性を確認し、また、バングラデシュの NPO 活動とのチャンネルを獲得して調査活動を行うことができた。世界経済の主役になることが確実な BoP の課題を先端研究のターゲットと設定し、課題解決をしながら技術を高度に発展させていくことは、重要課題を理解する活動と研究活動を一体化させることであり、研究成果が出るのが BoP への貢献と世界市場を同時に獲得することに直結する。



図 7.1 石垣島シンポジウム



図 7.2 バングラデシュ有機栽培農場

「統合」のためには、領域成果横断で共通な技術目標を設定する必要があると考え、Place & Play (P&P)を提案した。P&Pは、ULP領域が目指す超低消費電力化と、BoPの社会インフラが乏しいという現実との掛け算から発想した。P&Pインターネットシステム、P&Pユビキタスネットワークシステムは、領域成果を「統合」して構成されるべきシステムであり、「統合」が現実化するまでの長い年月を考慮して設定した。この目標設定により、一見、大した技術課題はなさそうに思われる問題に含まれる高度な技術課題を明らかにし、また、高度なULP領域成果を使うために必要な技術として必要とされる先端技術領域を明らかにすることができた。



図 7.3 ULP 国際シンポジウム(博多)

以上の活動により、リニアモデルに代わる、課題解決型の中長期的研究開発パラダイムの可能性を具体的なプロジェクトとして例示できたと考える。この例示が最終成果につながることを証明するためにも、今後も引き続き、BoPのためのICTインフラの研究開発、半導体産業と融合した新ICTプラットフォームを目指すユビキタスネットワークの研究開発の2つの方向を探求していきたい。

最後に、従来の研究フレームワークに収まらない研究開発を許容するCRESTという制度と、励まし御指導いただいた領域統括並びに領域アドバイザーに感謝する。

(高田グループ)

(後藤グループ)

(小池グループ)

(NTTグループ)

(小林グループ)

前のプロジェクトでは、硝酸酸化法を利用して、システムディスプレイの超低消費電力化とTFTの微細化を行い、硝酸酸化法によって低温で良好な電気特性を持つ SiO_2/Si 構造を形成できることを証明した。そこで、本プロジェクトでは、種々の半導体製品に展開するために、ガラス基板上に試作し、これに成功した。今後は、従来半導体製品の基板に使用することが困難であったPETなどのプラスチック基板に応用し、電子ペーパー、ウェアブルPC、そして、システムディスプレイを開発していく。

恒久保存メモリでは、実際にメモリとして機能することを確認でき、基礎的な構造の確立に成功した。しかし、給電方法に無線ではなく光を用いる方法、基板をガラスや石英にする方法、データを並列に高速通信する方法、情報記録の高密度化などのハード面での改善点がある。ソフト面でも、将来標準的に使用される言語やアルゴリズムが変わることによるデータ崩壊や、データの高速処理、機密保護の確立、保存すべき内容の検討など、今後、研究すべき課題が多くあることも事実である。継続して恒久保存メモリの研究を進めていくことにより、新規アプリケーションを開拓し、市場を広げ、量産効果を出すことも目指していく。

特に、保護膜の特性改善は、恒久保存メモリの長期信頼性に直接かかわることであり、硝酸酸化法が非常に有用であることを証明できた。今後、マスクROMディスクをワンウェハで試作し、実際の寿命を評価することは不可欠である。また、硝酸酸化法は、低温酸化法であり、アルミ配線形成後でも保護膜を改質でき、ガラス基板など低温処理が必要な基板への展開も期待できる。さらに、ROM内の絶縁膜質を向上して、リーク電流低下による低消費電力化も検討しなくてはならない。

ビッグデータ時代の到来にともない、データマイグレーションを不要にすることは、省資源化と省エネルギー化を推進する上で大きな武器となる。この新規デバイスを利用して、これからの日本の産業の振興に貢献すべきである。

最後に、マスク作製ではHOYAに、デバイス試作ではシャープ、シャープタカヤ電子工業、アイエスディ、評価装置では電子科学工業に大変お世話になり、この場を借りて感謝申し上げます。

(佐藤グループ)

本研究期間においては、主に研究費の観点から新しいアイデアに関して幅広い試作とそれによる検証を行うことは出来なかったが、今後は他のプロジェクト或は科研費等の枠組で、本研究で得られた成果を大きく発展させて行きたいと考えている。

(中村グループ)

ULP 統合システム向け超低電力システム LSI の実証評価を目指して最終年度だけ参加したが、研究代表者の市川先生のグループの皆様大変ご尽力いただき、よい連携ができたと考えております。また、JST にも成果最大化のためにいろいろ相談にのって頂きました。感謝申し上げます。

(天野グループ)

現在、開発したマイクロプロセッサおよびアクセラレータチップが出来上がって評価を取っている段階である。マイクロプロセッサ、アクセラレータ本体の動作は確認済みである。また、パワーゲーティングについては期待通りの電力削減効果を観測し、リークモニタについても、回路シミュレーション通りの観測結果が得られ、実用に耐えることがわかった。デジタルロゼッタストーンについても実チップの動作が確認された。残った課題は、全体のシステムをワイヤレス接続で結合して動作させることであるが、これは現在、調整中であり、稼動の目処は立っている。全体として研究の進行状況は順調であり、研究費もほぼ予定通り利用している。3 グループは、それぞれ協力してチップ開発、システム開発に当たっており、中村グループとの連携も順調である。

以下、開発したチップのレイアウト、ボードの写真である。

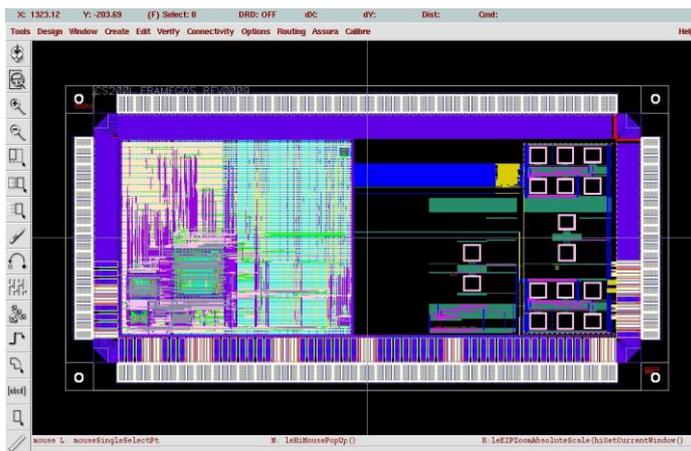


図 7.4 マイクロプロセッサ
GeysersCube のレイアウト
右はインダクタ

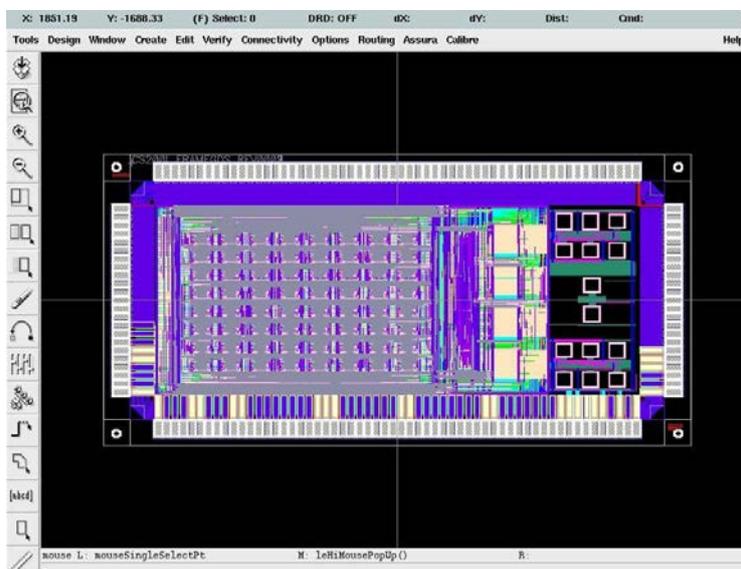


図 7.5 アクセラレータ
CMACube のレイアウト、左方
に PE アレイが見られる

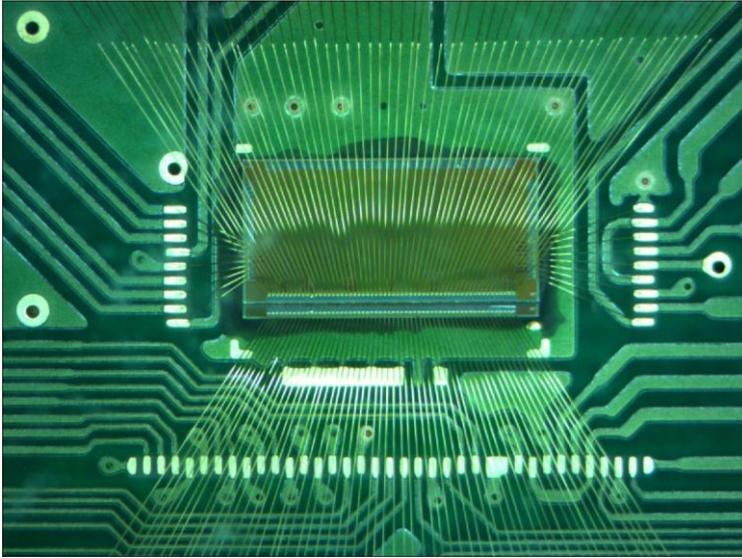


図 7.6 GeysserCube と CMAcube を積層した写真、配線の多くはデバッグ用

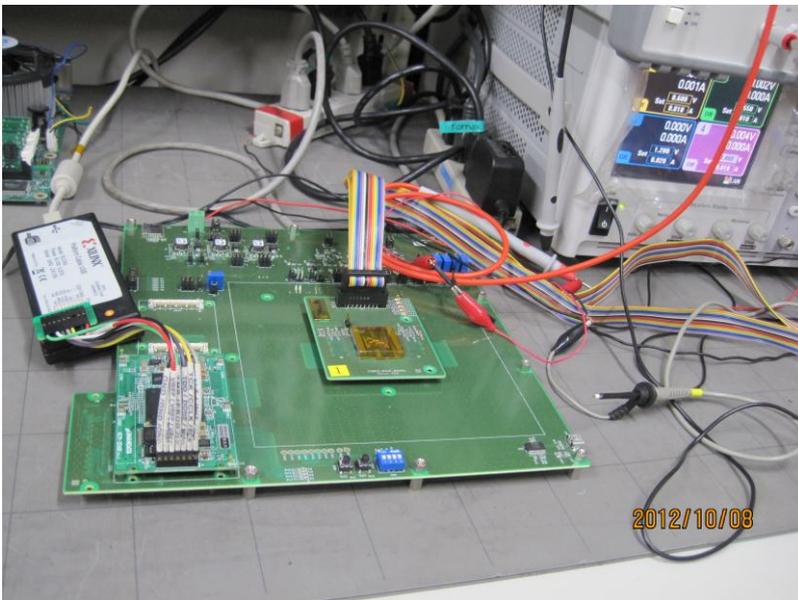


図 7.7 積層基板をテストするためのボードとテスト環境