

戦略的創造研究推進事業 CREST  
研究領域「情報システムの超低消費電力化を  
目指した技術革新と統合化技術」  
研究課題「超低消費電力化データ駆動  
ネットワークシステム」

## 研究終了報告書

研究期間 平成19年10月～平成25年3月

研究代表者：西川 博昭  
(筑波大学大学院システム情報工学  
研究科、教授)

## § 1 研究実施の概要

### (1) 実施概要

研究代表者らは、通信トラフィックの指数関数的な増加を考慮して、ネットワークシステムの省電力化が不可避と着想し、超低消費電力化データ駆動ネットワークシステム ULP-DDNS (Ultra-Low-Power Data-Driven Networking System) の研究を進めてきた。本研究は、本来的に通信処理向きの受動的なデータ駆動原理を、ネットワーク方式、プラットフォームアーキテクチャ、VLSI 実現法に至るまで徹底して適用し、実行時オーバヘッドを極小化して、ネットワークシステムの消費電力を従来に比べて、数百分の 1 とする超低消費電力化を目的としている。本研究では特に、災害発生など緊急時に本質的な情報疎通を維持できる通信環境の必要性を考慮し、具体的アプリケーションとして取り上げている。

緊急時には、いわゆるインフラストラクチャが十分に機能しない環境ならびに異常トラフィックへの対応が大前提となる。したがって、東海大学グループでは、アドホックネットワークを前提に、この上のトラフィックの抑制によって、低消費電力化をめざすアドホックネットワーク方式を研究した。

このアドホックネットワークのプラットフォームには、放送型情報転送、情報発見、認証やマルチホップ型中継処理に共通する UDP/IP プロトコルの超低消費電力化実現が要求される。したがって筑波大学グループは、UDP/IP 処理に最適化した二重化環状パイプラインによるデータ駆動チップマルチプロセッサコア ULP-CUE (Ultra-Low-Power CUE) アーキテクチャを提案するとともに、これを 4 コア集積した ULP-DDCMP (Ultra-Low-Power Data-Driven Chip MultiProcessor) を VLSI 試作し、これを搭載したボードを ULP-DDNS ノードとして開発した。また、通信処理時はもちろん、いわゆる待機時の省電力化も重要な課題となることは論を俟たない。したがって ULP-DDCMP は、真に情報処理中の部分に電力消費が極限される自己同期型パイプライン STP (Self-Timed Pipeline) を採用している。VLSI 実現上の省電力化には、動的電圧制御やパワーゲーティングが既に常套的手段として導入されている。高知工科大学グループは、実行時の処理負荷が事前に予測できない通信処理の特性を考慮して、パイプライン段水準の細粒度パワーゲーティングという STP の消費電力最適化手法を研究し、そのためのパワースイッチ用セルを組み込んだ ULP-STP (Ultra-Low-Power STP) 用テストチップを VLSI 試作するとともに、ULP-DDCMP の消費電流観測に基づく実行時電圧制御を研究した。

アドホックネットワーク方式の検討では、放送型情報転送、情報発見、認証の 3 機能についてトラフィック抑制手法を提案し、その有効性をネットワークシミュレーションにより明らかにした。さらに、緊急時における各機能の利用頻度を想定した総合的なトラフィック抑制効果を検証した。その結果、放送型情報転送方式が支配的であることが判明し、これをネットワーク方式における主要機能と位置づけ、より詳細な条件について、従来の単純フラッディングと、提案方式である負荷感応型フラッディングを取り上げ、ネットワークシミュレータを用いて定量評価を進めた。

同時に、ネットワーク方式とプラットフォームとの相乗効果を含めた低消費電力化効果を検証するために、アドホックネットワーク上の各ノードにおける UDP/IP 処理への入力パケットとその時刻を抽出し、さらに、これらを対象にして動作するプラットフォームの消費電力を求めるシミュレータを構築して、ULP-DDNS を統合的に評価した。このプラットフォームシミュレータでは、自己同期型パイプラインの段単位で消費電力を求める。このために必要となる、パイプライン段毎のタクト、スイッチング電力ならびにリーク電力は、ULP-CUE の論理ゲートレベルシミュレーションならびにパイプライン段単位の回路シミュレーションより求め、さらに、ULP-DDCMP の実測結果を用いて補正した。これらの補正值を設定したプラットフォームをシミュレーションした結果を ULP-DDCMP の実測結果と比較して、プラットフォームシミュレータの誤差が 10%程度に収まることを確認した。

総合評価の結果、ULP-DDNS は、組み込み用途プロセッサ Atom を用いた従来システムに比べて 200 分の 1 程度の省電力化効果が確認された。Atom が当初想定したネットワークプロセッサ XScale の後継であることを考慮すれば、当初目標とした数百分の 1 程度の超低消費電力化がほぼ達成されたと考えている。

### (2) 顕著な成果

1. 三宮秀次, 青木一浩, 宮城桂, 岩田誠, 西川博昭, “超低消費電力化データ駆動ネットワークングプロセッサ ULP-CUE の試作とその評価”, 情報処理学会論文誌コンピューティングシステム(ACS), Vol. 6, No. 1, pp. 78-86, Jan. 2013.

概要:UDP/IP 処理向き二重化環状パイプラインによる ULP-CUE を提案し、これをコアとする ULP-DDCMP の VLSI 試作結果に基づき、有効性を評価した。この成果は、プラットフォームシミュレータを用いた総合評価における 200 分の 1 程度の電力削減に大きく寄与している。

2. 実行時細粒度電力制御を実現する自己同期型パイプライン回路

概要:自己同期回路の自律的動作原理を活用して、パイプライン段毎に細粒度パワーゲーティングを実現する回路技術、ならびに、消費電流に基づいて実行時に供給電圧を昇降して電力を極小化する回路技術を確立した。この成果は、プラットフォームシミュレータを用いた総合評価における 200 分の 1 程度の電力削減に大きく寄与している。

3. 宇津圭祐, 石井啓之, “アドホックネットワークにおけるストリーミング配信向き負荷感応フラッディング”, 電気学会論文誌 C 分冊 130 巻 8 号, pp. 1367-1378, 2010 年 8 月.

概要:ULP-DDNS ネットワーキング層における集大成的成果であり、緊急時において極めて効果的な放送型情報配信を、効率的に実現する手法を提案し、その有効性を示した。ネットワーク層におけるトラフィックの 10 分の 1 の削減に大きく寄与した方式である。

## § 2. 研究構想

### (1) 当初の研究構想

本研究は、本来的に通信処理向きのデータ駆動原理を、ネットワーク方式から、プラットフォームとその VLSI 実現法に至るまでに徹底的に活用して、従来の数百分の 1 の超低消費電力化の達成を目標に開始された。具体的には、インフラの有無に関わらず通信機能を実現できるアドホックネットワーク技術に基づき、放送型情報転送、情報発見、認証を、従来の 10 分の 1 の消費電力にて達成するアドホックネットワーク方式と、放送型情報転送、情報発見、認証に共通するプロトコルである UDP/IP を対象に、従来の数十分の 1 の消費電力にて処理するプラットフォームを実現し、それらの相乗効果として、総体として従来の数百分の 1 の超低消費電力化を達成するデータ駆動ネットワークングシステムの実証を目的としている。

平成 19 年度から平成 21 年度まで、アドホックネットワーク方式では、インフラストラクチャが十分に機能しない場合の代替としてのアドホックネットワークにおける、放送型情報転送、情報発見、認証の機能を前提として、超低消費電力化を検討する。これらの 3 機能についてトラフィックの抑制手法を定式化すると同時に、各機能の利用頻度を想定したトラフィック抑制効果を検証する。また、プラットフォームの低消費電力化については、UDP/IP を対象に、実時間多重処理性と省電力化を両立する、データ駆動チップマルチプロセッサ ULP-DDCMP のアーキテクチャとその自己同期型パイプラインによる VLSI 実現法の両面から検討する。

平成 22 年度から平成 23 年度まで、アドホックネットワーク方式とプラットフォームの相乗効果を実証評価する環境を準備する。ネットワークシステムの省電力化は、トラフィック削減とプラットフォームの省電力化の 2 つの側面から捉えられる。したがって、一貫性のある評価を意図して、ネットワーク上の各ノードにおける送受信パケットを、プラットフォームでの送受信パケットないし入出力パケットとして反映した評価を実現する。具体的には、アドホックネットワーク上のトラフィックについては、ネットワークシミュレータを用いた評価実験を実施し、プラットフォームにおける消費電力については、上述の ULP-DDCMP によるプラットフォームの評価用テストベッドを構築し評価する。

平成 24 年度は、アドホックネットワーク方式とプラットフォームの省電力化効果の相乗効果を統合的に検証して、ネットワークシステム全体の省電力化効果を検討する。

## (2)新たに追加・修正など変更した研究構想

ULP-DDNS のアドホックネットワーキング方式の検討では、緊急事態発生直後に必要な相手発見、放送型情報転送、事態安定後に必要となる秘匿通信の 3 機能を取り上げ、緊急事態発生直後の過渡状態、その後の安定状態を含めて考慮し、さらに、通常トラフィックすなわち、ポイント・ポイントのユニキャスト通信の存在を仮定してモデル化したところ、3 機能の効率化により、既存方式に比べて、トラフィック量すなわち消費電力を当初目標の通り、約 10 分の 1 に削減できることが確認できた。さらに、3 機能のうち、放送型情報転送が支配的であることも明確にすることができた。これを受けて、総合評価では、放送形式情報転送を代表方式として取り扱うこととした。

また、中間評価では、下記 2 点(中間評価結果より引用)の指摘を受けた。

- ① 災害時における緊急的アドホックネットワークに動画像等の大量データ送信に向いている UDP/IP を適用しようとしている点に新規性は認められる。データ駆動型プロセッサはある分野では有効であるが、一般性は限られる。現在取り上げているアプリケーションにおいて効果を実証できるよう一層の検討が必要であるが、同時に、最終デモを視野に入れて応用分野をもう一度見直し、本方式の有効性が最も発揮できる分野での出口を見い出す努力を払うべきである。
- ② 3 階層の ULP 化シナリオによって 1/300 の低電力化が期待できる段階に達したとしているが、その根拠について十分説得力ある説明がなされているとは言い難い。特に自己同期型可変速度エラスティックパイプラインで制御のために必要な電力オーバーヘッド、速度オーバーヘッドの見積もりや、どのくらいのリーク電流の割合を前提にしたかなどを明らかにする必要がある。

上記①および②は、総合評価の中で対応した。

通信処理では、プロトコル処理を実際に行う通信処理時と、プロトコル処理間の待機時がある。これを踏まえて、上記①に指摘された、方式の有効性が最も発揮できる分野として、緊急的アドホックネットワークを対象に、真に情報処理中の部分に電力消費が極限される STP により VLSI 実現されたプラットフォームの省電力化効果も含めた総合評価を実施した。すなわち、中間評価以前より進めていた通信処理実行時の省電力化効果のみではなく、待機時も含めた省電力化効果を評価し、従来の数百分の 1 程度の超低消費電力化を達成できることを確認した。

また、上記②に指摘された、300 分の 1 の低消費電力化の見積りについては、総合評価における Atom の実測値とプラットフォームシミュレータによる統合評価結果の比較によって、定量的に評価した。

さらに、STP の省電力化効果の評価については、その効果が電力オーバーヘッドと等しくなる条件として、損益分岐時間 BET (Break Even Time)ならびに損益分岐負荷 BEPL (Break Even Processing Load)を検討し、パイプライン段水準の細粒度パワーゲーティングならびに実行時電圧制御の適用条件を速度オーバーヘッドも含めて明らかにした。

## § 3 研究実施体制

### (1)「筑波大学」グループ

#### ① 研究参加者

氏名	所属	役職	参加時期
西川 博昭	筑波大学大学院システム情報工学研究科コンピュータサイエンス専攻	教授	H19.10～
三宮 秀次	同上	助教	H22.2～
岩岡 満	同上	博士課程学生(D3)	H19.10～
西田 享邦	同上	博士課程学生(D3)	H21.4～
山内 秀樹	同上	博士課程学生(D2)	H23.4～
植田 英樹	筑波大学情報学類情報科学専攻	元 4 年	H21.8～H24.3

池田 直樹	筑波大学情報学類情報科学専攻	元4年	H23.1～H23.3
富安 洋史	筑波大学大学院システム情報工学研究科コンピュータサイエンス専攻	講師	H19.10～H23.3
黒田 亮太郎	同上	元修士課程学生	H21.2～H23.3
野口 和志	筑波大学情報学類情報科学専攻	元研究生	H21.8～H23.3
Jihene Ben Abderrazak	筑波大学大学院システム情報工学研究科コンピュータサイエンス専攻	元修士課程学生	H20.4～H22.3
内田 裕之	同上	元修士課程学生	H19.10～H21.3
岡本 政信	同上	元博士課程学生	H19.10～H20.3

## ② 研究項目

- ・ ULP-DDNS のチップマルチプロセッサ (CMP) アーキテクチャ
  - コアプロセッサの開発
  - チップマルチプロセッサの開発
  - 超低消費電力化データ駆動ネットワークシステム の CMP の評価

## (2)「高知工科大学」グループ

### ① 研究参加者

氏名	所属	役職	参加時期
岩田 誠	高知工科大学情報学群	教授	H19.10～
宮城 桂	高知工科大学大学院工学研究科基盤工学専攻	博士課程学生(D3)	H20.4～
大磯 元	同上	修士課程学生(M2)	H23.4～
妻鳥 恵三	同上	修士課程学生(M2)	H23.4～
畠山 博信	同上	修士課程学生(M1)	H24.4～
山崎 弘法	同上	修士課程学生(M1)	H24.4～
三宮 秀次	高知工科大学情報学群	助教	H21.4～H22.1
久保 竜宏	高知工科大学大学院工学研究科基盤工学専攻	元修士課程学生	H21.4～H22.3
橋田 昌昭	同上	元修士課程学生	H20.4～H22.3
田村 優紀	同上	元修士課程学生	H20.4～H22.3
香川 直也	同上	元修士課程学生	H20.4～H22.3
酒居 敬一	高知工科大学情報学群	講師	H19.10～H22.3

## ② 研究項目

- ・ チップマルチプロセッサ向き自己同期型エラスティックパイプライン
  - データ転送制御回路群の定式化
  - 可変速度パイプライン機構の開発と基礎評価
  - 超低消費電力化データ駆動ネットワークシステムの自己同期型エラスティックパイプラインの開発と評価

## (3)「東海大学」グループ

### ① 研究参加者

氏名	所属	役職	参加時期
石井 啓之	東海大学情報通信学部	教授	H19.10～
宇津 圭祐	同上	助教	H19.10～
富士 直秀	同上	臨時職員	H20.4～
佐野 浩士	同上	臨時職員	H23.4～

今泉 直哉	東海大学大学院情報通信学研究 科情報通信学専攻	修士課程学生	H24.4～
トゥルガンジャン・カ スイモフ	東海大学大学院工学研究科情報 通信制御システム工学専攻	元修士課程学生	H23.6～H24.3
川端 秀明	同上	元修士課程学生	H20.4～H22.3
平田 直之	同上	元修士課程学生	H19.10～20.3
チャウ・チーオン	東海大学連合大学院理工学研究 科総合理工学専攻	元博士課程学生	H19.10～H20.3

## ② 研究項目

- ・ 超低消費電力化データ駆動ネットワークシステムのネットワーク方式
  - アドホックネットワーク上の効率的情報発見方式の開発
  - アドホックネットワークの情報損失低減転送方式の開発
  - アドホックネットワークの相手認証方式の開発
  - 超低消費電力化データ駆動ネットワークシステムのネットワーク方式の評価

## § 4 研究実施内容及び成果

### 4.1 データ駆動ネットワークシステムのチップマルチプロセッサアーキテクチャ(筑波大学グループ)

#### (1) 研究実施内容及び成果

##### 【実施方法】

筑波大学グループは、数百分の一程度の消費電力低減をめざして、超低消費電力化ネットワークシステムを実現するために、後述するアドホックネットワーク方式と自己同期型エラスティックパイプラインによる VLSI 実現法を有機的に結び付ける核として、実行時のオーバヘッドを極小化したプロトコル処理のデータ駆動実時間多重型実現法と、品質を維持しかつ、トラフィックを抑制するアドホックネットワーク方式から要求される QoS に応じた可変性能を実現するデータ駆動チップマルチプロセッサ (CMP) アーキテクチャの研究を進めてきた。

平成 23 年度までに、アドホックネットワーク方式の主要機能である情報発見・相手認証・放送型情報転送に共通するプロトコルである UDP/IP 処理を対象に、実時間ネットワーク処理に不可欠な時間・順序依存処理のインライン実行を低消費電力で実現するデータ駆動チップマルチプロセッサコア ULP-CUE (Ultra-Low-Power CUE) を提案した[原著論文 45, 55, 59]。さらに、プラットフォームの省電力化効果を実測評価するため、ULP-CUE をコアとする超低消費電力化データ駆動チップマルチプロセッサ ULP-DDCMP (図 4.1.1) を VLSI 試作した。この ULP-DDCMP を用いてプラットフォームの試作プロトタイプ ULP-DDNS ノード (図 4.1.2) を設計・製造した。

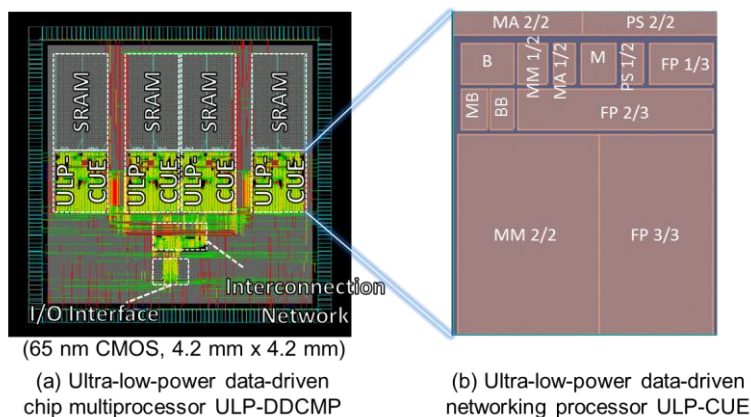


図4. 1. 1 LP-DDCMP

この ULP-DDNS ノードには、後述するように、UDP/IP 処理プログラムの書き込みなどのシステム生成やロギング結果の取出しのためのインターフェイスとして、本研究開始時のネットワークプロセッサとして取り上げた XScale の後継である携帯機器向け低消費電力プロセッサ Atom を搭載した。

最終年度である平成24年度は、ULP-DDNS ノードを用いて、ULP-DDDCMP によるプラットフォームの省電力化効果を実測評価した。

#### 【実施内容】

ULP-DDDCMP では、個々の ULP-CUE の消費電力を直接的に観測可能とするため、各 ULP-CUE ならびにコア間相互接続網に独立した電源線を配線し、電源ピンに接続した。ULP-DDNS ノードは、ULP-DDDCMP を搭載するボード (ULP-DDDCMP ボード)、Atom を搭載するボード (Atom ボード) ならびに Atom および ULP-DDDCMP チップとの間のデータ授受を実現するオフロード I/F (InterFace) ボードから構成される。先にふれた XScale は、ULP-DDNS ノード設計時点で入手できなかったため、XScale の後継である Atom を搭載した。

システム生成のためには ULP-DDDCMP チップにプログラムを与える必要があり、また、消費電力を評価するためには後述するロギング機構の記録を読み出す必要がある。これらを実現するデータ転送には、汎用的な USB を採用し、USB 通信を実現したボードとセットで Atom を入手した。ULP-DDNS ノード外観を図 4.1.2 に示す。

また、実測評価のため、ULP-DDDCMP の各 ULP-CUE とコア間相互接続網を対象に、電源電圧および電流の 12bit でサンプリングした値および入出力データを 32bit のタイムスタンプとともに記録するロギング機構を実現した。また、Atom は、プロセッサ単体の電源線やデータ線を直接取り出す手段が提供されていないため、Atom ボードを対象にロギング機構を実現した。具体的には、オフロード I/F ボード上において、電流と電圧をサンプリングできる電流・電圧計測回路をロギング対象の電源線に接続し、そのサンプリング結果を時刻とともに記録する機能を FPGA (図中 FPGA - backside) に実現した。加えて、ロギング対象のデータ信号線の信号レベル (値) をサンプリングし時刻とともに記録する機能を FPGA (図中 FPGA - backside) に実現した。これにより、電源電圧、電流ならびに入出力データのすべての変化を同時に記録可能となり、UDP/IP 処理の通信処理時と待機時のそれぞれの消費電力の観測を可能とした。

まず、Atom の評価を試みた。Atom ボードでは、Atom の周辺回路などに要する消費電力が特定不能であり、通信処理に要する消費電力が直接評価できない構成となっている。具体的には、Atom ボードの消費電力には、Atom の消費電力の他に、①インターフェイス回路などの周辺回路の漏れ電流、および②UDP/IP 処理の実行に不可欠な OS による消費電力も含まれる。Atom における通信処理時の消費電力を推定するため、UDP/IP 処理を実行した場合の Atom ボードの消費電力 (実測結果 11490 mW) から、UDP/IP 処理を実行していない場合の Atom ボードの消費電力 (実測結果は 10406 mW) を減算して①と②を取り除いた結果、1084 mW ( $\equiv 11490\text{mW} - 10406\text{mW}$ ) が計測された。また、UDP/IP 処理の実行時間を実測した結果、1 パケットあたり約 20.24  $\mu$  sec. であった。すなわち、1 パケット分の UDP/IP 処理の消費電力量は、約 21.9  $\mu$  J ( $\equiv 1084\text{mW} \times 20.24\ \mu\text{sec.}$ ) であった。さらに、待機時の消費電力を推定した。具体的には、計測した 1084mW に、文献 (G. Gerosa, et al., "A sub-1W to 2W low-power IA processor for mobile internet devices and ultra-mobile PCs in 45nm hi-k metal gate CMOS", 2008 ISSCC, pp. 256-611, Feb. 2008.) に掲載された、処理時電力に対する待機時電力の比 0.016 (90°C の場合) と、標準的な 25°C の場合のリーク電力を求めるために 4. 2 に詳述する ULP-STP のパイプライン段の回路シミュレーションにより求めた 90°C の場合のリーク電力に対する 25°C の場合のリーク電力の比である約 0.11 を乗算し、約 1.91 mW ( $\equiv 1084\text{mW} \times 0.016 \times 0.11$ ) と推定した。

ULP-CUE では、二重化環状パイプライン構成により、UDP/IP 処理の約 8 割を占める単項演算の実行時に、発火制御を実現する回路の駆動が回避されている。すなわち、図 4.1.3 に示すように、プログラム記憶部 (PS)、演算処理部 (FP)、メモリアクセス部 (MA)、2 つの経路から転送されるデータを先着順に後段へ転送するマージ部 (M)、後段の 2 つの経路へデータを選択的に転送するブランチ部 (B) から構成される環状パイプラインによって単項演算が実行される。二項演算はさら

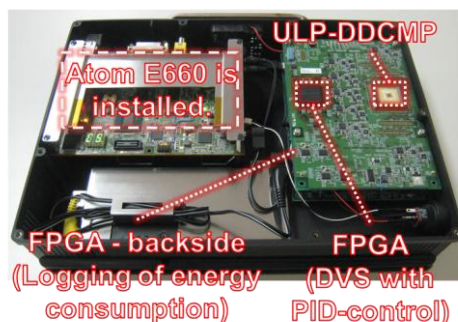


図 4. 1. 2 ULP-DDNS ノード



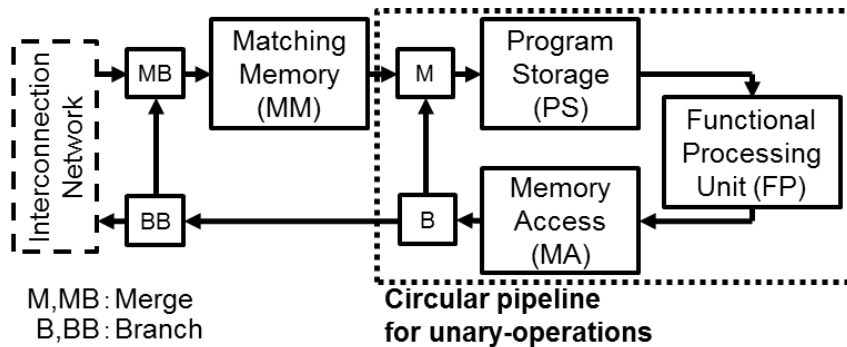


図4. 1. 3 UDP/IP 処理向け二重化環状パイプライン

に、発火制御部 (MM)、発火制御部用マージ部 (MB) および発火制御部用ブランチ部 (BB) を加えた環状パイプラインによって実行される構成となっている。ULP-CUE では、UDP/IP 処理を実行するに十分な命令セットを備える二重化環状パイプラインの回路設計時に、パイプラインボトルネックを排除するため、機能ブロックをパイプライン分割した。具体的には、MM、PS、FP および MA をそれぞれ 2 段、2 段、3 段および 2 段のパイプライン段に分割し、M と B のそれぞれ 2 段と 2 段を合わせて 13 段の環状パイプラインを実現している。ULP-CUE のパイプライン分割後のブロック図を図 4.1.4(a) に、レイアウト結果を図 4.1.4(b) に示す。この ULP-CUE において UDP/IP 処理を実行した場合の消費電力を実測した結果、標準電圧 (1.2 V) 供給時に 4.64 mW が計測された。

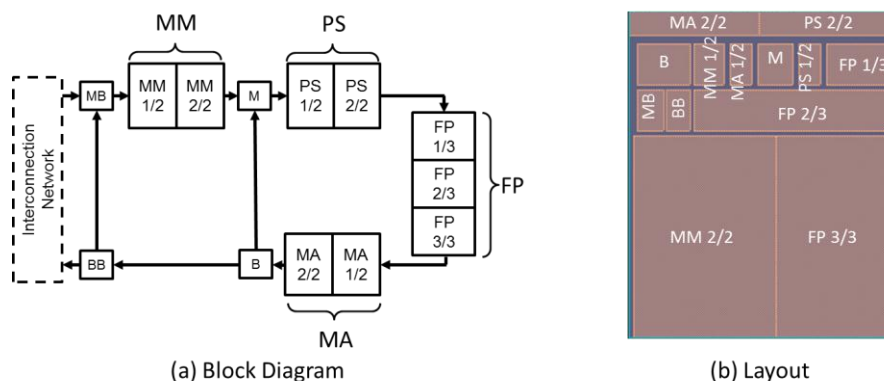


図4. 1. 4 二重化環状パイプラインのパイプライン段構成

さらに、ULP-DDCMP チップにおけるチップマルチプロセッサによる低電圧動作による省電力化効果の評価するため、最低電圧 (0.8 V) 供給時に UDP/IP 処理を 4 コアで同時並行実行した場合の消費電力を実測した結果、1.46 mW が計測された。また、UDP/IP 処理の実行時間を実測した結果、1 パケットあたり約 645  $\mu$  sec. であった。すなわち、1 パケット分の UDP/IP 処理の消費電力量は、0.94  $\mu$  J ( $\div$  1.46 mW  $\times$  645  $\mu$  sec.) であった。加えて、待機時の消費電力を実測した結果、0.32 mW が計測された。

**【成果】**

以上の比較によって、ULP-DDCMP は、Atom に比べて、通信処理時と待機時の消費電力をそれぞれ 20 分の 1 ( $\div$  0.94/21.9) 以下と 5 分の 1 ( $\div$  0.32/1.91) 以下に削減するとの結果が得られた。

**【成果の位置づけ・類似研究との比較】**

アドホックネットワークキングシステムのプラットフォーム実現の鍵は、いわゆる実時間多重処理の低消費電力化にある。すなわち、通信処理に要求される QoS (Quality of Service) として規定された時間制約を満足した実時間性を実現する必要がある。さらに、多数の通信の多重処理において、



実時間性を維持するためには、個々の通信処理を他の通信処理の影響を受けずに独立に実現することが大前提になる。

しかし、逐次処理方式を基本としたこれまでの実現法(XScale など)では、文脈切り替えオーバーヘッドを伴う時分割多重処理の高効率化を中心に検討されてきた。このアプローチでは、多重処理数の増加に伴いオーバーヘッドが顕在化し、実時間制約と低消費電力化に対する要求に対応し得ない。文脈切り替えのオーバーヘッドを回避する方策としては、SMT (Simultaneous MultiThreading)によるハードウェアスレッドを常時立ち上げるなどの代替案が考えられる。本研究では、通信処理向きの受動的な動作様式を持つデータ駆動方式に着目して、プラットフォームの超低消費電力化を目的とした。上述した通り、多重処理を含む並列処理の実現に関する限り、実行時のオーバーヘッドが全く生じないなど、通信処理を本質的な電力消費によって実現可能と考えられるデータ駆動原理をVLSI 実現まで徹底したULP-DDCMPをVLSI 試作して省電力化効果を実証し[原著論文 59]、さらに、Atom との比較評価に基づき、超低消費電力化効果を実証した。

## (2)研究成果の今後期待される展開

本システムは研究開始当初から、インフラストラクチャが十分に機能しない環境ならびに異常なトラフィックへの対処を考慮して、アドホックネットワークを前提にこの上のトラフィックを抑制することによって、低消費電力化を達成するアドホックネットワーク方式を採用している。しかしながら、緊急時にはいわゆる輻輳状態に陥り通信環境の維持が困難となることが容易に予測される。

この輻輳を可能な限り回避することが、緊急時通信環境にとって本質的に重要となることは言うまでもない。この輻輳を誘発する原因のひとつとして、プロセッサに設計目標値を超える処理負荷がかかる、すなわち過負荷状態に陥ることによって、プラットフォームにおける通信処理が遅滞することがある。この過負荷状態を回避するには、プロセッサ内部の処理負荷を観測可能とする必要がある。

上述したULP-DDCMPでは、真に通信処理中の部分に電力消費を極限する自己同期型パイプラインの特性により、処理負荷と消費電流が比例関係にあり、したがって、ULP-DDCMP は、消費電流値に基づき処理負荷を観測できる、可観測性を備えている。この可観測性を活用し、過負荷に陥らない限りパケットの処理を開始することで、過負荷状態を回避可能とすることで、輻輳緩和効果が期待できる。

本アイデアは、既に特許出願[国内出願 1、海外出願 1]しており、これによる輻輳緩和効果については引き続き研究を進めている。

## 4. 2 チップマルチプロセッサ向き自己同期型エラスティックパイプライン(高知工科大学グループ)

### (1)研究実施内容及び成果

#### 【実施方法】

データ駆動チップマルチプロセッサの超低消費電力化を実現するために、自己同期型パイプライン STP(Self-Timed Pipeline)回路の低消費電力化技術の開発を行った。実行時の処理負荷が事前に予測できない通信処理の特性を考慮して、(1)パイプライン段水準の細粒度パワーゲーティング方式、ならびに、(2)消費電流モニタによる実行時電圧制御方式を検討した。

本研究ではまず、パイプライン段単位でパワーゲーティングを実現する均質な自己同期型環状パイプライン構成の STP テストチップを、65nmCMOS プロセスにより試作し、(1)リーク電力削減効果(含 電力/速度オーバーヘッド)、ならびに、(2)供給電圧に対する電力対性能比に関する基礎的な特性を明らかにした。この試作を通して設計したパワーゲーティング回路を、筑波大学グループと共同で試作したデータ駆動チップマルチプロセッサ VLSI の発火制御部 MM に適用した。これらの試作を通して回路の最適化手法を明らかにし、データ駆動ネットワークシステム全体としての総合評価に反映し、層横断的な超低消費電力化が可能なことを検証した。

#### 【実施内容】

STP では、図 4.2.1 に示すように、隣接する C 素子間で転送要求信号(send)と転送許可信号

(ack)を相互に授受することによって、有効なデータが到着し次第、各々のパイプライン段(DL および FL)が自律的かつ局所的に転送および処理を行う。このため、個々のパイプライン段が有効データを処理している時に限りスイッチング電力を消費する、という優れた省電力性が生来的に備っている。

本研究では、STP が供給電力に応じて自律的に可変速度動作できる点に着目し、要求される処理性能に応じて適応的に電力を供給すれば、真の意味で必要最小限の電力を消費する VLSI 回路実現法が確立できると着想した。この超低消費電力化を目指した自己同期型パイプライン ULP-STP は、図 4.2.1 中の灰色部に示すように、従来型 STP に加えて、

- (a) send/ack 信号に基づく局所的な細粒度パワーゲーティング機構 PG
- (b) 消費電流  $I_{ss}$  に基づく実行時電圧制御機構 VS

を備えた回路となっている。

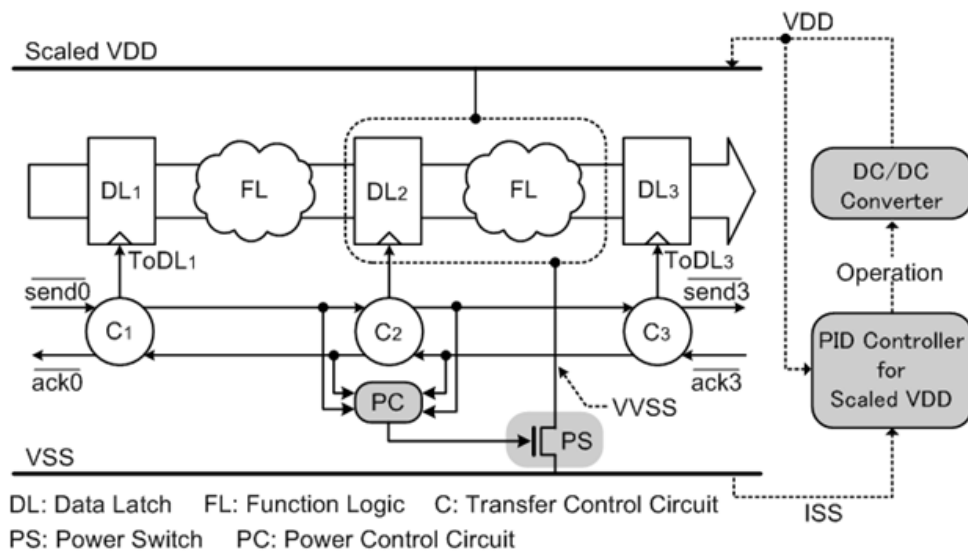


図4. 2. 1 低消費電力化自己同期型パイプライン ULP-STP

- (a) send/ack 信号に基づく局所的なパワーゲーティング機構 PG

本研究では、パワーゲーティング対象となる 1 段あるいは複数段のパイプライン段の両端の send/ack 信号に基づいて、NMOS パワースイッチ PS の on/off を制御し、待機時のリーク電流を遮断する回路を提案した。一般に、PG には、リーク電力削減量と付加回路に起因する電力性能オーバーヘッドのトレードオフがある。このトレードオフ関係は、PS 自体のスイッチング電力量および電源接続時に発生する突入電流による電力量オーバーヘッドに対して、削減可能なリーク電力量が等しくなる損益分岐時間 BET として、式(1)で一次近似できる。

$$BET = \frac{C_{PS} \times VDD^2 + \left( C_{VVSS} + \frac{1}{2} C_L \right) \times VDD \times \Delta_{VVSS}}{P_{leak}} \quad (1)$$

ここで、 $C_{PS}$  は PS 及び PS 駆動用バッファの容量、VDD は電源電圧、 $C_{VVSS}$  は仮想グラウンド VVSS の容量、 $C_L$  は DL と FL 部の容量である。また、 $\Delta_{VVSS}$  はウェイクアップ直前の VVSS の電位(直前のスリープ時間に応じて VDD に漸近する)、 $P_{leak}$  は DL および FL 部のリーク電力である。

本研究ではまず、提案回路を各パイプライン段に付加した ULP-STP テストチップを 65nmCMOS プロセスで試作し、BET や速度オーバーヘッドに関する基礎的な特性を測定した。本チップでは、各

パイプライン段のウェイクアップ遅延時間は 317ps@1.2V および 887ps@0.8V であったが、STP のハンドシェイク動作中に先行して PS をオンすることによって、パイプラインの転送時間に全く影響を与えないことを確認した。また、PS を VSS とパワーゲーティング対象回路との間に挿入することによって、 $\Delta V_{VSS}$  が 0.6mV 上昇したが、これは VDD に対して 0.05%@1.2V であり、速度オーバーヘッドは実質上無視できる程度であった。

ULP-STP テストチップでは、表 4.2.1 に示すように、25°C時の BET は 360ns@1.2V および 595ns@0.8V であった。1.2V 時に比べて 0.8V 時の BET は長い、PS 自体のリーク電力が低いため、スリープ時間が長くなるほどリーク削減効果が向上する。後述する実行時 VS との PG の併用を想定すると、PS は主として 0.8V 時に動作するため、実行時 VS と相乗して低消費電力化できることが期待できる。一方、通常のコア単位のパワーゲーティングでは、コア全体に対する PS を同時にオンにすると突入電流が過剰に流れるため、時間差を付けて複数の PS を順次オンするのが常套手段であるが、一般には、ウェイクアップ動作に先行してクロック信号を分配する回路を併用しない限り、コア全体がウェイクアップするまでは処理を開始できない。これに対して、ULP-STP では、パイプライン段よりも粗い粒度でのパワーゲーティングであっても、パイプライン段が順番にウェイクアップしながら、同時に処理も徐々に開始できる。よって、リアルタイム処理能力に優れる。消費電力の観点では、ウェイクアップ済にも関わらず回路がアイドルな状態にある時間を最小化できる点も特徴である。実際に、ULP-STP テストチップでは、40 段でウェイクアップしながら処理する時間が 72ns であった。単純にウェイクアップのみを行うだけであれば 35.5ns で済むが、その間は処理を開始できないとすると、リーク電力量 275pJ を無駄に消費する。

	BET [ns]	PS-on時の リーク電力 [uW]	PS-off時の リーク電力 [uW]	Sleep time : 800 ns時		
				PSの スイッチング 電力 [uW]	突入電流による 電力 [uW]	$\Delta V_{VSS}$ [V]
PG@1.2V	360	80.1	10.5	41.3	11.7	0.856
PG@0.8V	595	23.1	3.60	16.3	7.21	0.529

表4. 2. 1 1.2V 時と 0.8V 時の PG 特性 (25 °C)

これらの基礎的な特性の測定を通して、電力オーバーヘッドのさらなる低減には、PS のゲート幅の最適化、および、一般には常時通電が必要なアイソレーションセルの実装方法が課題になることが判明した。また、同時に、BET を満たすように、マイクロアーキテクチャおよびソフトウェアが協調できることが低消費電力化の課題であることが明らかになった。

前者の回路最適化を検討するために、ULP-DDCMP 内の比較的回路規模が大きな発火制御部 MM にパワーゲーティング機構を付加して、1~4 個の PS を任意に選択して動作可能な回路構成を実装した。その結果、パワーゲーティング対象の回路の同時放電電流の最大値に応じて、 $\Delta V_{VSS}$  が 0.05% 以下になるように PS のゲート幅を最適化することとした。この最適化を施した ULP-DDCMP の各パイプライン段について、BET を測定した。25°C時の結果を図 4.2.2 に示す。これらの BET 値は、ULP-DDCMP のレイアウト後の寄生成分を抽出した回路の SPICE シミュレーションにより得られたパラメータを用いて求めた。VS と PG を併用する際には、PG は最低電圧時に作動するため、VDD は 0.8V としている。図中のプロット▲は各パイプライン段(ステージ)の BET、棒グラフは削減可能なリーク電力を示している。さらに、各パイプライン段のデータラッチを D-FF セルではなく、アイソレーション機能を兼ねる D-latch セルにより代替できるよう C 素子を最適化する方法を採用した。これによって、常時通電が不要になるため、電力オーバーヘッドと速度オーバーヘッド共に解消される。以上の最適化を施した ULP-STP については、国際会議 [原著論文 47]にて報告した。

一方、後者のアーキテクチャとの協調については、筑波大学グループにおける UDP/IP 処理向き二重化環状パイプライン構成やチップマルチプロセッサ構成に反映され、リーク電力削減効果があることが確認されている[原著論文 56]。

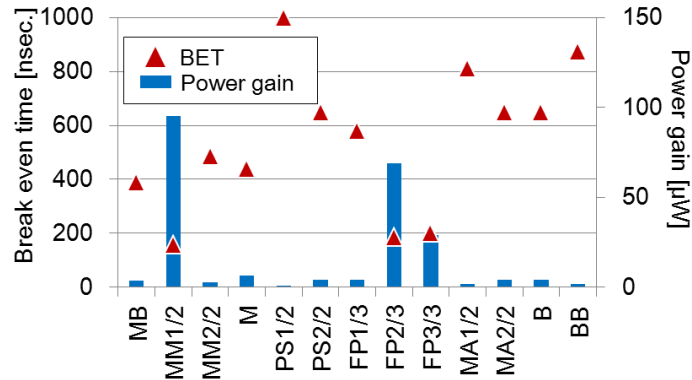


図4. 2. 2 各ステージの Break Even Time (0.8V, 25 °C)

(b)消費電流  $I_{ss}$  に基づく実行時電圧制御機構VS

本研究では、パイプライン内の処理負荷(実効スループット)に比例して電流  $I_{ss}$  が消費されるSTPの特性に着目して、その増減に応じてPID制御により供給電圧を動的に変更し、スイッチング電力を極小化する機構を提案した。

ULP-STPでは、電圧が変更される過渡的な期間でも、VDD配線内に極端な電位差が生じない限り、その時点の供給電圧に準じたスイッチング動作が可能である。しかしながら、電圧増減時には電源供給ラインを含む回路の充放電電力が追加的に必要になり、これが電力オーバーヘッドとなるため、電圧の増減頻度をある一定以下に抑えないとVSの効果なくなる。この関係性は、電源ラインの容量  $C_{VDD}$  とDLおよびFL部の容量  $C_L$  の比率に基づいて、損益分岐処理負荷 BEPLとして、式(2)で一次近似できる。

$$BEPL = \frac{C_{VDD}}{C_L \times \alpha} \quad (2)$$

ここで、 $\alpha$  はDLおよびFL部を構成するトランジスタのスイッチング確率である。

本研究ではまず、各パイプライン段が均質な40段の環状パイプラインで構成されたULP-STPテストチップにおいて、VDD:0.8V~1.3V、温度条件:-40°C、25°C、80°C、で、処理負荷に対する消費電力特性を測定した。25°C時の電力性能特性を図4.2.3に示す。このグラフからも判るように、STPは、リーク電力76μW(0.8V、PS-off)を切片として、処理負荷に応じて線形に消費電力が向上する素直な特性を有している。

これらの電力性能特性に基づいて、実行時に消費電流をモニタしてVDDを変更するための外部回路を設計し、これをULP-DDCMPチップの実行時電圧制御機構としてFPGA上に実現した。ULP-DDCMPチップの実測値を用いて、式(2)のBEPLを求めたところ、0.8V-1.2V間で電圧を増減できる頻度は、1個のUDP/IPパケットの処理中に高々1回となった。クロック同期回路では、クロックに同期して消費される電流のピークが発生するため、比較的大きな  $C_{VDD}$  を用いて電源周辺回路を構成する必要がある。自己同期型パイプラインに比べて同期型回路では電流ピーク値が2.4倍になるという報告があり、これに基づくと、ULP-DDCMPでは  $C_{VDD}$  を  $1/2.4$  にでき、結果として、より細かな電源制御が可能になるため処理負荷を一定とした場合、最大で  $1/2.4$  に低消費電力化が可能になることが判った。

電圧昇降時の過渡的な特性を実測したところ、0.8V-0.9V間で最大5.1K packet/sec/mW電力当たりの性能を改善可能であることが明らかになった。ULP-STPは、パイプライン全体を同期させるクロックを用いないため、PLL(Phase-locked loop)が不要であり、電圧昇降に伴ってクロック周波数を増減させる際に生じるPLLロック時間によるペナルティ遅延が発生しない点も低消費電力化に貢献できることが確認された[原著論文56]。

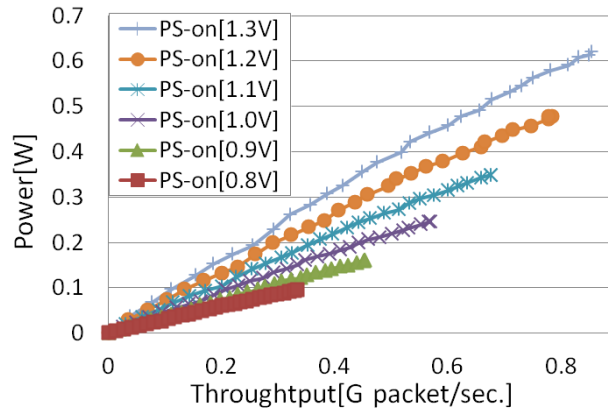


図4. 2. 3 ULP-STP の電力性能特性(25 °C)

#### 【成果とその位置づけ】

本研究の最大の成果は、回路水準にまでデータ駆動原理を追求した STP が生来的に有している自律分散的動作と協調することによって、実行時に細粒度で電力供給を制御でき、低消費電力化が可能になることを世界で初めて実証したことである。

これによって、従来型の同期回路では低消費電力化が困難であった細やかな低消費電力化が回路水準で可能になり、アーキテクチャやソフトウェアとの協調による総合的な低消費電力化を達成する上で、より緩やかな協調を許容できることを意味していると考えている。また、非同期回路を低消費電力化するアプローチに対しては、2 線論理型の非同期回路の場合、過去の状態を記憶する必要があり、完全に電源遮断することは困難であるため、状態保持に最低限必要な電源電圧に下げる電圧制御 (voltage regulation) しか採用できない。以上のことから、本研究で考案した ULP-STP が、同期回路や完全非同期回路では省電力化が困難であった領域に対して、細やかな低消費電力化を可能にすることを基本的に示すことができたと考えている。

#### (2)研究成果の今後期待される展開

自己同期型パイプライン回路に固有の特性を活かしたまま、自然な形態で低消費電力化を可能にする技術を明らかにできた。今後、LSI の微細化が進展すると、許容される最大電力を超えない範囲で必要最低限の回路ブロックのみを動作させて、残りの回路ブロックをダークシリコン化する技術の重要性が高まるであろう。よって、本研究で開発した超低消費電力化自己同期型パイプライン回路の成果が活用できる領域が広がると考える。まずは、システム全体の自己同期型パイプライン化よりも、むしろ、プロセッサ間ネットワークへの応用などの部分的応用による実用化展開が早期技術移転先として期待される。

### 4. 3 超低消費電力化データ駆動ネットワークシステムでのネットワーク方式(東海大学グループ)

#### (1)研究実施内容及び成果

##### 【実施方法】

無線アドホックネットワークで構成する ULP-DDNS のネットワーク方式の検討では、緊急事態発生直後に必要な相手発見、放送型情報転送、事態安定後に必要となる秘匿通信の 3 つの機能を取り上げ、それらの効率化(冗長なトラフィックの抑制)をめざして検討した。

緊急事態発生直後に、通信インフラが使用できずアドホックネットワークを形成しようとしている段階を想定すると、各ノードの IP アドレスも相互に未知の段階である。この時に最初に必要となる機能は、避難所情報、医師や医薬品のありかの情報、自宅や特定地点に関する情報などローカルなアドホックネットワークの範囲内に存在しかつ緊急に情報を必要とする場合の情報収集・発見機能である。携帯端末にはほぼ具備されている GPS 機能と地図情報を利用して、目的の地点に関する情報を有する近隣のアドホックネットワークノード所有者を見つけ出すため、特定 IP アドレスを要しな

いフラッディングに基づく効率的な手法を提案しその有効性を示す。

緊急事態発生直後に、発見機能とは逆に、ローカルに必要とされる情報(被災地の状況、避難所の状況)などをストリーム型でネットワーク内に配布する放送型情報転送方式(負荷感応動的カウンタ判定フラッディング:LDCF)を提案しその有効性を明らかにする。本方式では、周囲とのインタラクションなしに自分のノードの負荷を観測することにより、放送で受け取った情報の再放送の判断閾値を決定する。

緊急事態が発生後しばらく経過した後、ノード同士がIPアドレスを知り、ユニキャスト通信が可能となった段階に移る。このとき、場合によっては秘匿通信が必要となる。公開鍵基盤(PKI)の存在しない分散環境での公開鍵認証方式を効率的に行うため、公開鍵証明書を事前収集することなくオンデマンドで収集する方式を提案し、その劇的なトラフィック量減少効果を示す。

性能評価に加えて、適用領域の検討としてノード密度と方式の効果との関係性を明らかにする。これらの3方式を、組み合わせたときの総合的な冗長トラフィック抑制効果を検討する。

総合評価において、さらに、アドホックネットワークを構成するノードであるプラットフォームの評価と連携するために必要なノード当たりのトラフィックを検討した。また、ULP-DDNS 実装に向けてのノード設計に有効な指標を提供するために、ノード密度(面積当たりのノード数)や MAC レイヤ伝送速度が送受信パケット数の抑制効果に与える影響を詳細に評価する。

## 【実施内容】

### (1)基本3方式の提案と評価

情報収集発見方式については、GPS を援用し、周囲のノードに放送形式で得たい情報(目的ノードの状況:自家の状況、医薬品のありか)の所有者を捜し出すことを基本とした。問い合わせを受けたノードは、自ノードの座標・目的ノードの座標をもとに直線距離を計算することにより目的ノードとの距離を測定し、最も近いノードがさらに探索を継続する方法をとった。評価にはネットワークシミュレーションツールの OPNET を使用した[原著論文 12, 22, 39, 口頭発表 5, 11]。秘匿通信の実現では、従来の PKI を前提としない分散型公開鍵管理方式では、事前に鍵をすべて収集する必要があり、膨大な鍵情報がネットワーク内を転送される欠点があった。我々は、この点に着目し、信頼関係リストを事前に作成しておき、実際に秘匿通信を行う段階にオンデマンドで証明書を収集する方式を採用した。評価にはネットワークシミュレーションツールの OPNET を使用した[原著論文 11, 21, 口頭発表 1, 10, ポスター発表 1]。

ネットワークングレイヤの主要機能である放送型情報転送方式として、負荷感応型カウンタベースフラッディング LDCF (Load-aware Dynamic Counter-based Flooding)[原著論文 4, 20, 29, 33, 38, 40-42, 49-51, 54, その他の著作物 2, 3, 口頭発表 4, 7, 8, 9, 12-16]を提案した。この方式は、パケットを受信時に直ちに一度だけ再送信する SF(Simple Flooding)方式や同一パケットの受信回数をカウントし固定の閾値を越えれば再送信しない CF(Counter-based Flooding)[文献 4.3.1]と異なり、ノード負荷に応じてカウンタ閾値の増減を動的に行う。本評価には、ネットワークシミュレータ(OPNET [文献 4.3.2])を用いた。ネットワークシミュレーションによる評価の流れについて、放送型情報転送方式の評価を例にとり図 4.3.1 に示す。シミュレータの上で実際の災害発生時を想定したエリアサイズ、ノード数を設定し、シミュレーションを行う。そして、ネットワーク全体の送受信パケット数およびパケット到達ノード率(ネットワーク全体に対する情報到達ノードの割合)が得られる。



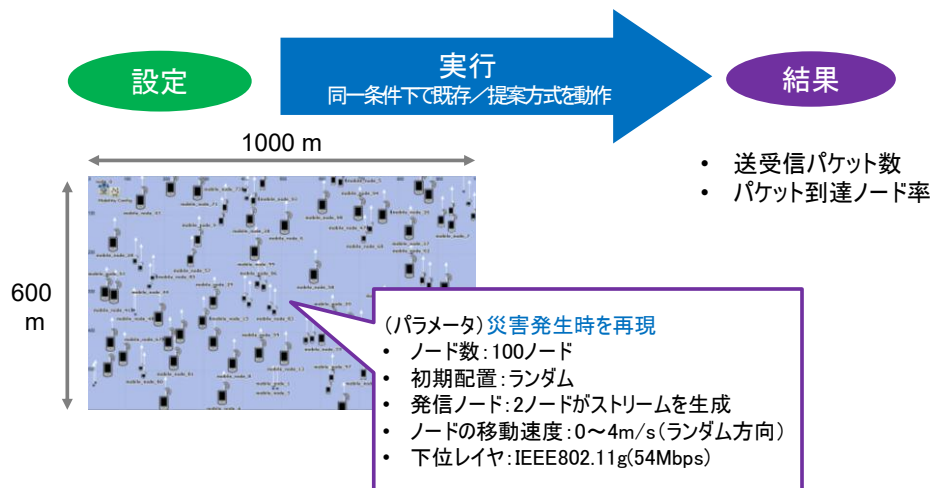


図4. 3. 1 ネットワークシミュレーションによる評価(放送形式情報転送)

(2)トラフィックモデルを考慮したネットワーキング層の効果

(1)において得られた成果に対し、具体的なトラフィック発生モデルを、緊急時を想定して作成し、そのトラフィックの重み付けにより3方式の統合的な削減効果を求めた[原著論文 52, 53]。緊急事態発生直後の過渡状態、その後の安定状態を含め考慮し、また、通常トラフィックすなわち、ポイント・ポイントのユニキャスト通信の存在を仮定してモデル化した。

(3)総合評価に向けた検討の深化

総合評価において、アドホックネットワークを構成するノードであるプラットフォームの評価と連携するために必要なノード当たりのトラフィックを検討した。また、ULP-DDNS実装に向けてのノード設計に有効な指標を提供するために、ノード密度(面積当たりのノード数)やMACレイヤ伝送速度が送受信パケット数の抑制効果に与える影響を詳細に評価した。

【成果】

(1)基本3方式の評価

情報収集発見方式については、単純なSFを用いた発見手法に比べて4分の1に問い合わせパケット数を減少し、電力をSFに比べて4分の1に削減できることを示した[原著論文 12, 22, 39, 口頭発表 5, 11]。

秘匿通信の実現では、従来の事前収集方式に比べて100分の1にトラフィックを削減できることを示した[原著論文 11, 21, 口頭発表 1, 10, ポスター発表 1]。

放送形式情報転送であるLDCFは、再送信を抑制しトラフィックを抑制するとともに、パケット到達ノード率を向上でき、SFなどの既存方式に比べて10分の1にトラフィックを削減できることを示した[原著論文 4, 20, 29, 33, 38, 40-42, 49-51, 54, その他の著作物 2, 3, 口頭発表 4, 7, 8, 9, 12-16]。

図4.3.2に上記3方式のトラフィック削減効果を示す。

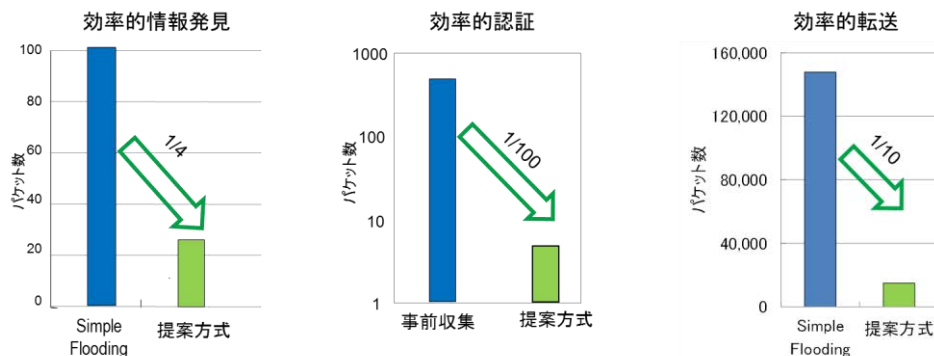


図4. 3. 2 ネットワーキング層におけるトラフィック削減方式の効果

(2)トラフィックモデルを考慮したネットワーキング層の効果

緊急事態発生直後の過渡状態、その後の安定状態を含め考慮し、また、通常トラフィックすなわち、ポイント・ポイントのユニキャスト通信の存在を仮定してモデル化したところ、我々の3方式により、既存方式に比べて10分の1にトラフィック量、したがって電力使用量を削減できることを示した[原著論文 53]。またこの評価において、放送型情報転送が支配的であることも明確にすることができた。これを受けて、総合評価では、放送形式情報転送を代表方式として取り扱うこととした。

(3)総合評価に向けた検討の深化

本評価にも、ネットワークシミュレータ(OPNET14.5[文献 4.3.2])を用いた。シミュレーション条件は以下の通りである。ノード数 100、このうち 2 ノードが動画ストリームを放送するとした。これは、緊急時に必要な情報を放送として流せる拠点は限られると想定したからである。各放送元ノードは、QCIF(Quarter Common Intermediate Format)形式の“highway” [原著論文 54]のうち 1000 フレームを H.264 のコーデックである jm14.2 [文献 4.3.3] によって符号化したストリームを放送する。いずれも携帯情報端末を想定した解像度、および緊急時に一度に流せる時間を想定した。この際、フレームレートは 30 frames/sec. (つまりパケット生成間隔は 33 msec. となる)、IフレームとPフレームによるフレーム構成とし、GoP(Group of pictures)は 10 とした。それぞれ、一般的な動画のフレームレート、パケット損失が高いとされるアドホックネットワークを考慮した GoP、ならびに携帯情報端末向きのフレーム構成という観点から選定した。なお、これらの評価では実際に符号化した動画のパケットサイズ分布として、Iフレームを 1000~1200byte 程度、Pフレームを 100~150byte 程度のデータ長とした。各放送元ノードがこの 1000 フレームを合計 2 回繰り返し放送することを想定し、既存の SF、CF、および LDCF を比較した。ここで、事前評価により、CF の閾値は 2、LDCF の閾値は 1 または 2 が最適であったため、これらの値を用いている。

a) ノード密度に対するトラフィック抑制効果

MAC レイヤは IEEE802.11b、伝送速度は 2Mbps、シミュレーションエリアは、1000x600 m<sup>2</sup> を基準とし、1291x775 m<sup>2</sup>(ノード密度比 0.6)、846x507 m<sup>2</sup>(ノード密度比 1.4)の計 3 通りとした。

送受信パケット数をパケット到達ノード率(図中 penetration rate)で正規化した値を、CF の場合と比較して、図 4.3.3(a)に示す。この結果から、LDCF は送受信パケット数の削減効果が優れていることが判る。さらにノード密度が高くなるにつれて、送受信パケットの削減効果が向上することも判った。この効果は、SF では、密度の増加により近隣ノードからの再送信割合が増え、それによる負荷(待ち合わせパケット数)が大きくなるが、これらに LDCF の再送信抑制がより効果的に作用したためと考えられる。

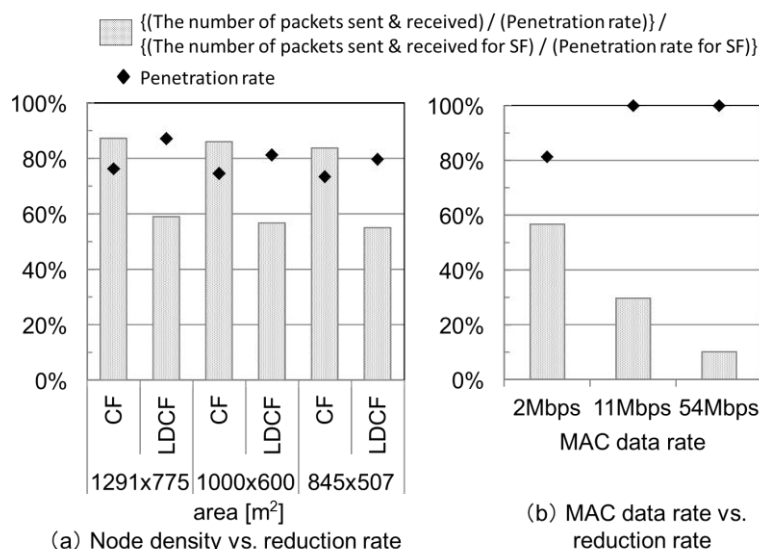


図4.3.3 パケット抑制効果

## b) MAC 伝送速度に対するトラフィック抑制効果

今後は、低位レイヤの伝送速度が向上する傾向にあるため、MACレイヤをIEEE802.11b(2Mbps、11Mbps)、IEEE802.11g(54Mbps)の計 3 通りを比較した。シミュレーションエリアは評価 a)で基準にした 1000x600 m<sup>2</sup>とした。その他の条件は前述の評価と同じである。

SF と LDCF の送受信パケット数およびパケット到達ノード率の比較を図 4.3.3(b)に示す。これにより、伝送速度を大きくするに従い、SF に対して最大 10 分の 1 程度にパケット数が削減できることが判った。総合評価における検討は 54Mbps について行うこととした。

### 【成果の位置づけ】

本検討は、アドホックネットワークにおける冗長トラフィックの削減により効率化を行い、結果として対応する消費電力を削減する方法について検討したものである。特に災害など緊急事態が発生したときに、最も必要となる、情報発見、情報転送、そして簡易な秘匿通信方式について検討したものであり、その独創性と重要性は言を俟たない。

ULP-DDNS検討開始時点においてはそれほど現実味を帯びていなかった超低消費電力化アドホックネットワークは、3.11 以降、インフラの代替機能としてその位置づけがクローズアップされ、重要度が増している。その中で本成果は、少ない電池駆動を前提とするアドホックネットワークをできる限り寿命を延ばそうとする試みに対応しており、実用化への道を拓きつつあると言える。

### 【類似研究との比較】

既に多くの成果がアドホックネットワークについて出されている。しかしながら、ネットワーク層における検討の中心はやはり経路制御である。ところが、実際に非常災害が起きた段階において、経路選択ができるための IP アドレス情報は決定的に不足しているのが実情であり、それを前提とした検討は実際的ではない。本検討では、その欠点を完全にカバーし、アドレス情報を持つことなく、しかも最緊急時に必要な情報転送を、効率的に低消費電力で実現できる方法を与えたことで他に例を見ない優れた業績である。

## (2)研究成果の今後期待される展開

本方式を ULP-DDNS プラットフォームと連携させることにより、超低消費電力ネットワークシステムの実用化が最も重要な展開と考える。また、一般携帯端末、スマートフォンやノートPCを前提として検討してきているが、今後は、スマートネットワークも考慮に入れ、大電力容量を有する電気自動車をハブとしてすえた新しい階層型アドホックネットワークの利用も検討対象であろう。その本成果が大きく寄与していくことが今後期待される。

[文献 4.3.1] Brad Williams, Tracy Camp, “Comparison of Broadcasting Technics for Mobile Ad Hoc Networks”, Proceedings of the 3rd ACM International Symposium on Mobile Ad Hoc Networking and Computing, pp.194-205, 2002

[文献 4.3.2] “The network simulator OPNET”, <http://www.opnet.com>, Sept. 2012.

[文献 4.3.3] Y. Tseng, S. Ni, Y. Chen, and J. Sheu, “The broadcast problem in a mobile ad hoc network”, in Wireless Networks, ed. T. Imielinski and M. Steenstrup, vol.8, pp.153-167, Springer Netherlands, Netherlands, 2002.

## 4. 4 ULP-DDNS 総合評価(全グループ)

### (1)研究実施内容及び成果

#### 【実施方法】

超低消費電力化データ駆動ネットワークシステムの省電力化効果を示すため、全グループ協同で、ULP-DDCMP の実測結果を用いて最適化した、実行時電圧制御方式ならびに局所的な細粒度パワーゲーティング方式を付与した場合の ULP-DDCMP(以降、ULP-DDCMP+と呼ぶ。)を対象に LDCF を実現するプラットフォームとした際の消費電力を統合的に評価し、従来の単純フラッディングを実現するプラットフォームとした Atom の消費電力と比較して総合評価した。

具体的には、筑波大学グループと東海大学グループの協同により、ネットワークシミュレータのログから、プラットフォームにおけるUDP/IP処理へ入力されるUDPパケットを構成するトークンと、その入力時刻を抽出して、プラットフォームシミュレータの入力として、個々に入力時刻を付与したトークンの列(トークンストリーム)を生成した。トークンストリームに対するULP-DDCMP+の消費電力の評価には、回路シミュレーションを用いることがまず考えられる。しかし、回路シミュレーションは、トランジスタ単位でスイッチングを逐一詳細に模擬するため膨大な時間を要するため、ULP-DDCMP+全体を対象とする評価が困難となる。そこで、プラットフォームシミュレータでは、自己同期型パイプラインの消費電力を評価するため、パイプライン段単位でトークンの生成・消費のシミュレーションを実施し、ULP-DDCMP+全体の消費電力の評価を可能とした。このために必要となるパイプライン段毎のタクト、スイッチング電力ならびにリーク電力については、筑波大学グループと高知工科大学グループの協同により、論理ゲートレベルシミュレーション(以下、ゲートシミュレーションと呼ぶ。)と回路シミュレーション(以下、単にSPICEと呼ぶ。)の結果を組み合わせ求めて。具体的には、実行時電圧制御により電源電圧が変化(1.3V~0.8V)した場合の消費電力を評価可能とするため、電源電圧毎(0.05V毎)にパイプライン段毎のタクト、スイッチング電力およびリーク電力を求めた。また、細粒度パワーゲーティングにより電源が遮断あるいは供給された場合の消費電力を評価可能とするため、リーク電力については、電源を遮断した場合(PS off)と供給した場合(PS on)のそれぞれについて求めた(表4.4.1~4.4.3参照)。さらに、求めたパイプライン段毎のタクト、スイッチング電力ならびにリーク電力を、ULP-DDCMPの実測結果を用いて補正した。補正したパイプライン段毎のタクト、スイッチング電力ならびにリーク電力を設定したプラットフォームシミュレータのシミュレーション結果を、ULP-DDCMPの実測結果と比較して、プラットフォームシミュレータが10%程度の誤差で消費電力を評価可能であることを確認した。その上で、プラットフォームシミュレータを前述したトークンストリームを入力として実行して、ULP-DDCMP+の消費電力を求めた。

#### 【実施内容】

プラットフォームシミュレータでは、ULP-DDCMP+の消費電力を求めるため、トークンストリームに対するUDP/IP処理のデータ駆動型実行の過程で時々刻々変わるパイプライン段毎のトークンの有無を忠実に模擬する。このために、事前に、表4.4.1に示すように、パイプラインタクトを決定する、転送要求信号(send)ならびに許可信号(ack)の伝搬遅延時間、およびスイッチング電力ならびにリーク電力を設定し、パイプライン段毎のトークンの生成と消費を模擬する。具体的には、動作条件(電源電圧VDDおよび温度)に応じて、send時間ならびにack時間を参照して、トークンの生成時刻と消費時刻を管理する。さらに、パイプライン段毎に、トークンの消費時刻から生成時刻を減算して滞在時間を求め、スイッチング電力に乗算した結果と、トークンの生成時刻から消費時刻を減算して不在時間を求め、リーク電力(PS on時/off時)に乘算した結果の総和を、消費電力とする。

図4.4.1にプラットフォームシミュレータの構成を示す。表4.4.1に示したパラメータは、図4.4.1の右下部に示す表形式で記述して設定する。また、ULP-DDCMP+におけるパイプライン段間の接続関係は、図4.4.1の中央部に示すブロック図で記述して設定する。図中ではULP-CUEの二重化環状パイプラインを例示している。さらに、トークンストリームを構成する個々のトークンについて、UDP/IP処理をデータ駆動型実行する過程で移動する経路を、入力時刻とともに、図4.4.1の上部に示す表形式で記述して設定する。図中では、8トークンからなるトークンストリームを例示している。経路としては、トークンが入力されるULP-CUEと、ULP-CUE内でトークンが単項演算用経路と二項演算用経路のどちらを選択するかを示す文字列を設定する。具体的には、ULP-DDCMP+内の4個のULP-CUEに0~3のIDを与えてトークンが入力されるULP-CUEを特定し、さらに、単項演算用経路を意味するUあるいは二項演算用経路を意味するBによりULP-CUE内の経路を特定する。

プラットフォームシミュレータの実行により得られたパイプライン段毎の消費電力は、図4.4.2の右部に示すように、ULP-CUE単位あるいはULP-DDCMP+単位で合計して、ULP-CUEあるいはプラットフォーム全体としての消費電力としても出力できる。

表4. 4. 1 プラットフォームシミュレータにおける設定パラメータ一覧

設定パラメタ	内容
動作条件	電源電圧 [V]
	温度 [°C]
send 時間	転送要求の信号伝搬遅延[sec.]
ack 時間	転送許可の信号伝搬遅延[sec.]
スイッチング電力	ステージ動作時の動的電力[W]
リーク電力 (PS off 時)	ステージの静的電力 (PS off 時)[W]
リーク電力 (PS on 時)	同上 (PS on 時)[W]

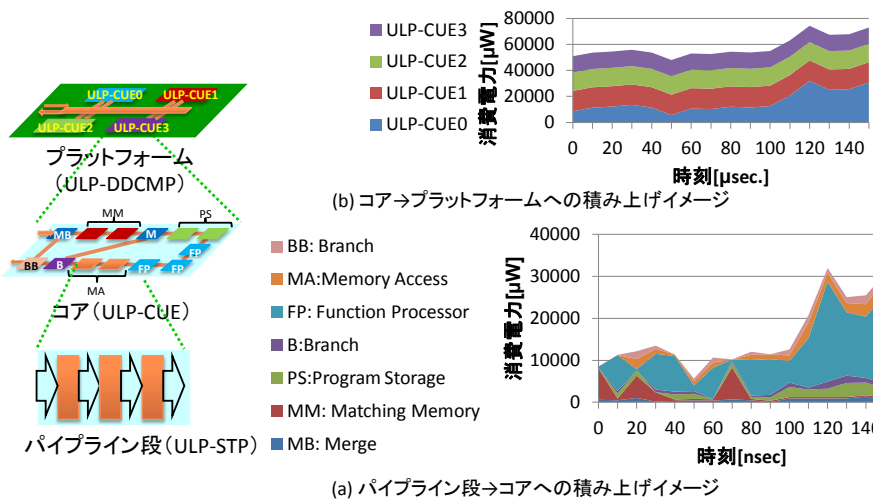
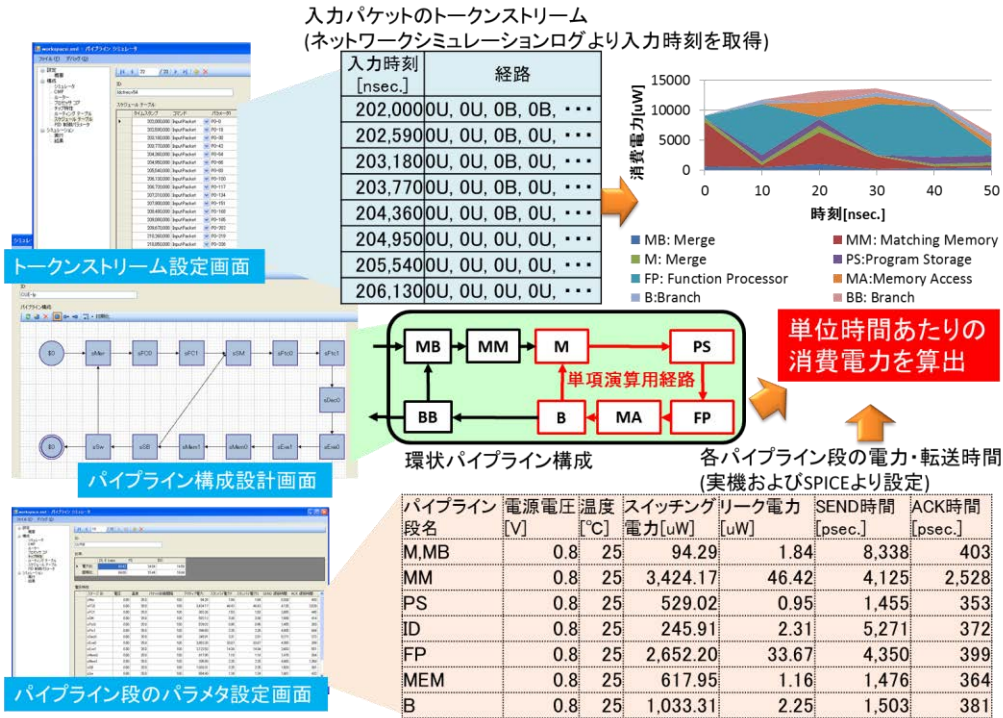


表 4.4.1 に示したパイプライン段毎のパラメタの設定には、ULP-CUE のレイアウト後の寄生成分を抽出したゲートシミュレーションと、パイプライン段毎のレイアウト後の寄生成分を抽出した SPICE を活用した。

まず、ULP-CUE の 2 つの経路の周回時間を、ゲートシミュレーションより求めた場合と ULP-DDCMP を用いた実測結果を比べた場合の結果が一致することを確認した後、ゲートシミュレーションにより、表 4.4.2 に示すように、パイプライン段毎の send 時間と ack 時間を求めた。VLSI 試作サービスで提供されたゲートシミュレーション用ライブラリデータでは、標準電圧 1.2V が想定されている。これに対して、実行時 VS により電源電圧が変化した場合のパイプライン段毎の send 時間と ack 時間を、ULP-DDCMP の実測値を用いて求めた。具体的には、供給電圧の変化に対して回路内の信号伝搬遅延時間は同比率で変化することから、標準電圧 1.2V の場合を基準として、電源電圧を 1.3V~0.8V に変えた場合の ULP-CUE の周回時間の変化率を求め、先に求めた 1.2V の場合のパイプライン段毎の send 時間と ack 時間に乗算して、電源電圧が 1.3V~0.8V の場合のパイプライン段毎の send 時間と ack 時間を求めた。

表4. 4. 2 パイプライン段毎の send 時間と ack 時間(標準電圧 0.8V)

	send 時間 [nsec.]	ack 時間 [nsec.]
MB	8.338	0.403
MM1/2	4.125	2.528
MM2/2	2.655	0.445
M	1.589	0.414
PS1/2	1.455	0.353
PS2/2	4.905	0.684
FP1/3	5.271	0.372
FP2/3	4.350	0.399
FP3/3	2.653	0.551
MA1/2	1.476	0.364
MA2/2	4.865	1.356
B	1.503	0.381
BB	1.661	0.432

パイプライン段毎のスイッチング電力は、トランジスタ毎のスイッチング時の消費電力とスイッチング確率の積をパイプライン段内のすべてのトランジスタについて求めた結果の合計である。しかし、UDP/IP 処理を実行した場合の個々のトランジスタのスイッチング時の消費電力とスイッチング確率を SPICE により求めるには膨大な時間を要し困難である。そこで、表 4.4.3 に示すように、パイプライン段毎にスイッチング電力を一定値として近似した。具体的には、パイプライン段毎のスイッチング電力の暫定値として入力信号を 1→0 とした場合のパイプライン段毎のスイッチング電力を SPICE シミュレーションより求め、さらに、それを設定したプラットフォームシミュレーションにより UDP/IP 処理を実行した場合の消費電力 (1.79  $\mu$ J) と、UDP/IP 処理を実行した場合の ULP-DDCMP の消費電力 (4. 3 に述べた実測結果、0.94  $\mu$ J) の比 0.53 ( $\approx 0.94/1.79$ ) を求め、パイプライン段毎の暫定値に求めた比 0.53 を乗算して、UDP/IP 処理実行時の平均的な一定値を求めた。この比は、電源電圧を 1.3V~0.8V に変化させた場合もほぼ同じ結果となった。

パイプライン段毎のリーク電力についても、表 4.4.4 に示すように、一定値として近似した。具体的には、パイプライン段毎のリーク電力 (PS on の場合) に関しては、ULP-DDCMP により計測した環状パイプラインのリーク電力に、SPICE により求めたパイプライン段毎のリーク電力の合計に対するパイプライン段毎のリーク電力の比を乗算して求めた。さらに、パイプライン段毎のリーク電力 (PS off の場合) を求めるため、PS on に対する PS off 時のリーク電力の削減率を、4. 2 に述べたように ULP-DDCMP において PG を実現した MM のリーク電力の削減率と仮定した。具体的には、まず、ULP-DDCMP により計測した PS on 時の環状パイプラインのリーク電力に、SPICE により求めたパイ



表4. 4. 3 パイプライン段毎のスイッチング電力(0.8V)

	スイッチング電力	
	SPICE 結果・暫定値 (1→0)[mW]	UDP/IP 処理実行時の平均 的な一定値(x0.525)[mW]
MB	0.179	0.094
MM1/2	6.522	0.342
MM2/2	0.690	0.362
M	1.127	0.592
PS1/2	1.007	0.529
PS2/2	0.564	0.296
FP1/3	0.468	0.245
FP2/3	5.051	2.652
FP3/3	4.042	2.122
MA1/2	1.177	0.617
MA2/2	0.563	0.295
B	1.978	1.033
BB	1.056	0.554

表4. 4. 4 パイプライン段毎のリーク電力(標準電圧 0.8V)

	リーク電力	
	PS off 時 [uW]	PS on 時[uW]
MB	0.176	1.84
MM1/2	0.619	46.42
MM2/2	0.181	1.53
M	0.370	3.38
PS1/2	0.619	0.95
PS2/2	0.181	2.25
FP1/3	0.331	2.31
FP2/3	0.567	33.67
FP3/3	0.330	14.34
MA1/2	0.258	1.16
MA2/2	0.364	2.25
B	0.364	2.25
BB	0.319	1.24

パイプライン段毎のリーク電力の合計に対するMMのリーク電力の比を乗算して、PS on時のMMのリーク電力の合計(①)を求める。さらに、PSをonにした場合のULP-DDCMP内の環状パイプラインのリーク電力の実測値から、PSをoffにした場合のULP-DDCMP内の環状パイプラインのリーク電力を減算して、MMのPS offによるリーク電力の削減量(②)を求めた。すなわち、①に対する②の比を、PS onに対するPS off時のリーク電力の削減率として、PG onの場合のパイプライン段毎のリーク電力に乘算して、PG offの場合のパイプライン段毎のリーク電力を求めた。電源電圧を1.3V～0.8Vに変化させた場合も、同様に求めた。

以上より求めたパラメータを設定したプラットフォームシミュレータにより、実際にUDP/IP処理プログラムの処理性能および電力消費を求めて、ULP-DDCMPの実測結果と比較した結果、誤差は10%程度に収まることを確認した。

【成果】

総合評価では、まず、4. 3に述べた LDCF の評価に用いたネットワークシミュレータのログから、すべてのノード毎にトークンストリームを用意した。ULP-DDNS プラットフォームとして、VS (0.8V-1.3V)および PG を最適化した STP 構成からなる ULP-DDCMP+をシミュレーション評価した。

表 4.4.5 に、プラットフォームシミュレータにより求めた、ULP-DDCMP+を用いた場合の ULP-DDNS のノードあたりの平均消費電力(図中 LDCF+ULP-DDCMP+)とその内訳である通信処理時電力ならびに待機時電力を示す。

さらに、4. 1に述べた Atom の消費電力の推定結果に基づいて、既存プラットフォーム上で SF による放送型情報転送を実現した場合(SF+Atom)の電力を見積もった。具体的には、単位時間(1秒間)あたりに送受信されたパケット数に、パケットあたりの処理時間を乗算して単位時間あたりの通信処理時間を求め、求めた通信処理時間を単位時間から減算して待機時間を求めた。さらに、求めた通信処理時間および待機時間を4. 1に述べた Atom の通信処理時電力(1084 mW)と待機時電力(1.91 mW)に乘算して、消費電力を求めた。単位時間あたりに送受信されたパケット数は、送信パケット約 55.5 個および受信パケット約 1970.8 個であり、パケット長は平均して約 256Byte であった。Atom では、UDP/IP 処理における送信処理と受信処理を個別に実行できないため、それらの処理時間を、ULP-DDCMP より実測した UDP/IP 処理時間に占める送信処理時間と受信処理時間の比(それぞれ、0.44と0.56)を用いて推定した。4. 1に述べたように、1パケット(1024Byte)あたりの UDP/IP 処理時間は、約 20.24  $\mu$  sec.であったため、処理時間 $\propto$ パケット長と想定し、送信処理時間と受信処理時間を、それぞれ約 2.23  $\mu$  sec. ( $\approx 20.24 \times 0.44 \times (256/1024)$ )と約 2.83  $\mu$  sec. ( $\approx 20.24 \times 0.56 \times (256/1024)$ )と推定した。結果約 8.1mW ( $\approx$ (約 55.5 個 $\times$ 約 2.23  $\mu$  sec.+約 1970.8 個 $\times$ 約 2.83)/1000000 $\times$ 1084mW +{1000000  $\mu$  sec.-(約 55.5 個 $\times$ 約 2.23  $\mu$  sec.+約 1970.8 個 $\times$ 約 2.83  $\mu$  sec.)}/1000000 $\times$ 1.91mW)となり、提案方式の評価結果として180分の1( $\approx 8.1/0.045$ )の削減効果が得られた。結果を、表 4.4.5 と図 4.4.3 に示す。

研究開始当初に想定した、ネットワークプロセッサ XScale は、プロセスゲインとしての低消費電力化効果を考慮すれば、少なくとも Atom より消費電力が大きいと言える。したがって、当初目標とした数百分の一程度の超低消費電力化が達成されたと考えている。

表4. 4. 5 総合評価結果

	SF+Atom	LDCF + ULP-DDCMP+
待機時電力 [mW]	1.9	0.019(1/100)
通信処理時電力 [mW]	6.2	0.026(1/240)
総消費電力 [mW]	8.1	0.045(1/180)

※括弧内は、SF+Atom に対する低消費電力化率

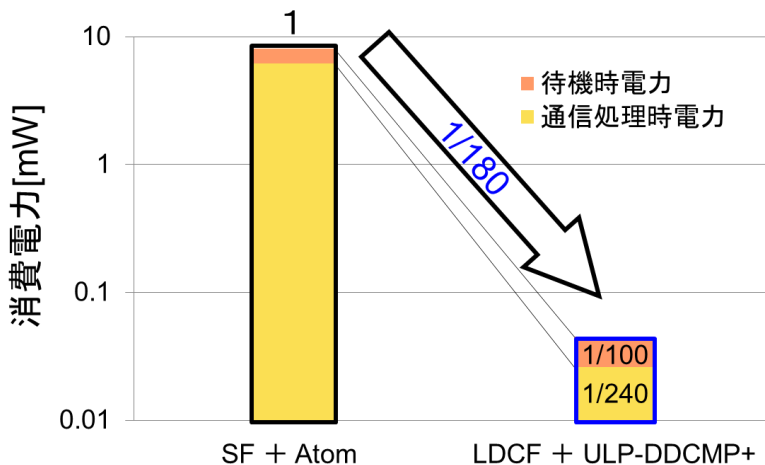


図4. 4. 3 総合評価結果

## (2)研究成果の今後期待される展開

本研究は、開始当初から、インフラストラクチャが十分に機能しない環境ならびに異常なトラフィックへの対処を考慮して、アドホックネットワークを前提にこの上のトラフィックを抑制することによって、低消費電力化を達成するアドホックネットワーク方式ならびにアドホックネットワーク向けの自己同期型パイプラインによるデータ駆動チップマルチプロセッサをプラットフォームに採用している。

しかしながら、緊急時にはいわゆる輻輳状態に陥り通信環境の維持が困難となることが容易に予測される。この輻輳を可能な限り回避することが、緊急時通信環境にとって本質的に重要となることは言うまでもない。現在、自己同期型パイプラインの過負荷耐性および消費電流による負荷の可観測性を活用したプラットフォームの過負荷回避方式の実現法を検討しており、これによる輻輳緩和への効果については、引き続き研究を進めたいと考えている。

## § 5 成果発表等

(1)原著論文発表 (国内(和文)誌 7件、国際(欧文)誌 52件)

1. Hiroaki Nishikawa (University of Tsukuba), Hiroshi Tomiyasu (University of Tsukuba), and Hiroyuki Uchida (University of Tsukuba), "VLSI Design of Networking-Oriented Chip Multi-Processor: CUE-v3," Proceedings of the 2008 International Conference on Parallel and Distributed Processing Techniques and Applications (PDPTA'08), pp.655-661, Las Vegas(USA), July 2008.
2. Kazuhiro Aoki (Information Infrastructure Laboratory, Inc.), Hiroshi Ishii (Tokai University), Osamu Mizuno (NTT Information Sharing Platform Laboratories), Makoto Iwata (Kochi University of Technology), and Hiroaki Nishikawa (University of Tsukuba), "Data-Driven Protocol Off-Loading for Ad Hoc Networking Environment," Proceedings of the 2008 International Conference on Parallel and Distributed Processing Techniques and Applications (PDPTA'08), pp.662-668, Las Vegas(USA), July 2008.
3. Mitsuru Iwaoka (University of Tsukuba) and Hiroaki Nishikawa (University of Tsukuba), "Data-Driven Implementation of Wireless Mesh Protocol," Proceedings of the 2008 International Conference on Parallel and Distributed Processing Techniques and Applications (PDPTA'08), pp.669-674, Las Vegas (USA), July 2008.
4. Keisuke Utsu (Tokai University), Chee Onn Chow (University of Malaya), Hiroaki Nishikawa (University of Tsukuba), and Hiroshi Ishii (Tokai University), "Performance Study on Multipoint-to-Point Video Streaming over Mobile Ad Hoc Networks," Proceedings of the 2008 International Conference on Parallel and Distributed Processing Techniques and Applications (PDPTA'08), pp.675-680, Las Vegas(USA), July 2008.
5. Yoshiko Sueda (Nippon Telegraph and Telephone Corporation), Osamu Mizuno (Nippon Telegraph and Telephone Corporation), Naoyuki Hirata (NTT Software Corporation), Naohide Fukushi (Tokai University), Hiroshi Ishii (Tokai University), and Hiroaki Nishikawa (University of Tsukuba), "Data-Driven Implementation of Contents Discovery Service on Ad Hoc Ubiquitous Network," Proceedings of the 2008 International Conference on Parallel and Distributed Processing Techniques and Applications (PDPTA'08), pp.681-686, Las Vegas (USA), July 2008.
6. Yuki Tamura (Kochi University of Technology), Masaaki Hashida (Kochi University of Technology), Shuji Sannomiya (Kochi University of Technology), and Makoto Iwata (Kochi University of Technology), "Surrounding Healthcare Environment on Ad Hoc Network," Proceedings of the 2008 International Conference on Parallel and Distributed Processing Techniques and Applications (PDPTA'08), pp. 687-693, Las Vegas (USA), July 2008.

7. Hiroaki Nishikawa (University of Tsukuba), Hiroshi Ishii (Tokai University), and Makoto Iwata (Kochi University of Technology), "Collaborative Research Project on Ultra-Low-Power Data-Driven Networking System," Proceedings of the 2008 International Conference on Parallel and Distributed Processing Techniques and Applications (PDPTA'08), pp.697-703, Las Vegas (USA), July 2008.
8. Kei Miyagi (Kochi University of Technology), Shuji Sannomiya (Kochi University of Technology), Keiichi Sakai (Kochi University of Technology), Makoto Iwata (Kochi University of Technology), and Hiroaki Nishikawa (University of Tsukuba), "Autonomous Power-Supply Control for Ultra-Low-Power Self-Timed Pipeline," Proceedings of the 2008 International Conference on Parallel and Distributed Processing Techniques and Applications (PDPTA'08), pp.704-709, Las Vegas (USA), July 2008.
9. Shuji Sannomiya (Kochi University of Technology), Naoya Kagawa (Kochi University of Technology), Keiichi Sakai (Kochi University of Technology), and Makoto Iwata (Kochi University of Technology), "A Data-Driven On-Chip Simulation Module and Its FPGA Implementation," Proceedings of the 2008 International Conference on Parallel and Distributed Processing Techniques and Applications (PDPTA'08), pp.710-716, Las Vegas (USA), July 2008.
10. Keisuke Koito (Kochi University of Technology), Keiichi Sakai (Kochi University of Technology), and Makoto Iwata (Kochi University of Technology), "A Software-Defined ADC and DAC on Data-Driven Processor," Proceedings of the 2008 International Conference on Parallel and Distributed Processing Techniques and Applications (PDPTA'08), pp.717-723, Las Vegas (USA), July 2008.
11. Hideaki Kawabata (Tokai University) and Hiroshi Ishii (Tokai University), "Trust Relationship Based Self-Organized Public Key Management over MANET," Proceedings of the 2008 International Conference on Parallel and Distributed Processing Techniques and Applications (PDPTA'08), pp.724-729, Las Vegas (USA), July 2008.
12. Naohide Fukushi (Tokai University), Keisuke Utsu (Tokai University), and Hiroshi Ishii (Tokai University), "GPS aided Effective Information Discovery over Mobile Ad-Hoc Network," Proceedings of the 2008 International Conference on Parallel and Distributed Processing Techniques and Applications (PDPTA'08), pp.730-734, Las Vegas (USA), July 2008.
13. 宇津圭祐, チャウ・チーオン, 石井啓之, "アドホックネットワークにおける MDC を用いた MP2P 動画転送による動画品質向上に関する検討", 電気学会論文誌 C 分冊 128 巻 9 号, pp. 1431-1437, 2008 年 9 月.
14. Masaaki Hashida (Kochi University of Technology), Yuki Tamura (Kochi University of Technology), Shuji Sannomiya (Kochi University of Technology), and Makoto Iwata (Kochi University of Technology), "Smart Pervasive Assistance on Surrounding Healthcare Environment," Proceedings of the International Conference on Next-Era Information Networking (NEINE08), Kami City, Kochi (Japan), Dec. 2008.
15. Naoya Kagawa (Kochi University of Technology), Shuji Sannomiya (Kochi University of Technology), and Makoto Iwata (Kochi University of Technology), "FPGA Implementation of Data-Driven On-Chip Simulator," Proceedings of the International Conference on Next-Era Information Networking (NEINE08), Kami City, Kochi (Japan), Dec. 2008.
16. Shuji SANNOMIYA (Kochi University of Technology), Kei MIYAGI (Kochi University of Technology), Keiichi SAKAI (Kochi University of Technology), Makoto IWATA (Kochi University of Technology), and Hiroaki NISHIKAWA

- (University of Tsukuba), “Self-Timed Power Gating for Ultra-Low-Power Pipeline Circuit”, Proceedings of the 2009 International Conference on Parallel and Distributed Processing Techniques and Applications (PDPTA’09), pp.575-580, Las Vegas (USA), July 2009.
17. Yukikuni Nishida (University of Tsukuba) and Hiroaki Nishikawa (University of Tsukuba), “Study on Data-Driven Power-Minimizing Scheme for an NGN Home Router”, Proceedings of the 2009 International Conference on Parallel and Distributed Processing Techniques and Applications (PDPTA’09), pp.581-587, Las Vegas (USA), July 2009.
  18. Mitsuru IWAOKA (University of Tsukuba), Hiroaki NISHIKAWA (University of Tsukuba), “Study on Power Efficiency of Data-Driven Wireless Mesh Protocol Processing”, Proceedings of the 2009 International Conference on Parallel and Distributed Processing Techniques and Applications (PDPTA’09), pp.588-594, Las Vegas (USA), July 2009.
  19. Hiroaki Nishikawa (University of Tsukuba), Hiroshi Ishii (Tokai University), Makoto Iwata (Kochi University of Technology), and Kazuhiro Aoki (Information Infrastructure Laboratory), “An Offloading Scheme for Ultra Low Power Data-Driven Networking System”, Proceedings of the 2009 International Conference on Parallel and Distributed Processing Techniques and Applications (PDPTA’09), pp.595-601, Las Vegas (USA), July 2009.
  20. Keisuke UTSU (Tokai University), Chee Onn CHOW (University of Malaya), Hiroaki NISHIKAWA (University of Tsukuba) and Hiroshi ISHII (Tokai University), “Load-aware Effective Flooding over Ad Hoc Networks”, Proceedings of the 2009 International Conference on Parallel and Distributed Processing Techniques and Applications (PDPTA’09), pp.602-608, Las Vegas (USA), July 2009.
  21. Hideaki KAWABATA (Tokai University), and Hiroshi ISHII (Tokai University), “Evaluation of Self-Organizing Key Management Framework Based on Trust Relationship Lists”, Proceedings of the 2009 International Conference on Parallel and Distributed Processing Techniques and Applications (PDPTA’09), pp.609-615, Las Vegas (USA), July 2009.
  22. Naohide FUKUSHI (Tokai University), Keisuke UTSU (Tokai University), and Hiroshi ISHII (Tokai University), “Information Discovery Mechanism GPS over MANET”, Proceedings of the 2009 International Conference on Parallel and Distributed Processing Techniques and Applications (PDPTA’09), pp.616-621, Las Vegas (USA), July 2009.
  23. Makoto Iwata (Kochi University of Technology), Yuki Tamura (Kochi University of Technology), Masaaki Hashida (Kochi University of Technology), and Shuji Sannomiya (Kochi University of Technology), “An Application of ULP-DDNS: Smart Pervasive Daily Healthcare System”, Proceedings of the 2009 International Conference on Parallel and Distributed Processing Techniques and Applications (PDPTA’09), pp.622-627, Las Vegas (USA), July 2009.
  24. 西川博昭, 富安洋史, 青木一浩, 水野修, 末田欣子, チャウ・チーオン, 宇津圭祐, 石井啓之, “アドホックユビキタス通信環境向きデータ駆動ネットワークングシステム”, 電子情報通信学会論文誌 B, Vol. J92-B, No. 7, pp. 1003-1014, 2009年7月.
  25. 三宮秀次, 大森洋一, 酒居敬一, 岩田誠, “自己タイミング型パイプラインシステムの性能見積りモデル”, 電子情報通信学会論文誌 A, Vol. J92-A, No. 7, pp. 477-486, 2009年7月.
  26. Kazuhiro Komatsu, Shuji Sannomiya, Makoto Iwata, Hiroaki Terada, Suguru Kameda, Kazuo Tsubouchi, “Interacting Self-Timed Pipelines and Elementary Coupling Control Modules”, IEICE Transactions on Fundamentals, Vol.E92-A,

- No.7, pp.1642-1651, July 2009.
27. 宇津圭祐, 石井啓之, “ユーザ指向の最適インターネットサーバ選択法とダウンロード時間予測に関する検討”, 電気学会論文誌 C 分冊 129 巻 10 号, pp. 1914-1922, 2009 年 10 月.
  28. Jihane Ben Abderrazak (University of Tsukuba), Yukikuni Nishida (University of Tsukuba) and Hiroaki Nishikawa (University of Tsukuba), “Performance Estimation and Power Minimizing Scheme for a Mobile Ad hoc Networking Node”, Proceedings of ComNet’09, Nammanet (Tunisia), Nov. 2009.
  29. Keisuke Utsu (Tokai University), Hiroshi Sano (Tokai University), Chee Onn Chow (University of Malaya), and Hiroshi Ishii (Tokai University), “Proposal of Load-aware Dynamic Flooding over Ad Hoc Networks”, Proceedings of IEEE TENCON 2009, THU2.P.14 P0402, Singapore, Nov. 2009.
  30. Hiroaki Nishikawa (University of Tsukuba), Keisuke Utsu (Tokai University), Hiroshi Ishii (Tokai University), Makoto Iwata (Kochi University of Technology), “Ultra-Low-Power Data-Driven Networking System”, Proceedings of IEEE TENCON 2009, THU4.P.24 P0580, Singapore, Nov. 2009.
  31. Naeimi Soroush (University of Malaya), Chee-Onn Chow (University of Malaya), Hiroshi Ishii (Tokai University), “Comparison of DSDV, AODV and LEACH over 802.11”, Proceedings of International Conference for Technical Postgraduates 2009 (TECHPOS2009), Kuala Lumpur (Malaysia), Dec. 2009.
  32. Yueh-Tiam Yong (University of Malaya), Chee-Onn Chow (University of Malaya), Jeevan Kanesan (University of Malaya) and Hiroshi Ishii (Tokai University), “A Survey on Design of Self-Powered Wirelsss Sensor”, Proceedings of International Conference for Technical Postgraduates 2009 (TECHPOS2009), Kuala Lumpur (Malaysia), Dec. 2009.
  33. Keisuke Utsu (Tokai University), Hiroshi Ishii (Tokai University), “Load-aware Flooding over Ad Hoc Networks enabling High Message Reachability and Traffic,” The 5th International Conference on Mobile Computing and Ubiquitous Networking (ICMU 2010), pp.164-165, Seattle (USA), Apr. 2010
  34. Hiroaki Nishikawa (University of Tsukuba), Kazuhiro Aoki (Information Infrastructure Laboratory), Hiroshi Ishii (Tokai University), and Makoto Iwata (Kochi University of Technology), “A Power Simulator/Validator for Ultra-Low-Power Data-Driven Networking System”, Proceedings of the 2010 International Conference on Parallel and Distributed Processing Techniques and Applications (PDPTA’10), pp.575-581, Las Vegas (USA), July 2010.
  35. Yukikuni Nishida (University of Tsukuba) and Hiroaki Nishikawa (University of Tsukuba), “A Power Estimation Method for Data-Driven Power Minimizing”, Proceedings of the 2010 International Conference on Parallel and Distributed Processing Techniques and Applications (PDPTA’10), pp.582-588, Las Vegas (USA), July 2010.
  36. Naoya KAGAWA (Kochi University of Technology), Shuji SANNOMIYA (University of Tsukuba), and Makoto IWATA (Kochi University of Technology), “Macroscopic Power Simulation for Self-Timed Pipeline”, Proceedings of the 2010 International Conference on Parallel and Distributed Processing Techniques and Applications (PDPTA’10), pp.589-595, Las Vegas (USA), July 2010.
  37. Shuji SANNOMIYA (University of Tsukuba), Kei MIYAGI (Kochi University of Technology), Makoto IWATA (Kochi University of Technology), and Hiroaki NISHIKAWA (University of Tsukuba), “Stage-by-Stage Power Gating Circuit for Ultra-Low-Power Self-Timed Pipeline”, Proceedings of the 2010 International Conference on Parallel and Distributed Processing Techniques and Applications (PDPTA’10), pp.596-602, Las Vegas (USA), July 2010.



38. Keisuke Utsu (Tokai University), Hiroaki Nishikawa (University of Tsukuba), and Hiroshi Ishii (Tokai University), "Load-aware Flooding over Ad Hoc Networks achieving a Reduction in Traffic and Power Consumption", Proceedings of the 2010 International Conference on Parallel and Distributed Processing Techniques and Applications (PDPTA'10), pp.603-609, Las Vegas (USA), July 2010.
39. Keisuke Utsu (Tokai University), Naohide Fukushi (Tokai University), and Hiroshi Ishii (Tokai University), "A Query-based Information Discovery method using Location Coordinates and its Contribution to Reducing Power Consumption in an Ad Hoc Network", Proceedings of the 2010 International Conference on Parallel and Distributed Processing Techniques and Applications (PDPTA'10), pp.610-615, Las Vegas (USA), July 2010.
40. Keisuke Utsu (Tokai University), Masahiro Nakaiwa (Tokai University), Hiroshi Ishii (Tokai University), "Experimental Study on User-Oriented Selection of Optimal Internet Server Using Pilot File," 2010 International Conference on Internet Computing (ICOMP'10), Las Vegas (USA), July 2010.
41. 宇津圭祐, 石井啓之, "アドホックネットワークにおけるストリーミング配信向き負荷感応フラッディング", 電気学会論文誌 C 分冊 130 巻 8 号, pp. 1367-1378, 2010 年 8 月.
42. Keisuke Utsu (Tokai University), Hiroshi Ishii (Tokai University), "Broadcast Video Streaming over Ad Hoc Networks using Load-aware Flooding", Joint International Conference on Information & Communication Technology Electric and Electrical Engineering (JICTEE 2010), Luang Prabang (Lao PDR), Dec. 2010.
43. Hiroshi Ishii, "Low Power Consumption Mobile Ad Hoc Network System", ECTI Transaction on Computer and Information Technology Vol.5, No.1 pp.15-20, May 2011.(招待論文)
44. Hiroaki Nishikawa (University of Tsukuba), Kazuhiro Aoki (Information Infrastructure Laboratory, Inc.), Hiroshi Ishii (Tokai University) and Makoto Iwata (Kochi University of Technology), "Intermediate Achievement of Ultra-Low-Power Data-Driven Networking System: ULP-DDNS", Proceedings of the 2011 International Conference on Parallel and Distributed Processing Techniques and Applications (PDPTA'11), pp.421-427, Las Vegas (USA), July 2011.
45. Shuji Sannomiya (University of Tsukuba), Ryotaro Kuroda (University of Tsukuba), Kazuhiro Aoki (Information Infrastructure Laboratory, Inc.), Kei Miyagi (Kochi University of Technology), Makoto Iwata (Kochi University of Technology), and Hiroaki Nishikawa (University of Tsukuba), "Chip Multiprocessor Platform for Ultra-Low-Power Data-Driven Networking System: ULP-DDNS", Proceedings of the 2011 International Conference on Parallel and Distributed Processing Techniques and Applications (PDPTA'11), pp.428-434, Las Vegas (USA), July 2011.
46. Yukikuni Nishida (University of Tsukuba), Shuji Sannomiya (University of Tsukuba), and Hiroaki Nishikawa (University of Tsukuba), "Multi-Grain Power Control Scheme in Ultra-Low-Power Data-Driven Chip multiprocessor: ULP-DDCMP", Proceedings of the 2011 International Conference on Parallel and Distributed Processing Techniques and Applications (PDPTA'11), pp.435-441, Las Vegas (USA), July 2011.
47. Kei MIYAGI (Kochi University of Technology), Shuji SANNOMIYA (University of Tsukuba), Makoto IWATA (Kochi University of Technology), and Hiroaki NISHIKAWA (University of Tsukuba), "Self-Timed Power-Aware Pipeline Chip and Its Evaluation", Proceedings of the 2011 International Conference on Parallel and Distributed Processing Techniques and Applications (PDPTA'11),

- pp.442-448, Las Vegas (USA), July 2011.
48. Hideki YAMAUCHI (University of Tsukuba), Hiroaki NISHIKAWA (University of Tsukuba), "Study on Applying Ultra-Low-Power Data-Driven Processor to Wireless Base Station", Proceedings of the 2011 International Conference on Parallel and Distributed Processing Techniques and Applications (PDPTA'11), pp.449-454, Las Vegas (USA), July 2011.
  49. Keisuke Utsu (Tokai University), Hiroaki Nishikawa (University of Tsukuba), and Hiroshi Ishii (Tokai University), "Broadcast Voice Streaming by Load-aware Flooding over Ad Hoc Networks achieving Reduction of Traffic and Power Consumption", Proceedings of the 2011 International Conference on Parallel and Distributed Processing Techniques and Applications (PDPTA'11), pp.455-461, Las Vegas (USA), July 2011.
  50. Keisuke Utsu (Tokai University), Hiroshi Sano (Tokai University), Turganzhan Kassymov (Tokai University), Hiroaki Nishikawa (University of Tsukuba), and Hiroshi Ishii (Tokai University), "Proposal on Battery-aware Counter-based Flooding over Ad Hoc Networks", Proceedings of the 2011 International Conference on Parallel and Distributed Processing Techniques and Applications (PDPTA'11), pp.462-468, Las Vegas (USA), July 2011.
  51. 宇津圭祐, 石井啓之, "アドホックネットワークにおける放送型ストリーミングの実現に向けた負荷・電池残量指向フラッディング", 電気学会論文誌 C 分冊 132 巻 5 号, Vol. 132, No. 5, pp. 640-648, 2012 年 5 月.
  52. Kazuhiro Aoki (Information Infrastructure Laboratory, Inc.), Hiroshi Ishii (Tokai University), Makoto Iwata (Kochi University of Technology) and Hiroaki Nishikawa (University of Tsukuba), "A Comprehensive Evaluation of ULP-DDNS by Platform Simulator," Proceedings of the 2012 International Conference on Parallel and Distributed Processing Techniques and Applications (PDPTA'12), pp.445-451, Las Vegas (USA), July 2012.
  53. Hiroshi Ishii (Tokai University), Keisuke Utsu (Tokai University), and Hiroaki Nishikawa (University of Tsukuba), "Integrated Evaluation on Effectiveness of ULP-DDNS Networking Layer," Proceedings of the 2012 International Conference on Parallel and Distributed Processing Techniques and Applications (PDPTA'12), pp.452-457, Las Vegas (USA), July 2012.
  54. Keisuke UTSU (Tokai University), Hiroaki NISHIKAWA (University of Tsukuba), and Hiroshi ISHII (Tokai University), "Performance Evaluation of Load and Battery Charge Oriented Broadcast Streaming Method over Ad Hoc Networks," Proceedings of the 2012 International Conference on Parallel and Distributed Processing Techniques and Applications (PDPTA'12), pp.458-464, Las Vegas (USA), July 2012.
  55. Shuji SANNOMIYA (University of Tsukuba), Kazuhiro AOKI (Information Infrastructure Laboratory, Inc.), Makoto IWATA (Kochi University of Technology), and Hiroaki NISHIKAWA (University of Tsukuba), "Power-Performance Verification of Ultra-Low-Power Data-Driven Networking Processor: ULP-CUE," Proceedings of the 2012 International Conference on Parallel and Distributed Processing Techniques and Applications (PDPTA'12), pp.465-471, Las Vegas (USA), July 2012.
  56. Kei MIYAGI (Kochi University of Technology), Shuji SANNOMIYA (University of Tsukuba), Makoto IWATA (Kochi University of Technology), and Hiroaki NISHIKAWA (University of Tsukuba), "Low-Powered Self-Timed Pipeline with Runtime Fine-Grain Power Supply," Proceedings of the 2012 International Conference on Parallel and Distributed Processing Techniques and Applications (PDPTA'12), pp.472-478, Las Vegas (USA), July 2012.
  57. Yukikuni Nishida (University of Tsukuba) and Hiroaki Nishikawa (University

- of Tsukuba), “A study on Overload-Avoidance Scheme of ULP-DDNS for Congestion-Free Networking System,” Proceedings of the 2012 International Conference on Parallel and Distributed Processing Techniques and Applications (PDPTA’12), pp.479-485, Las Vegas (USA), July 2012.
58. Hideki YAMAUCHI (University of Tsukuba), Hiroaki NISHIKAWA (University of Tsukuba), “Proposal of Applying ULP-DDNS to Congestion-Free Networking System,” Proceedings of the 2012 International Conference on Parallel and Distributed Processing Techniques and Applications (PDPTA’12), pp.486-492, Las Vegas (USA), July 2012.
  59. 三宮秀次, 青木一浩, 宮城桂, 岩田誠, 西川博昭, “超低消費電力化データ駆動ネットワークングプロセッサ ULP-CUE の試作とその評価”, 情報処理学会論文誌コンピューティングシステム(ACS), Vol. 6, No. 1, pp. 78-86, Jan. 2013.
  60. 西川博昭, 青木一浩, 三宮秀次, 宮城桂, 岩田誠, 宇津圭祐, 石井啓之, “超低消費電力化データ駆動ネットワークングシステムとその評価”, 電子情報通信学会論文誌 B, Vol. J96-B, No. 6, June 2013 掲載予定.

(2)その他の著作物(総説、書籍など)

1. 宇津圭祐, 石井啓之, “ユーザによるインターネット上の最速サーバ選択法の検討”, 東海大学紀要情報通信学部 Vol. 1, No. 1, 2008, pp. 45-50, 2008年9月.
2. 宇津圭祐, 石井啓之, “アドホックネットワークにおける負荷状況を考慮したフラッディング方式の提案”, 東海大学紀要情報通信学部 Vol. 1, No. 1, pp. 13-18, 2009年9月.
3. Keisuke Utsu, Cheeonn Chow, Hiroshi Ishii, “A study on video performance of multipoint-to-point video streaming with multiple description coding over ad hoc networks”, Proceedings of Electrical Engineering in Japan, Vol. 170, No. 4, 2010, pp.43-50, Dec. 2009.
4. 宇津圭祐, 石井啓之, “パイロットファイルを用いたユーザ指向インターネットサーバ選択法の実験的評価”, 東海大学紀要情報通信学部 Vol. 2, No. 2, pp. 7-12, 2010年3月.
5. 宇津圭祐, チャウ・チーオン, 福土直秀, 石井啓之, “アドホックネットワークにおける負荷感応フラッディングの放送型動画ストリーミングへの適用”, 東海大学紀要情報通信学部 Vol. 2, No. 2, pp. 13-18, 2010年3月.

(3)国際学会発表及び主要な国内学会発表

① 招待講演 (国内会議 1件、国際会議 3件)

1. Makoto Iwata (Kochi University of Technology), “Toward Greener ICT”, International Workshop on Information Technology, Changchun, China, Sep. 2009 (Keynote Speech).
2. Hiroshi ISHII (Tokai University), “Low Power Consumption Mobile Ad Hoc Network System”, Joint International Conference on Information & Communication Technology Electric and Electrical Engineering (JICTEE 2010), Luang Prabang (Lao PDR), Dec. 2010.
3. Hiroaki Nishikawa (University of Tsukuba) and Hiroshi Ishii (Tokai University), “Ultra Low Power Consumption Data-Driven Networking System”, International Conference on Advanced Computing and Applications 2011 (ACOMP2011), Ho Chi Minh (Vietnam), Oct. 2011.
4. 今泉直哉(東海大学), 宇津圭祐(東海大学), 佐野浩士(東海大学), 石井啓之(東海大学) “隣接ノード情報に基づく効率的フラッディングに関する一検討”, 電気学会通信研究会 CMN-12-39, pp. 121-125, 山口県山口市, 2012年8月.

② 口頭発表 (国内会議 17件、国際会議 0件)

1. 川端秀明, 石井啓之(東海大学), “モバイルアドホックネットワークにおける信頼関係リストを用いた公開鍵分散管理方式の提案”, 信学技報, vol. 107, no. 525, IN2007-235, pp.

- 455-459, 沖縄, 2008年3月.
2. 内田裕之, 岡本政信, 富安洋史, 西川博昭, “ネットワーク向きイベント駆動型チップマルチプロセッサ CUE-v3 の開発”, 情報処理学会第70回全国大会 1A-3, pp. 1-5 ~1-6, 2008年3月.
  3. 黒田亮太郎(筑波大学), 内田裕之(筑波大学), Jihane B. Abderrazak(筑波大学), 富安洋史(筑波大学), 西川博昭(筑波大学), “超低消費電力化イベント駆動型ヘテロジニアスチップマルチプロセッサ”, 情報処理学会研究報告, 2009-ARC-182 (23), 2009-HPC-119 (23), pp. 133-138, 北海道札幌市, 2009年2月.
  4. 宇津圭祐(東海大学), 石井啓之(東海大学), “ユーザ指向最適インターネットサーバ選択法の性能評価”, 電子情報通信学会 信学技報 IEICE Technical Report, Vol. 108, No. 457 IN2008-191, pp. 351-356, 沖縄県中頭郡読谷村, 2009年3月.
  5. 福土直秀(東海大学), 宇津圭祐(東海大学), 石井啓之(東海大学), “MANET におけるGPSを用いた情報発見手法の検討”, 2009年電子情報通信学会総合大会 B-7-65, pp. 209, 愛媛県松山市, 2009年3月.
  6. 宇津圭祐(東海大学), 大沼俊平(東海大学), 斉藤淳(東海大学), 藤井伸行(東海大学), 石井啓之(東海大学), “ユーザ指向の最適インターネットサーバ選択とダウンロード時間予測に関する検討”, 2009年電子情報通信学会総合大会 B-7-76, pp. 220, 愛媛県松山市, 2009年3月.
  7. 宇津圭祐(東海大学), 佐野浩士(東海大学), 石井啓之(東海大学), “アドホックネットワークにおける負荷状況を考慮した動的確率判定フラッディング”, 電子情報通信学会 2009 ソサイエティ大会 B-7-10, 新潟県新潟市, 2009年9月.
  8. 宇津圭祐(東海大学), 石井啓之(東海大学), “アドホックネットワークにおける負荷感応型動的確率判定フラッディングの性能評価”, 電気学会通信研究会, 広島県東広島市, 2009年9月.
  9. 宇津圭祐(東海大学), 石井啓之(東海大学), “アドホックネットワークにおける負荷感応型動的カウンタ判定フラッディング”, 電子情報通信学会 ネットワークシステム研究会, 信学技報 Vol. 109, No. 228, NS2009-955, 熊本県熊本市, 2009年10月.
  10. 川端秀明(東海大学), 末田欣子(日本電信電話株), 水野修(日本電信電話株), 石井啓之(東海大学), “MANET における信頼度を考慮した公開鍵分散管理方式の提案”, 電子情報通信学会 情報ネットワーク研究会, 信学技報 Vol. 109, No. 327, IN2009-102, pp. 87-92, 兵庫県神戸市, 2009年12月.
  11. 福土直秀(東海大学), 末田欣子(日本電信電話株), 水野修(日本電信電話株), 宇津圭祐(東海大学), 石井啓之(東海大学), “MANET におけるGPSを用いた目的情報所有ノード発見方式の改良”, 電子情報通信学会 情報ネットワーク研究会, 信学技報 Vol. 109, No. 327, IN2009-103, pp. 93-98, 兵庫県神戸市, 2009年12月.
  12. 宇津圭祐(東海大学), 石井啓之(東海大学), “アドホックネットワークにおける負荷感応フラッディングの性能比較”, 電子情報通信学会 情報ネットワーク研究会, 信学技報 Vol. 109, No. 327, IN2009-104, pp. 99-104, 兵庫県神戸市, 2009年12月.
  13. 宇津圭祐(東海大学), チャウ・チーオン(マラヤ大学), 福土直秀(東海大学), 石井啓之(東海大学), “アドホックネットワークにおける放送型動画ストリーミングの実現法”, 電気学会通信研究会, CMN-10-005, 沖縄県浦添市, 2010年1月.
  14. 宇津圭祐(東海大学), 石井啓之(東海大学), “アドホックネットワークにおける負荷感応フラッディングの消費電力に関する考察”, 2010 総合大会, B-7-19, 宮城県仙台市, 2010年3月.
  15. 宇津圭祐(東海大学), 石井啓之(東海大学), “アドホックネットワークにおける負荷感応フラッディングのストリーミングへの適用”, 電子情報通信学会 2010年ソサイエティ大会, B-7-56, 大阪府堺市, 2010年9月.
  16. 宇津圭祐(東海大学), 石井啓之(東海大学), “アドホックネットワークにおける負荷・電池残量指向フラッディングの提案”, 電子情報通信学会 2011年ソサイエティ大会,

B-7-64, 北海道札幌市, 2011 年 9 月.

17. Turganzhan Kassymov (Tokai Univeristy), Keisuke Utsu (Tokai University), Hiroshi Sano (Tokai University), Naoki Morita (Tokai University), Hiroshi Ishii (Tokai University), "Effective Flooding based on neighbor list exchange over Ad Hoc Networks", 電子情報通信学会 2011 年ソサイエティ大会, B-7-65, 北海道札幌市, 2011 年 9 月.

③ ポスター発表 (国内会議 2 件、国際会議 1 件)

1. Hideaki Kawabata (Tokai University), Yoshiko Sueda (Nippon Telegraph and Telephone Corp.), Osamu Mizuno (Nippon Telegraph and Telephone Corp.), Hiroaki Nishikawa (University of Tsukuba), and Hiroshi Ishii (Tokai University), "Self-Organized Key Management Based on Trust Relationship List," Proceedings of ICIN 2008 poster session, Bordeaux (France), Oct. 2008.
2. 宮城桂 (高知工科大学), 三宮秀次 (高知工科大学), 岩田誠 (高知工科大学), 西川博昭 (筑波大学), "セルフタイム型パワーゲーティングによる超低消費電力パイプラインの検討", VDEC デザイナーズフォーラム 2009, 東京都, 2009 年 6 月.
3. 宇津圭祐 (東海大学), 石井啓之 (東海大学), "アドホックネットワークにおける放送型動画ストリーミング方式", 2010 総合大会, 2009 総合大会 ISS ポスターセッション, ISS-P-302, 宮城県仙台市, 2010 年 3 月.

(4) 知財出願

① 国内出願 (3 件)

1. ネットワークシステム及びネットワークシステムにおける電源制御方法, 西川博昭, 岩田誠, 石井啓之, 2008 年 7 月 11 日, 特願 2008-181408.
2. 無線通信装置、無線ネットワークシステム及び通信処理方法, 宇津圭祐, 石井啓之, 2009 年 6 月 26 日, 特願 2009-151759.
3. 過負荷を回避する超低消費電力化データ駆動ネットワーク処理装置, 西川博昭, 三宮秀次, 岩田誠, 石井啓之, 宇津圭祐, 2011 年 7 月 15 日, 特願 2011-157238.

② 海外出願 (1 件)

1. 過負荷を回避する超低消費電力化データ駆動ネットワーク処理装置, 西川博昭, 三宮秀次, 岩田誠, 石井啓之, 宇津圭祐, 2012 年 7 月 9 日, PCT/JP2012/004420, 国際出願.

③ その他の知的財産権

なし

(5) 受賞・報道等

① 受賞

1. 2009 年度松前重義賞 (学術部門) 石井啓之
2. Outstanding Achievement Award, Hiroaki Nishikawa, The 2010 World Congress in Computer Science, Computer Engineering, and Applied Computing, July 12, 2010.
3. Outstanding Achievement Award, Hiroshi ISHII, The 2010 World Congress in Computer Science, Computer Engineering, and Applied Computing, July 12, 2010.
4. BEST PAPER AWARD, Hiroaki Nishikawa, Kazuhiro Aoki, Hiroshi Ishii, Makoto Iwata, "Intermediate Achievement of Ultra-Low-Power Data-Driven Networking System: ULP-DDNS", The 2011 World Congress in Computer Science, Computer Engineering, and Applied Computing WORLDCOMP'11, 18 July 2011.

5. BEST STUDENT PAPER AWARD, Keisuke Utsu, Hiroaki Nishikawa, Hiroshi Ishii, "Broadcast Video Streaming by Load-aware Flooding over Ad Hoc Networks Achieving Reduction of Traffic and Power Consumption", The 2011 World Congress in Computer Science, Computer Engineering, and Applied Computing WORLDCOMP'11, 18 July 2011.

②マスコミ(新聞・TV等)報道

1. 東海大学新聞 2010年2月1日
2. T WAVE Vol. 10 2010年8月(ネットワーキング方式に関する研究成果)
3. TOKAI Vol. 165 2012年1月1日号(Close Up 研究室:ネットワーキング方式に関する研究成果)

③その他

なし

(6)成果展開事例

①実用化に向けての展開

②社会還元的な展開活動

研究成果を各機関のホームページで公開し、一般に情報提供するために、現在、最終結果の整理を含めて準備を進め、各機関のホームページに当該ページへのリンクを張る予定である。

§6 研究期間中の活動

年月日	名称	場所	参加人数	概要
2008年 1月10 ～11日	超低消費電力化データ駆 動ネットワーキングシステム ワークショップ	リーガロイヤルホテ ル京都	15	内外の有識者を招き、 本プロジェクトの進め 方、テーマ設定等につ いて意見を伺った。
2008年 7月15日	Ultra Low Power Networking System Session	Monte Carlo Resort (ラスベガス)	25	本プロジェクトの進め 方、テーマ設定等につ いて発表し議論した。
2009年 7月14日	Ultra Low Power Data-Driven Networking Architecture Session	Monte Carlo Resort (ラスベガス)	25	本プロジェクトの進め 方、サブテーマの進捗 状況等について発表 し議論した。
2010年 1月20日	プログラム調整室によるサ イトビジット	筑波大学	5	本プロジェクトのこれま での進捗状況に関する 討論
2010年 7月13日	Ultra Low Power Data-Driven Networking System and Architecture Session	Monte Carlo Resort (ラスベガス)	25	本プロジェクトの進め 方、サブテーマの進捗 状況等について発表 し議論した。
2010年 7月19日	Ultra Low Power Data-Driven Networking System and Its Architecture Session	Monte Carlo Resort (ラスベガス)	25	本プロジェクトの進め 方、サブテーマの進捗 状況等について発表 し議論した。
2011年 7月31日 ～8月4日	公開国際シンポジウム	福岡コンベンション センター	100	本プロジェクトの進捗 状況等について発表 し議論した。



2012年 3月20日 ～25日	超低消費電力化データ駆 動ネットワークシステム に関する成果発表会	MIT Computer Science and Artificial Intelligence Laboratory	10	超低消費電力化デー タ駆動ネットワークシ ステムに関する外部 評価
2012年 7月18日	Ultra Low Power Data-Driven Networking System and Its Architecture Session	Monte Carlo Resort (ラスベガス)	25	本プロジェクトの進め 方、サブテーマの進捗 状況等について発表 し議論した。

## §7 結び

### 【成果と残された課題】

本研究では、災害など緊急時に通信環境を維持するための超低消費電力化データ駆動ネットワークシステムの実現法を提案し、トラフィック抑制方式ならびにプラットフォームの省電力化手法を、プラットフォームシミュレータを用いて、統合評価した。この統合評価の比較対象として、組み込み用途向けプロセッサ Atom 上の UDP パケットの送受信時の消費電力の実測結果から、従来の単純フラグディングを実現した際の消費電力を取り上げ、超低消費電力化データ駆動ネットワークシステムが数百分の1程度の超低消費電力化を達成できるとの総合評価結果を得た。

### 【今後の研究の展開】

本報告書に述べたように、本システムは研究開始当初から、インフラストラクチャが十分に機能しない環境ならびに異常なトラフィックへの対処を考慮して、アドホックネットワークを前提にこの上のトラフィックを抑制することによって、低消費電力化を達成するアドホックネットワーク方式を採用している。

しかしながら、緊急時にはいわゆる輻輳状態に陥り通信環境の維持が困難となることが容易に予測される。この輻輳を可能な限り回避することが、緊急時通信環境にとって本質的に重要となることは言うまでもない。現在、本研究で得られた成果を発展させることによって、自己同期型パイプラインの過負荷耐性および消費電流による負荷の可観測性を活用したプラットフォームの過負荷回避方式の実現法の検討を始めており、これによる輻輳緩和への効果については、引き続き研究を進めたいと考えている。

### 【外部評価など】

平成20年1月に、研究方針について外部評価を受けるため、国内外の有識者を招聘し、キックオフワークショップ「超低消費電力化データ駆動ネットワークシステムワークショップ」を開催し、本研究の着想をより洗練するとともに客観的な外部評価を受けた。

平成23年8月に、ULP国際シンポジウムにおいて、本研究の進捗状況等を発表するとともに、研究成果のデモ展示(図7.1)を行い、国外の有識者から評価コメントを受けた。

さらに、平成24年3月に、本研究成果の発表会(図7.2)を、MITのComputer Science and Artificial Intelligence Laboratoryにて開催し、アービン教授などによる超低消費電力化データ駆動ネットワークシステムに関する外部評価を受けた。その結果、研究テーマおよび研究成果の重要性に関して高く評価される一方、実用化に向けて産学連携などの必要性が指摘された。

### 【謝辞】

本研究の全期間を通じて、ご指導・ご鞭撻を賜った、研究総括南谷崇先生を始め、アドバイザーの先生方、参事ならびにJST関係者の皆様に、衷心より感謝の意を表します。

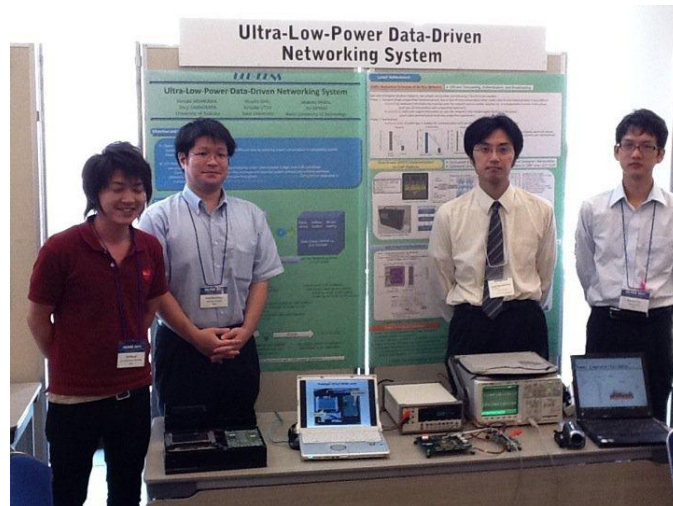


図7.1 デモ展示の様子(於 ULP 国際シンポジウム)

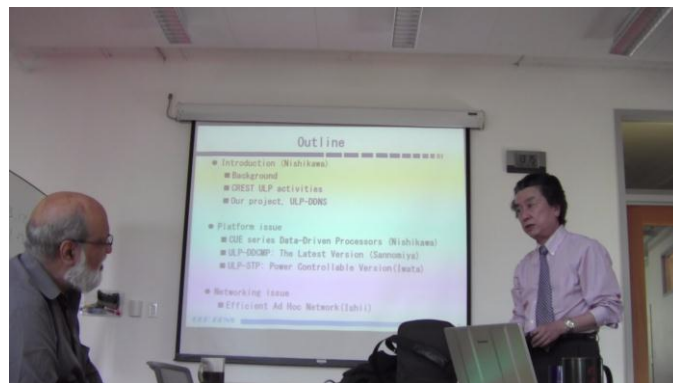


図7.2 研究成果発表会の様子(於 MIT)